



Application du corrélateur "Five-Port" aux PLLs, à la récupération de porteuse et à un MODEM de télécommunications dans la bande 1,8 - 5,5 GHz

Fernando Rangel de Sousa

► To cite this version:

Fernando Rangel de Sousa. Application du corrélateur "Five-Port" aux PLLs, à la récupération de porteuse et à un MODEM de télécommunications dans la bande 1,8 - 5,5 GHz. domain_other. Télécom ParisTech, 2004. English. NNT : . pastel-00000987

HAL Id: pastel-00000987

<https://pastel.hal.science/pastel-00000987>

Submitted on 3 Feb 2005

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



Ecole Doctorale
d'Informatique,
Télécommunications
et Electronique
de Paris

Thèse

présentée pour obtenir le grade de Docteur de
l'Ecole Nationale Supérieure des Télécommunications de Paris

Spécialité: **Électronique et Communications**

Fernando Rangel de Sousa

Application du corrélateur « Five-Port » aux PLLs, à la
récupération de porteuse et à un MODEM de
télécommunications dans la bande 1,8 - 5,5 GHz

Soutenue le 18 octobre 2004 devant le jury composé de:

Raymond QUÉRÉ	Université de Limoges	Président
Vicent GIORDANO	Institut FEMTO-ST	Rapporteur
Serge TOUTAIN	Université de Nantes	Rapporteur
Robert WEIGEL	Université de Erlangen (Allemagne)	Examineur
Raimundo C. S. FREIRE	UFCG (Brésil)	Examintaeur
Eric BERGEAULT	ENST Paris	Examineur
Francisco M. DE ASSIS	UFCG (Brésil)	Examineur
Bernard HUYART	ENST Paris	Directeur de thèse

Je dédie cette thèse au peuple brésilien.

Remerciements

Cette thèse a été réalisée au sein du laboratoire de radio-fréquences et microondes du département Communications et Électronique de l'École Nationale Supérieure des Télécommunications de Paris dans le cadre d'un accord de coopération CAPES/COFECUB entre la France et le Brésil. Ainsi, je voudrais commencer par remercier les personnes responsables pour l'établissement de cet accord à l'ENST, les Professeurs Jean François Naviner et Patrick Loumeau, et à l'UFCG, les Professeurs Raimundo Calros Silvério Freire et Francisco Marcos de Assis.

Je voudrais exprimer ma gratitude à la *Coordenação de Aperfeiçoamento de Pessoal de Nível Superior* (CAPES) pour l'aide financière qui m'a été accordée durant ces quatre ans de thèse et qui m'a bien permis de réussir ce travail de recherche.

Je tiens à remercier vivement mon directeur de thèse Bernard Huyart d'avoir accepté de diriger ce travail. Ses avis toujours sincères et cohérents m'ont permis d'enrichir ma vision sur le métier de chercheur. De toutes ses vertus, celles qui m'ont touché le plus sont sa simplicité, sa disponibilité (même pendant sont repos dominical), sa compétence technique et sa capacité d'entendre les esprits pas toujours très cartésiens. Je l'admire aussi par sa passion des Six-Ports !

J'exprime toute ma gratitude à Raymond Quéré pour avoir accepté de présider le jury et je remercie Serge Toutain et Vincent Giordano pour l'honneur qu'ils m'ont fait en acceptant le rôle difficile de rapporteur. Je dis ma reconnaissance à Robert Weigel qui est venu d'Allemagne et à Raimundo Freire et Francisco M. Assis qui sont venus du Brésil pour participer à

la commission d'examen de cette thèse. Merci également à Eric Bergeault d'avoir bien voulu examiner ce travail.

Je voudrais remercier à tous ceux qui ont accepté de relire tout ou partie de ce manuscrit, en particulier Aida, Antoine (Spy) Khy, Ghalid Abib et Haroun Romdane.

Que soient également remerciés les membres du laboratoire RFM Jean Christophe Cousin, Eric Bergeault et Xavier Begaud pour les remarques et conseils ; Cédric Ware pour ses blagues et ses soutiens informatique, linguistique et astronomique ; Danielle Childz, Marie Baquero, Chantal Cadiat, Stéphane Bonenfant et Florence Besnard qui m'ont facilité la vie administrative ; Alain Croullebois pour le support mécanique et Karim pour les circuits imprimés.

Je remercie en spécial les collègues de bureau qui ont su construire au cours de ces années une ambiance très agréable, respectueuse et surtout décontractée : Robson Nunes de Lima, Joseph Désiré, Nour Murad, Carlos Palavicini, Anne Claire Lepage et Judson Braga.

Merci aussi à tous les thésards et stagiaires que j'ai rencontré au cours de ces années pour l'ambiance très agréable (la liste n'est pas exhaustive, donc, pardonne-moi celui qui n'a pas été cité) : Beatriz, Guillaume, Gabriel, Olivier, Juan, Souheil, Sarah, Yem, Frederic, Ghassam, Christophe, Sabine, Ivan, Daniel, Leocarlos, Alireza, Palavicini, Ghalid, Judson, De Lima, Spy Khy, Akiko, André, Lourdiane, Haroun, Ludovic, Kais, Elizabeth, Tarik, ...

Aos professores Raimundo Freire, Gurdip Singh Deep e Misael Elias de Moraes, gostaria de expressar meus sinceros agradecimentos por terem me iniciado nesta carreira de pesquisador. Seus conselhos e críticas me permitiram redigir artigos científicos posteriormente aceitos em veículos de comunicação de grande renome.

Sou profundamente grato a José Agostinho de Sousa, meu pai, por ter me dado a oportunidade de seguir meus próprios caminhos. Seus valores humanos são o que julgo portar de melhor em minha personalidade. Enfim, agradeço a minha família pelo apoio incondicional em todos os meus empreendimentos.

É a minha esposa Aida a quem reservo o mais especial reconhecimento. Foi com você

Aida, que dividi as alegrias e angústias nestes quatro anos em Paris. Era você a única pessoa com quem podia contar incondicionamente e fico imaginando como teria sido difícil chegar até aqui sem tuas ponderações, teu carinho e tua dedicação. Serei eternamente grato por tua companhia, por tuas escolhas, por tuas renúncias, enfim por ser minha verdadeira companheira. Acho que em breve poderemos começar a colher os frutos destes sacrifícios feitos ao longo deste últimos anos.

Merci beaucoup !

Résumé

Le corrélateur « *five-port* » est un dispositif qui calcule précisément le rapport complexe entre deux signaux hyperfréquences à partir de la mesure des valeurs de puissance aux sorties d'un circuit interférométrique à cinq accès. Son application est connue dans les systèmes radars, les systèmes de détermination de la direction d'arrivée de signaux RF, les démodulateurs homodynes et, comme nous proposons dans ce travail, dans les boucles à verrouillage de phase et de récupération de porteuse.

Tandis que les corrélateurs cartésiens classiques projettent le vecteur représentant le signal à démoduler sur une base composée de deux vecteurs orthogonaux, le corrélateur « *five-port* » effectue cette projection sur une « base » à trois vecteurs décalés en phase idéalement de 120° . Grâce à la redondance introduite par le troisième vecteur, le corrélateur « *five-port* » se présente moins sensible aux désappariements de phase et d'amplitude, fournit une variable permettant d'estimer les produits inter-modulation d'ordre pair et peut fonctionner dans une bande de fréquences large.

Cette thèse apporte quelques contributions au domaine de la radiocommunication mobile, notamment aux émetteurs-récepteurs multi-bande et multi-mode. Le premier apport original est l'application de la technique « *five-port* » aux boucles à verrouillage de phase reconfigurables. Cette application est exploitée par la suite dans une boucle de récupération de porteuse multi-mode. Ensuite nous proposons une méthode de caractérisation originale mise en place pour calibrer les corrélateurs « *five-port* ». Finalement nous proposons et évaluons une nouvelle architecture d'émetteur-récepteur fondée sur une base à trois vecteurs.

Abstract

The five-port correlator accurately computes the complex ratio between two radiofrequency signals from the power values measured at the output of a five-port interferometer circuit. Its application has been reported in radars, DOA systems, direct conversion receivers and, as we propose in this work, in PLLs and carrier recovery loops.

Whereas classic cartesian correlators project a vector representing a modulated signal over an orthogonal basis, the five-port correlator performs this projection over a *basis* composed of three vectors ideally phase-shifted of 120° . Thanks to the redundancy added by the third vector, the five-port correlator is less sensible to phase and amplitude imbalances, allows for the estimation of the IM2 products and operates in a wider frequency band.

This PhD research contributes to the mobile radiocommunication area, in particular to the multi-mode and multi-band transceivers. The first contribution is the application of the five-port technique to reconfigurable phase-locked loops. Secondly, these reconfigurable loops are exploited in a multi-mode carrier recovery loop. Then, we present an original five-port characterization method. Finally, we propose and evaluate a novel transceiver architecture based on a three-vector basis.

Table des matières

1	Le corrélateur d'ondes « <i>five-port</i> »	5
1.1	Introduction	5
1.2	Le réflectomètre « <i>six-port</i> »	6
1.2.1	Les équations régissant le comportement du réflectomètre « <i>six-port</i> »	7
1.3	Le corrélateur « <i>five-port</i> »	9
1.3.1	Le modèle du corrélateur « <i>five-port</i> »	11
1.3.2	L'influence des variations de V_{OL} sur les mesures	15
1.3.3	L'influence de l'accès redondant sur les mesures	19
1.4	Conclusion	24
2	Caractérisation des corrélateurs « <i>five-port</i> »	27
2.1	Introduction	27
2.2	Description de la Méthode	30
2.2.1	Solution analytique de $s_M = Cv_M + D$	30
2.2.2	Détermination des paramètres du corrélateur	32
2.3	Validation de la méthode	37
2.3.1	Description des simulations	38
2.3.2	Description du montage expérimental	39
2.3.3	Résultats	39
2.4	Conclusion	43

3	La détection quadratique	45
3.1	Introduction	45
3.2	Linéarisation de détecteurs	48
3.2.1	Le modèle du détecteur	49
3.3	Le détecteur quadratique à diode	51
3.4	Conclusion	54
4	Traitement numérique	57
4.1	La construction des LUTs	59
4.2	L'influence de la numérisation sur les mesures	61
4.2.1	Erreurs dues à la résolution finie des CANs	62
4.2.2	Erreurs dues à la troncature et à la quantification des LUTs	63
4.2.3	Incertitude totale sur la phase et le module	63
4.3	Validation de la théorie	65
4.4	Conclusion	73
5	PLL	75
5.1	Rappel sur les boucles à verrouillage de phase	78
5.1.1	Oscillateur contrôlé en tension (VCO de l'anglais <i>voltage controlled oscillator</i>)	79
5.1.2	Comparateurs de phase	84
5.1.3	Les filtres de boucle	85
5.1.4	Acquisition	100
5.2	La PLL avec le détecteur de phase « <i>five-port</i> »	102
5.2.1	Comparateur de phase avec un corrélateur « <i>five-port</i> »	102
5.2.2	Caractéristiques du VCO	119
5.2.3	Implantation du Filtre de boucle en DSP	122
5.3	Description du montage expérimental	123

5.4	Résultats de mesure	125
5.4.1	Résultats de mesure de la PLL d'ordre 1	126
5.4.2	Résultats de mesure de la PLL avec correcteur proportionnel et intégral	127
5.5	Conclusion	135
6	Récupération de Porteuse	137
6.1	Boucle de récupération de porteuse reconfigurable pour les récepteurs « <i>five-port</i> »	140
6.1.1	Détecteur de phase pour une boucle de récupération de porteuse BPSK	141
6.1.2	Réalisation du détecteur de phase dans un système « <i>five-port</i> » . . .	142
6.2	Résultats expérimentaux	143
6.3	Conclusion	149
7	Modulateur-Démodulateur « <i>five-port</i> »	151
7.1	Introduction	151
7.2	La nouvelle architecture	153
7.3	Mise en application de l'architecture d'émetteur-récepteur	157
7.3.1	Prototype en micro-ruban	158
7.3.2	Prototype en technologie AsGa	166
7.4	Conclusion	176
A	VCO	195
A.1	Paramètres définissant la performance d'un VCO	196
A.2	Le modèle de Lesson pour le bruit de phase des oscillateurs	198
B	Résultats de la PLL	201
C	Modulateur à cinq accès	209
C.1	Preliminaires	210

C.2	La fonction modulation	213
C.2.1	Deux bases vectorielles capables de représenter un signal sur un plan	214
C.3	Structures qui réalisent un modulateur à cinq accès	216
C.3.1	Parallèle non-isolée	216
C.3.2	Parallèle semi-isolée	218
C.3.3	Série semi-isolée	220
C.3.4	Parallèle isolée	220
C.3.5	Parallèle isolée avec des circulateurs	221
C.3.6	Série isolée avec des circulateurs	226
C.3.7	Conclusions partielles	226
D	Listage de programmes	231
D.1	Programmes en MATLAB	231
D.1.1	Calibrage du corrélateur	231
D.1.2	Linearization des détecteurs de puissance	234
D.2	Programmes en C++	236
D.2.1	Classes pour le contrôle des instruments	236
D.2.2	Classes pour l'acquisition de donnée	243
D.3	Programmes en Assembler	252
D.3.1	Code pour la boucle à verrouillage de phase (correcteur proportionnel)	252
E	Développement des équations	263
E.1	Méthode de calibrage	264
E.2	Erreurs sur la magnitude et sur la phase dûs à la numérisation	268
E.2.1	Dérivé de l'équation de Potter	269

Table des figures

1.1	Schéma de principe du réflectomètre « <i>six-port</i> »	7
1.2	Détermination de Γ_2 à partir de l'intersection de trois cercles	9
1.3	Schéma synoptique du corrélateur « <i>five-port</i> »	10
1.4	Modèle de la jonction hyperfréquences du corrélateur « <i>five-port</i> »	11
1.5	Modèle complet du corrélateur « <i>five-port</i> »	12
1.6	Réponse fréquentielle du filtre passe-bas	13
1.7	Projection de $\vec{z}$ sur la base $[\vec{\nu}_3 \ \vec{\nu}_4 \ \vec{\nu}_5]^T$	14
1.8	Modèle du corrélateur simulé « <i>five-port</i> »	16
1.9	Valeurs de $z(t)$ autour de sa valeur nominale $0,001e^{j\frac{\pi}{4}}$ lorsque l'amplitude de l'oscillateur local varie de $\pm 20\%$	17
1.10	Variations sur les valeurs des composantes réelle et imaginaire de $z(t)$ autour de sa valeur nominale $0,001e^{j\frac{\pi}{4}}$ lorsque l'amplitude de l'oscillateur local varie de $\pm 20\%$	18
1.11	Circuit « <i>five-port</i> » avec un seul déphaseur	20
1.12	Circuit du corrélateur « <i>five-port</i> » mettant au point une base triphasée.	21
1.13	Constellations 16QAM	24
2.1	Schéma synoptique système mis au point pour caractériser le corrélateur « <i>five-port</i> »	31
2.2	Tensions mesurées aux sorties des détecteurs de puissance	34
2.3	Diagramme de flux pour le calibrage	38

2.4	Montage expérimental utilisé pour valider la méthode de calibrage	40
2.5	Représentation complexe des valeurs calculées de $z(t)$ obtenues à partir de données de simulation et de mesure	41
2.6	Valeurs absolues de $z(t)$	42
2.7	Phase de $z(t)$	43
2.8	Dérivée de la phase de $z(t)$	43
3.1	Diagramme de principe d'un détecteur quadratique idéal	45
3.2	Diagramme de principe d'un détecteur quadratique réel	46
3.3	Montage utilisé par Potter pour la linéarisation des détecteurs quadratiques .	47
3.4	Montage adopté pour la linéarisation des détecteurs quadratiques	48
3.5	Schéma du détecteur quadratique basé sur une diode.	52
3.6	Modèle équivalent du détecteur quadratique à diode.	52
3.7	Tension observée à la sortie du détecteur quadratique lorsqu'un signal à 2 GHz, dont la puissance varie entre -80 dBm et +15 dBm, est appliqué à l'entrée.	54
3.8	Pente de la tension observée à la sortie du détecteur quadratique lorsqu'un signal à 2 GHz, dont la puissance varie entre -80 dBm et +15 dBm, est ap- pliqué à l'entrée.	55
3.9	Tension observée à la sortie du détecteur quadratique avant et après linéarisation lorsqu'un signal à 2 GHz, dont la puissance varie entre -80 dBm et +15 dBm, est appliqué à l'entrée.	56
3.10	Pente de la tension observée à la sortie du détecteur quadratique avant et après linéarisation lorsqu'un signal à 2 GHz, dont la puissance varie entre -80 dBm et +15 dBm, est appliqué à l'entrée.	56
4.1	Schéma synoptique du traitement numérique du corrélateur « <i>five-port</i> » lorsque les LUTs sont utilisées	59

4.2	Branche du circuit d'interface entre le détecteur quadratique et le circuit de traitement numérique du corrélateur « <i>five-port</i> »	60
4.3	Procédure de construction des tables de correspondance	60
4.4	Illustration des erreurs de quantification ajoutées aux tensions mesurées et aux puissances estimées	61
4.5	Erreur maximale sur la puissance estimée en fonction de la tension mesurée pour trois valeurs de résolution de CAN : 8, 10 et 12 bits.	64
4.6	Incertitude sur la phase de $\vec{z}$ en fonction des résolutions du CAN et des tables	66
4.7	Incertitude relative sur le module de $\vec{z}$ en fonction des résolutions du CAN et des tables	67
4.8	Diagramme du montage utilisé pour effectuer les mesures	68
4.9	Dynamiques du signal et du convertisseur analogique numérique	69
4.10	Module de $\vec{z}(t)$ pour un signal de dynamique de 82,3 mV	71
4.11	Module de $\vec{z}(t)$ pour un signal de dynamique de 162,8 mV	71
4.12	Phase de $\vec{z}(t)$ pour un signal de dynamique 82,3 mV	72
4.13	Phase de $\vec{z}(t)$ pour un signal de dynamique 162,8 mV	72
5.1	Schéma élémentaire d'une boucle à verrouillage de phase	75
5.2	Schéma élémentaire d'un synthétiseur de fréquence	76
5.3	Modèle linéaire de la boucle à verrouillage de phase en domaine de z	78
5.4	Définition d'un oscillateur contrôlé en tension	79
5.5	Spectre du signal de sortie d'un oscillateur	81
5.6	Représentation vectorielle du signal de sortie d'un oscillateur	82
5.7	Effet du bruit de phase dans un canal de télécommunication	82
5.8	Modèle du VCO	83
5.9	Comparateur de phase	85
5.10	Comparateur de phase à base d'un circuit mélangeur	85

5.11 Réponse du comparateur de phase à mélangeur	86
5.12 Modèle linéaire d'une PLL d'ordre 1	87
5.13 Lieu de racines ($\times$) pour $-0,1 < K < 2,1$. Les trois points en évidence ($\square$) équivalent à $K=0,002$, $K=0,02$ et $K=0,2$ respectivement.	87
5.14 Réponse fréquentielle de la PLL avec correcteur proportionnel où $100\text{ Hz} < f < 250\text{ kHz}$, $f_s = 1/T_s = 500\text{ kHz}$ et $K = 0,2$, $K = 0,02$, $K = 0,002$	88
5.15 Modèle de la PLL d'ordre 1 prenant en compte le bruit de phase du VCO	89
5.16 Réponse au bruit de phase du VCO avec correcteur proportionnel, $100\text{ Hz} < f < 250\text{ kHz}$, $f_s = 1/T_s = 500\text{ kHz}$ et $K = 0,2$, $K = 0,02$, $K = 0,002$	90
5.17 Réponse de la boucle à verrouillage de phase d'ordre 1 à un écart de phase	91
5.18 Réponse de la boucle à verrouillage de phase d'ordre 1 à une pente de phase de valeur 10×10^3	92
5.19 Diagramme de bloc de la boucle à verrouillage de phase comprenant un correcteur proportionnel et intégral	92
5.20 Lieu des racines de la fonction de transfert de la boucle à verrouillage de phase avec correcteur proportionnel et intégral lorsque le zéro du filtre est 0,9 et 0,99.	94
5.21 Réponse de la PLL lorsque un échelon de phase est appliqué à l'entrée pour deux cas : a) zéro du filtre constant et gain de la boucle variable ; b) gain de la boucle constant et zéro du filtre variable.	95
5.22 Réponse de la PLL lorsque une pente de phase de 10×10^3 est appliquée à l'entrée pour deux cas : a) zéro du filtre constant et gain de la boucle variable ; b) gain de la boucle constant et zéro du filtre variable.	95
5.23 Réponse fréquentielle de la boucle à verrouillage de phase avec correcteur proportionnel et intégral pour $100\text{ Hz} < f < 250\text{ kHz}$ et $f_s = 500\text{ kHz}$ dans les conditions suivantes : a) $K=0,02$ et $d_{pi}=0,9$, $0,99$ et $0,99$; b) $d_{pi}=0,99$ et $K=0,2$, $0,02$ et $0,002$	97

5.24 Réponse fréquentielle de la boucle à verrouillage de phase avec correcteur proportionnel et intégral en fonction du bruit de phase de l'oscillateur pour $100 \text{ Hz} < f < 250 \text{ kHz}$ et $f_s = 500 \text{ kHz}$ dans les conditions suivantes : a) $K = 0,02$ et $d_{pi} = 0,9, 0,99$ et $0,99$. ; b) $d_{pi} = 0,99$ et $K = 0,2, 0,02$ et $0,002$	98
5.25 Schéma synoptique de la boucle à verrouillage de phase avec correcteur proportionnel et intégral considérant le bruit de phase du VCO, le bruit de phase de la source et le bruit ajouté par le comparateur de phase.	99
5.26 Acquisition en fréquence	100
5.27 Schéma synoptique de la boucle à verrouillage de phase utilisant un corrélateur « <i>five-port</i> » comme comparateur de phase.	103
5.28 Caractéristique mesurée du comparateur de phase	104
5.29 Anneau à cinq branches	105
5.30 Module du coefficient de réflexion mesuré à l'entrée 1 de l'anneau à cinq branches	106
5.31 Module du coefficient S_{21} de l'anneau à cinq branches	106
5.32 Détecteur de puissance du comparateur de phase « <i>five-port</i> »	107
5.33 Banc de mesure utilisé pour caractériser le corrélateur « <i>five-port</i> »	109
5.34 Valeurs et rapports de tension mesurés aux sorties des détecteurs de puissance avant et après correction entre -20 dBm et $+10 \text{ dBm}$	110
5.35 Tensions mesurées aux sorties des détecteurs de puissance pendant la procédure de caractérisation du corrélateur « <i>five-port</i> »	111
5.36 Schéma synoptique du montage expérimental	111
5.37 Diagramme de blocs du convertisseur THS1206	112
5.38 Diagramme de blocs du convertisseur TLV5619	113
5.39 Circuit de la carte de conversion de numérique en analogique	114
5.40 Layout de la carte de conversion de numérique en analogique	115
5.41 Le diagramme de blocs du DSP TMS320C6711	116

5.42	Tables de valeurs de tension entre 0 et $\frac{2046}{4096}$ V corrigées par la fonction de Potter (3.3) et normalisées par des constantes de calibrage	117
5.43	Fonction $\arctan(x)$ pour $0 < \arctan(x) < \frac{\pi}{2}$	118
5.44	Diagramme de flux de l'algorithme de détermination de l' $\arctan(x)$	119
5.45	Diagramme de bloc de l'algorithme de détermination de l' $\arctan(x)$ implanté dans le DSP TMS320C6711	120
5.46	Bruit de phase et spectre du VCO en fonctionnement libre	121
5.47	Schéma synoptique du montage expérimental	124
5.48	Photo du montage expérimental	125
5.49	Spectre du signal de sortie du VCO pour la PLL d'ordre 1 avec deux valeurs de bande passante : $f_{bw}=15,92$ kHz et $f_{bw}=39,79$ kHz	126
5.50	Courbes du bruit de phase du signal de sortie du VCO pour la PLL de première ordre avec deux valeurs de bande passante : $f_{bw}=15,92$ kHz et $f_{bw}=39,79$ kHz	127
5.51	Spectre du signal de sortie du VCO lorsque le gain de la boucle est $K=0,02$	129
5.52	Bruit de phase du signal de sortie du VCO lorsque le gain de la boucle est $K=0,02$	130
5.53	Bruit de phase du signal de sortie du VCO lorsque $K=0,2$ pour les PLLs d'ordre 1 et proportionnel et intégral	131
5.54	Réponse de la PLL à un échelon de fréquence de 2 kHz. Le gain de la boucle était $K=0,5$ et $d_{pi}=0,99$	132
5.55	Réponse de la PLL à un échelon de fréquence de 20 kHz. Le gain de la boucle était $K=0,5$ et $d_{pi}=0,99$	133
5.56	Réponse de la PLL à un échelon de fréquence de 50 kHz. Le gain de la boucle était $K=0,5$ et $d_{pi}=0,99$	133
5.57	Réponse de la PLL à un échelon de fréquence de 10 kHz. Le gain de la boucle était $K=0,2$ et $d_{pi}=0,99$	134

5.58 Réponse de la PLL à un échelon de fréquence de 10 kHz. Le gain de la boucle était $K=0,2$ et $d_{pi}=0,90$	134
6.1 Schéma élémentaire d'une boucle de Costas	139
6.2 Schéma synoptique de la boucle de récupération de porteuse proposée . . .	140
6.3 Réponse souhaitée du détecteur de phase d'une boucle de récupération de porteuse pour un signal BPSK	141
6.4 Diagramme de bloc du détecteur de phase de la boucle de récupération de porteuse	142
6.5 Fonction de transfert du circuit d'annulation de la modulation BPSK	142
6.6 Cercle trigonométrique divisé en huit octants.	143
6.7 Diagramme de bloc de l'algorithme de détermination de l'erreur de phase dans un système de récupération de porteuse	143
6.8 Diagramme de flux de l'algorithme de détermination choisissant les tables contenant l'erreur de phase dans un système de récupération de porteuse . .	144
6.9 Banc de mesure employé pour évaluer le système de récupération de porteuse	145
6.10 Fonction de transfert du détecteur de phase	146
6.11 Bruit de phase du signal du générateur (REF), du VCO en fonctionnement libre (VCO), de la porteuse récupérée lorsque le signal transmis est sans modulation (MOD OFF) et lorsqu'il est modulé en BPSK avec débits de 270 kS/s et de 1 MS/s.	146
6.12 Spectre de la porteuse récupérée lorsque le signal transmis est modulé en BPSK avec débits de 270 kS/s et de 1 MS/s.	147
6.13 Diagramme de constellation du signal BPSK à 270 kS/s démodulé avant la mise en fonctionnement du système de récupération de porteuse.	148
6.14 Diagramme de constellation du signal BPSK à 270 kS/s démodulé avec la porteuse régénérée en utilisant le système « <i>five-port</i> »	149

6.15 Diagramme de constellation du signal BPKS à 1 MS/s démodulé avec la porteuse régénérée en utilisant le système « <i>five-port</i> »	149
7.1 Modèle de la partie hyperfréquence du « <i>five-port</i> »	153
7.2 Schéma synoptique du MODEM « <i>five-port</i> »	154
7.3 Générateur de base vectorielle	155
7.4 Schéma du démodulateur	156
7.5 Schéma du modulateur	157
7.6 Masque du générateur de base vectorielle	159
7.7 Coefficients de réflexion du GBV	159
7.8 Coefficients de transmission du GBV	160
7.9 Déphasages obtenus para simulation (S) et mesure (M) entre les accès 2, 4 et 6 du GBV.	161
7.10 Masque du démodulateur	162
7.11 Coefficients de réflexion du démodulateur	163
7.12 Signal QPSK -20 dBm/100 kS/s demodulé	163
7.13 Schéma simplifié et fonction de transfert de l'atténuateur	164
7.14 Masque du modulateur	164
7.15 Coefficients de réflexion du modulateur	165
7.16 Bases vectorielles pour des tensions de contrôle variant de 0,7 à 4 V	166
7.17 Schéma électrique de l'émetteur-récepteur « <i>five-port</i> » en technologie AsGa. Les valeurs des résistances sont en $k\Omega$, des inducteurs en nH et des capacités en pF.	167
7.18 Masque du MMIC émetteur-récepteur	168
7.19 Photo du banc de mesure	170
7.20 Coefficients de transmission du GBV mesurés à la sortie du modulateur	170

7.21	Tensions détectées aux sorties des détecteurs quadratiques avant (lignes) et après (lignes avec des points) linéarisation	171
7.22	Pente des tensions détectées aux sorties des détecteurs quadratiques avant (lignes) et après (lignes avec des points) linéarisation	172
7.23	Tensions mesurées aux sorties des détecteurs	173
7.24	Représentation sur le plan complexe du décalage de fréquence de 1 kHz entre les signaux RF	173
7.25	Diagramme de constellation d'un signal QPSK à -10 dBm et 2,0 GHz, avec débit de 1 kS/s démodulé avec l'aide du MMIC « <i>five-port</i> »	173
7.26	Coefficient de transmission du circuit modulateur à 2 GHz et à 5 GHz . . .	175
A.1	Fonction de transfert d'un VCO réel	197
A.2	Bruit de phase d'un oscillateur d'après le modèle de Lesson.	199
B.1	Spectre du signal de sortie du VCO lorsque le gain de la boucle est $K=0,2$.	202
B.2	Bruit de phase du signal de sortie du VCO lorsque le gain de la boucle est $K=0,2$	203
B.3	Spectre du signal de sortie du VCO lorsque le gain de la boucle est $K=0,5$.	204
B.4	Bruit de phase du signal de sortie du VCO lorsque le gain de la boucle est $K=0,5$	205
B.5	Bruit de phase du signal de sortie du VCO lorsque $d_{pi}=0,90$	205
B.6	Bruit de phase du signal de sortie du VCO lorsque $d_{pi}=0,99$	206
B.7	Bruit de phase du signal de sortie du VCO lorsque $K=0,2$ pour les PLLs d'ordre 1 et proportionnel et intégrateur	206
B.8	Bruit de phase du signal de sortie du VCO lorsque $K=0,5$ d'ordre 1 et proportionnel et intégrateur	207
C.1	Diagramme d'un modulateur basé sur un réflectomètre à cinq accès	210

C.2	Génération d'une base vectorielle pour la représentation de signaux de deux dimensions.	214
C.3	Génération de la base vectorielle de 90°	214
C.4	Génération de la base vectorielle de 90° avec correction	215
C.5	Génération de la base vectorielle de 120°	216
C.6	Structure parallèle non-isolée	217
C.7	Structure parallèle semi-isolée	218
C.8	Base vectorielle en fonction des charges	219
C.9	Structure parallèle isolée par des circulateurs capable de générer base de 120°	220
C.10	Résultats des simulation du circuit de la Figure C.9	221
C.11	Structure série semi-isolée	222
C.12	Structure parallèle isolée	223
C.13	Structure parallèle isolée par des circulateurs	224
C.14	Structure parallèle isolée par des circulateurs	225
C.15	Résultats de simulation du modulateur parallèle isolé par des circulateurs	225
C.16	Structure parallèle isolée par des circulateurs capable de générer base de 120°	226
C.17	Base vectorielle de 120° en fonction des charges	227
C.18	Structure série isolée	228
C.19	Structure qui réunit les caractéristiques souhaitées pour réaliser la fonction modulation et démodulation	229

Liste des tableaux

1.1	Paramètres des circuits simulés	21
1.2	Constantes de calibrage des circuits simulés	21
1.3	Désappariement de phase	22
1.4	Désappariement de gain	22
2.1	Constantes de la jonction « <i>five-port</i> »	40
2.2	Valeur moyenne et écart type de la valeur absolue de $z(t)$	41
2.3	Valeur moyenne et écart type de la dérivé de la phase de $z(t)$	42
2.4	Méthodes de calibrage	44
4.1	Résolutions effectives des CANs pour les deux expériences	68
4.2	Résolutions effectives des tables pour les deux scénarios de mesure sans conditionnement	70
4.3	Résolutions effectives des tables pour les deux scénarios de mesure lorsque les LUT sont mises à jour en fonction de la dynamique du signal	70
5.1	Coefficients du polynôme d’extension de la région de détection quadratique des détecteurs de puissance	108
5.2	Coefficients de calibrage de l’anneau à cinq branches	108
5.3	Paramètres du filtre de la boucle utilisés pendant l’expérience	128

Introduction générale

Nous vivons actuellement dans une société de consommation où le jeu de séduction des fournisseurs de services ne s'impose pas de limites pour conquérir des nouveaux marchés. Après le déploiement des communications mobiles de première et de deuxième générations où la transmission de la voix et la mobilité étaient les vedettes, nous assistons aujourd'hui à une course effrénée aux innovations technologiques visant offrir la mobilité à toute sorte de service. Les exemples plus récents sont le 3G, le Wi-Fi et le Bluetooth, à quoi s'ajoutent les services audiovisuels DAB, DVB et DRM. Bien que ces marchés soient encore en voie de développement, le WiMax et la 4G sont à l'ordre du jour dans les laboratoires de recherche. Etant donné ce scénario, l'idée d'accorder au consommateur l'accès à ces services en conjuguant dans un appareil de radiocommunication unique cette gamme de standards nous paraît essentielle.

Un système couvrant une gamme large de services doit opérer dans une plage de fréquences ample et décoder plusieurs modes. C'est dans ce contexte que la technique « *five-port* » se présente comme une alternative prometteuse. Cette technique est dérivée du réflectomètre « *six-port* », un dispositif qui calcule précisément le rapport complexe entre deux signaux hyperfréquences à partir de la mesure des valeurs de puissance aux sorties d'un circuit interférométrique à six accès. Le « *five-port* » s'applique également aux systèmes radars, aux systèmes de détermination de la direction d'arrivée de signaux RF, aux démodulateurs homodynes et, comme nous proposons dans ce travail, aux boucles à verrouillage de phase et de récupération de porteuse.

Les corrélateurs cartésiens classiques projettent le vecteur représentant le signal que l'on veut démoduler sur une base composée de deux vecteurs orthogonaux. En revanche, le corrélateur « *five-port* » effectue cette projection sur une « base » à trois vecteurs décalés en phase idéalement de 120° . Grâce à la redondance introduite par le troisième vecteur, le corrélateur « *five-port* » se présente moins sensible aux désappariements de phase et d'amplitude, fournit une variable permettant d'estimer les produits inter-modulation d'ordre pair et peut fonctionner dans une bande de fréquences large. Ces caractéristiques ne sont exploitables que si l'on applique une procédure de calibrage.

Ce rapport de thèse, comportant sept chapitres, apporte quelques contributions au domaine de la radiocommunication mobile, notamment aux émetteurs-récepteurs multi-bande et multi-mode. Le premier apport original de ce travail est l'application de la technique « *five-port* » aux boucles à verrouillage de phase reconfigurables. Cette reconfigurabilité est exploitée dans une boucle de récupération de porteuse multi-mode, un élément fondamental dans les récepteurs. Également originale est la méthode de caractérisation mise en place pour calibrer les corrélateurs « *five-port* ». Finalement nous proposons et évaluons une nouvelle architecture d'émetteur-récepteur fondée sur une base à trois vecteurs.

Nous consacrons le premier chapitre à la présentation du corrélateur « *five-port* » en partant de ses origines dans les réflectomètres « *six-port* ». Nous proposons par la suite un modèle inspiré d'une interprétation géométrique du principe de fonctionnement du « *five-port* ». Par ailleurs, nous effectuons une analyse de sensibilité visant comparer les systèmes à six et à cinq accès suivi d'une évaluation de l'impact des désappariements de phase et d'amplitude.

La complexité des méthodes de caractérisation des systèmes « *six-port* » et « *five-port* » nous a amenée à développer une nouvelle procédure de calibrage de faible complexité de calcul, que nous décrivons dans le deuxième chapitre.

Au cours du troisième chapitre nous faisons un rappel sur les détecteurs quadratiques et présentons la technique de caractérisation des détecteurs que nous adoptons.

Le quatrième chapitre porte sur le traitement numérique nécessaire aux corrélateurs « *five-port* ». Nous proposons une procédure qui s'utilise des tables de correspondance pour accélérer le temps de calcul. Puis, les erreurs qui se produisent lors des procédés de numérisation des valeurs sont évaluées.

La boucle à verrouillage de phase (PLL) utilisant un corrélateur « *five-port* » comme comparateur de phase est exposée dans le quatrième chapitre. Cette boucle exploite le processeur numérique du corrélateur « *five-port* » pour y intégrer le filtre de boucle, ce qui rend la PLL reconfigurable. Nous démontrons la faisabilité de cette boucle par le biais d'un prototype à la fréquence de 2 GHz composé d'un circuit « *five-port* » construit en technologie micro-ruban, des CANs et CNAs, d'un VCO et d'un circuit de traitement numérique (DSP). Des résultats de mesure de bruit de phase, de spectre et de temps d'acquisition sont présentés validant ainsi le système proposé.

Le sixième chapitre porte sur une boucle de récupération de porteuse reconfigurable multi-mode dont la base est la PLL du chapitre 5. Pour répondre à plusieurs types de modulation, l'implémentation d'une boucle de récupération de porteuse devient complexe, notamment à cause du nombre élevé de composants. Dans notre approche, nous remplaçons ces composants par des tables stockées en mémoire, rendant le système flexible et reconfigurable. Une expérience mise au point pour la modulation BPSK a fourni des résultats de mesures qui vérifient le principe du système proposé.

Avant de conclure nous proposons dans le septième chapitre une architecture originale d'émetteur-récepteur basée sur la technique « *five-port* ». Dans cette architecture nous avons divisé le circuit en trois modules principaux, à savoir le générateur de base vectorielle, le démodulateur et le modulateur. Nous validons l'architecture à partir de deux prototypes fonctionnant respectivement dans les bandes 2,0 - 2,6 GHz et 1,8 - 5,5 GHz. Le premier a été réalisé en technologie micro-ruban et le deuxième, de dimension 2 mm x 3 mm, a été construit en technologie intégrée sur un substrat de Arsénure de Gallium.

Chapitre 1

Le corrélateur d'ondes « *five-port* »

1.1 Introduction

Le réflectomètre « *six-port* » est apparu au cours des années soixante-dix dans le domaine de l'instrumentation et de la mesure [1, 2, 3]. Il était alors employé comme un analyseur de réseaux à faible coût et de haute précision pour mesurer les charges d'étalonnage des analyseurs vectoriels hétérodynes [4]. Son faible coût et la qualité des mesures étaient dûs à la simplicité de ses circuits qui employaient des détecteurs de puissance au lieu des mélangeurs utilisés dans les systèmes hétérodynes. Cette technique de mesure a été améliorée dans les années suivantes par divers chercheurs, soit par le biais du perfectionnement des méthodes de calibrage [5, 6, 7, 8], soit par la proposition de nouvelles architectures [9, 10, 11]

Cependant, la technique « *six-port* » ne sort des laboratoires de métrologie pour gagner les applications destinées au grand public que durant les années quatre-vingt-dix. A son utilisation comme réflectomètre s'ajoute celle de corrélateur d'ondes dans les radars d'aide à la conduite [12, 13, 14], ainsi que de démodulateur homodyne [15, 16, 17, 18, 19]. Il est également employé dans des systèmes de détermination de direction d'arrivée de signaux RF [20, 21] et comme nous proposons dans ce travail, dans les boucles à verrouillage de phase et de récupération de porteuse.

Contrairement à l'analyse de réseaux, dans les applications de télécommunications, la puissance du signal local utilisé comme référence est toujours constante. Cette particularité a été prise en compte pour simplifier le circuit du corrélateur d'ondes, ce qui signifie qu'un accès de sortie communément utilisé pour fournir l'information sur la puissance du signal de référence a été supprimé, donnant naissance au corrélateur à cinq accès, ou corrélateur « *five-port* ». En vérité, la puissance du signal de référence est mesurée une seule fois pendant la procédure de calibrage. Cette simplification engendre une réduction considérable du temps de calcul des composantes cartésiennes de l'enveloppe complexe du signal modulé reçu.

Dans les sections qui suivent, après avoir fait un rappel sur le fonctionnement du réflectomètre « *six-port* », nous mettons au point un modèle du corrélateur « *five-port* » qui sert à analyser son comportement. Ensuite, nous introduisons les équations qui décrivent le comportement du corrélateur suivies d'une étude de la sensibilité du système à cinq accès vis-à-vis de la variation de la puissance du signal de référence. Avant de conclure le chapitre, nous analysons l'influence du cinquième accès sur les erreurs de mesure.

1.2 Le réflectomètre « *six-port* »

Le réflectomètre « *six-port* » est un dispositif de mesure qui permet de déterminer les valeurs des impédances complexes en utilisant seulement des mesures de puissances suivies d'un traitement numérique des données obtenues. Son schéma de principe est montré sur la Fig. 1.1 d'où nous pouvons constater que ses composants de base sont : un circuit linéaire à six accès, quatre détecteurs de puissance, quatre convertisseurs de signaux analogiques en numériques (CAN) et un circuit de traitement numérique (DSP de l'anglais *Digital Signal Processing*). Un signal de référence est relié à l'accès 1 et le dispositif sous test (DST), dont nous voulons connaître l'impédance, est relié à la porte 2. Les quatre capteurs de puissance reliés aux portes 3, 4, 5 et 6 mesurent chacun la puissance d'une combinaison linéaire entre les ondes incidente et réfléchie à l'accès 2 déphasées et atténuées différemment selon la

porte de mesure. La valeur du coefficient de réflexion du dispositif sous test est déterminée à partir des équations qui relient les valeurs de puissances et les constantes de calibrage du réflectomètre.

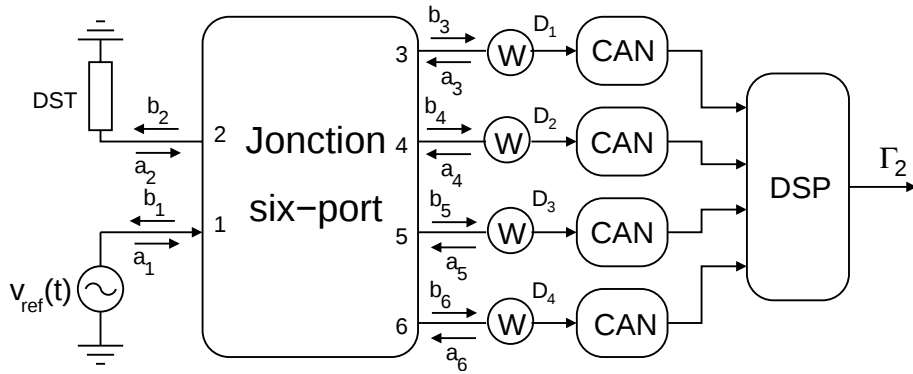


FIG. 1.1 – Schéma de principe du réflectomètre « six-port »

1.2.1 Les équations régissant le comportement du réflectomètre « six-port »

Considérons une jonction arbitraire linéaire de six portes avec des détecteurs de puissance connectés aux portes 3, 4, 5 et 6, comme celle illustrée sur la Fig. 1.1. Nous pouvons écrire :

$$b_i = \sum_{j=1}^6 S_{ij} a_j, \quad i = 1 \dots 6 \quad (1.1)$$

où a_i et b_i sont les pseudo-ondes de puissance incidentes et émergentes de la jonction, et S_{ij} sont les paramètres de dispersion.

Le coefficient de réflexion du détecteur connecté à la porte j est défini comme :

$$a_j = b_j \Gamma_j, \quad j = 3 \dots 6 \quad (1.2)$$

Avec 10 équations (1.1, 1.2) et douze variables (a_i, b_i), il est possible d'écrire donc,

$$b_i = A_i a_2 + B_i b_2, \quad i = 3 \cdots 6 \quad (1.3)$$

où A_i et B_i sont les constantes qui déterminent principalement les caractéristiques du réflectomètre « *six-port* ».

De plus, les valeurs de puissance détectées aux sorties de la jonction peuvent s'écrire comme suit :

$$P_i = |b_i|^2 (1 - |\Gamma_i|^2) = |A_i a_2 + B_i b_2|^2 (1 - |\Gamma_i|^2), \quad i = 3 \cdots 6 \quad (1.4)$$

Il est fort courant de concevoir des réflectomètres « *six-port* » de sorte que la puissance mesurée par un des quatre détecteurs dépende exclusivement de la pseudo-onde b_2 . Ici, nous choisissons le détecteur relié à l'accès 6 et par conséquent $A_6 = 0$, ce qui nous permet d'écrire :

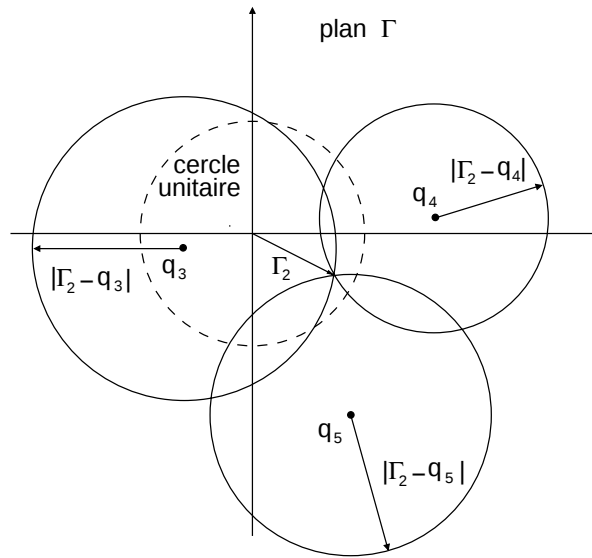
$$P_6 = |B_6 b_2|^2 (1 - |\Gamma_6|^2) \quad (1.5)$$

En prenant le rapport entre (1.4) et (1.5) et en effectuant quelques opérations, nous parvenons à l'équation suivante :

$$|\Gamma_2 - q_i|^2 = \left| \frac{B_6}{A_i} \right|^2 \left(\frac{1 - |\Gamma_6|^2}{1 - |\Gamma_i|^2} \right) \frac{P_i}{P_6} \quad (1.6)$$

où $q_i = -\frac{B_i}{A_i}$ et $\Gamma_2 = \frac{a_2}{b_2}$. L'équation (1.6) décrit trois cercles centrés en q_i dont les rayons sont donnés par $\left| \frac{B_6}{A_i} \right| \sqrt{\frac{1 - |\Gamma_6|^2}{1 - |\Gamma_i|^2}} \sqrt{\frac{P_i}{P_6}}$. Nous constatons à partir de la Fig. 1.2 et de (1.6) que l'intersection des trois cercles donne le vecteur qui représente le coefficient de réflexion Γ_2 du dispositif sous test relié à l'accès 2.

L'emplacement correct des points q_i dans le plan complexe est un critère important. Pour la mesure du coefficient de réflexion de charges passives, le module des vecteurs représentant les points q_i doit être de l'ordre de 1,5 et leur déphasage relatif doit s'approcher de $\pm 120^\circ$

FIG. 1.2 – Détermination de Γ_2 à partir de l'intersection de trois cercles

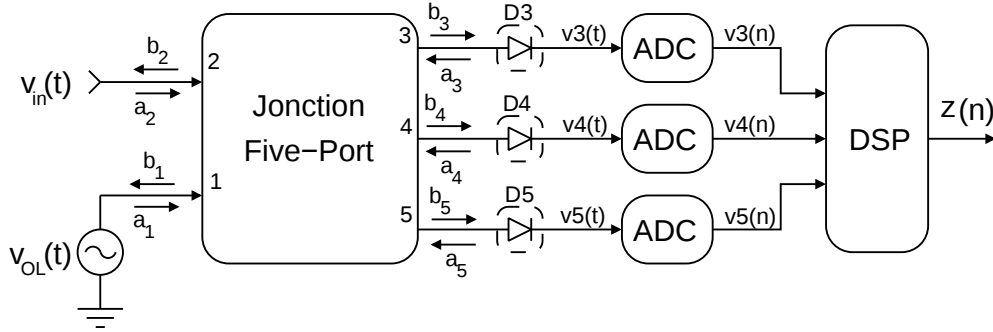
[3, 4].

1.3 Le corrélateur « five-port »

Comme nous l'avons dit précédemment, dans les applications de radiocommunication, les variations de la valeur de la puissance du signal local utilisé comme référence (*oscillateur local* - OL) restent négligeables. C'est pourquoi le fait d'utiliser une jonction à six accès au lieu de cinq n'ajoute pas d'avantages, vu que P_3 est constante dans (1.6) et peut être mesurée pendant le calibrage.

La Fig. 1.3 illustre le schéma de principe d'un corrélateur « five-port ». Ses composants principaux sont une jonction à cinq accès, trois détecteurs de puissance (D3, D4 et D5), trois convertisseurs de signaux analogiques en numériques et un module de traitement de signaux (DSP). Une source de référence $v_{OL}(t)$ est reliée à l'accès 1, et comme nous pouvons remarquer, le dispositif sous test présent dans le schéma de la Fig. 1.1 a été remplacé par un signal $v_{in}(t)$ arrivant à l'accès 2. Nous supposons ici que les accès 1 et 2 sont adaptés.

Faisons l'hypothèse que les spectres des signaux $v_{OL}(t)$ et $v_{in}(t)$ sont centrés autour de

FIG. 1.3 – Schéma synoptique du corrélateur « *five-port* »

la fréquence f_c . Leurs représentations passe-bande sont alors données par :

$$v_{OL}(t) = \Re [V_{OL} e^{j2\pi f_c t}] \quad (1.7)$$

$$v_{in}(t) = \Re [z(t) e^{j2\pi f_c t}] \quad (1.8)$$

où V_{OL} est l'amplitude de $v_{OL}(t)$ et $z(t) = a(t)e^{j\theta(t)}$ est le signal passe-bas équivalent de $v_{in}(t)$ (enveloppe complexe).

La jonction - souvent un circuit interférométrique linéaire - réalise une addition vectorielle des signaux $v_{OL}(t)$ et $v_{in}(t)$. Autrement dit, on retrouve les deux signaux entrants superposés avec différents déphasages aux sorties de la jonction. Ces signaux peuvent être exprimés comme :

$$v_{rf_i}(t) = \Re [\alpha_i V_{OL} e^{j2\pi f_c t} + \beta_i z(t) e^{j2\pi f_c t}] \quad (1.9)$$

où α_i et β_i sont des constantes complexes dépendantes des caractéristiques de la jonction.

Afin de simplifier l'étude du corrélateur « *five-port* », nous développons un modèle linéaire de sa partie hyperfréquences. Ceci peut être appliqué pour étudier n'importe quelle architecture de jonction à cinq accès.

1.3.1 Le modèle du corrélateur « five-port »

A partir de (1.9), nous pouvons déduire que la jonction à cinq accès utilisée dans un corrélateur « *five-port* » se comporte comme le modèle illustré sur la Fig. 1.4. Les signaux $v_{OL}(t)$ et $v_{in}(t)$ sont chacun divisés en trois voies. Chacune des voies introduit un gain et un déphasage symbolisés par A_i , B_i et γ_i , φ_i , respectivement les modules et les arguments des constantes complexes de (1.9) α_i et β_i . Ensuite, chacune des voies provenant de l'OL est sommée à une voie dérivée de $v_{in}(t)$. Finalement nous retrouvons les trois signaux de sortie de la jonction $v_{rfi}(t)$.

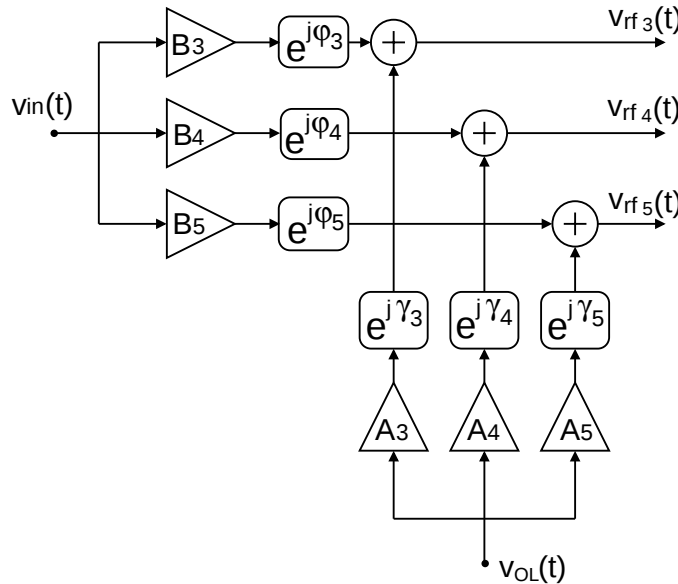


FIG. 1.4 – Modèle de la jonction hyperfréquences du corrélateur « *five-port* »

La conception de la jonction consistera donc à dimensionner les valeurs de α_i et β_i de sorte que la base vectorielle¹ résultante (les points q_i du réflectomètre « *six-port* ») soit bien équilibrée.

Ajoutons au schéma de la Fig. 1.4, les détecteurs quadratiques et les filtres passe-bas (équivalents aux capteurs de puissance du réflectomètre « *six-port* » comme il est montré

¹Rigoureusement, la base vectorielle d'un espace vectoriel d'ordre deux est composée par deux vecteurs linéairement indépendants. Cependant, nous allons continuer à utiliser le terme base vectorielle pour faire référence aux sous-espaces de trois vecteurs linéairement dépendants formés par les corrélateurs « *five-port* ».

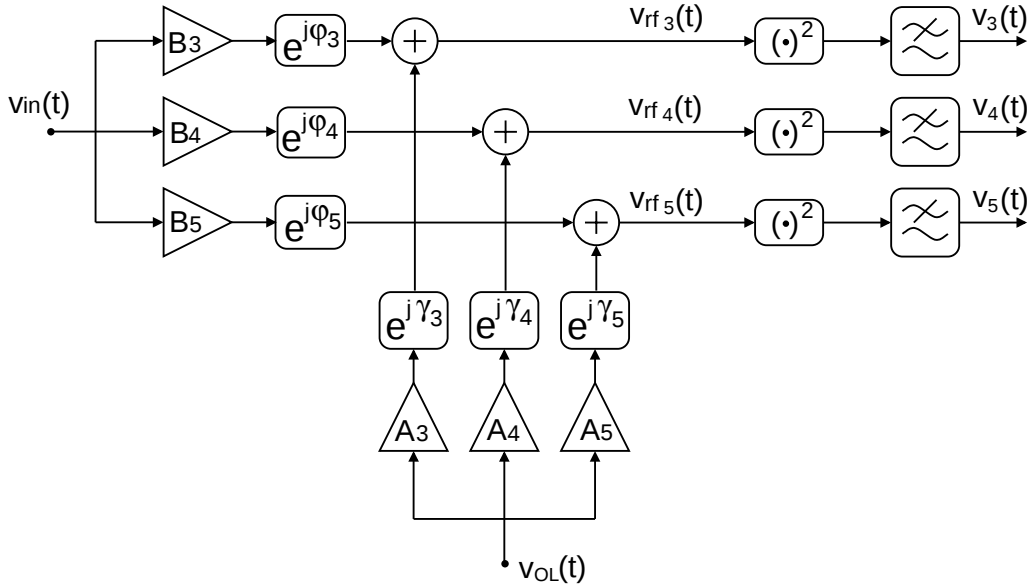


FIG. 1.5 – Modèle complet du corrélateur « five-port »

dans le chapitre 3) pour parvenir au modèle illustré sur la Fig. 1.5. Ceci va nous permettre d'exprimer les équations des tensions $v_3(t)$, $v_4(t)$ et $v_5(t)$ par :

$$v_i(t) = [v_{rf_i}(t)]^2 * h_{pb}(t) \quad (1.10)$$

où $h_{pb}(t)$ est la réponse impulsionnelle des filtres passe-bas et $*$ est l'opérateur intégral de convolution. Remplaçons (1.9) dans (1.10) pour obtenir :

$$v_i(t) = \{A_i V_{OL} \cos(2\pi f_c t + \gamma_i) + B_i a(t) \cos[2\pi f_c t + \theta(t) + \varphi_i]\}^2 * h_{pb}(t) \quad (1.11)$$

$$\begin{aligned} v_i(t) = & \left\{ \frac{A_i^2 V_{OL}^2}{2} + \frac{B_i^2 a^2(t)}{2} + A_i B_i V_{OL} a(t) \cos[\theta(t) + \varphi_i - \gamma_i] + \right. \\ & \frac{A_i^2 V_{OL}^2}{2} \cos(4\pi f_c t + 2\gamma_i) + \frac{B_i^2 a^2(t)}{2} \cos[4\pi f_c t + 2\theta(t) + 2\varphi_i] + \\ & \left. A_i B_i V_{OL} a(t) \cos[4\pi f_c t + \theta(t) + \varphi_i + \gamma_i] \right\} * h_{pb}(t) \end{aligned} \quad (1.12)$$

Nous constatons à partir de (1.12) que les signaux $v_{rf_i}(t)$, après avoir été soumis aux détecteurs de loi quadratique, présentent des composantes en bande de base (termes 1, 2 et 3) ainsi que des composantes harmoniques de f_c (termes 4, 5 et 6).

Supposons maintenant que la réponse fréquentielle du filtre passe-bas (Fig. 1.6) est telle que :

$$H_{pb}(f) = \begin{cases} K_{pb} & (-B_{pb} < f < B_{pb}) ; B_{pb} \ll f_c \\ 0 & (\text{ailleurs}) \end{cases} \quad (1.13)$$

où $2B_{pb}$ est la bande passante de $z(t)$ en Hz. Les tensions $v_i(t)$ n'auront que des composantes en bande de base comme le montrent les expressions suivantes :

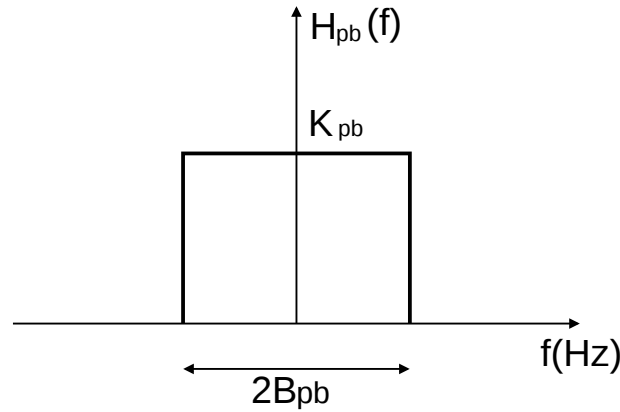


FIG. 1.6 – Réponse fréquentielle du filtre passe-bas

$$\begin{aligned} v_3(t) &= K_{pb3} \frac{A_3^2 V_{OL}^2}{2} + K_{pb3} \frac{B_3^2 a^2(t)}{2} + K_{pb3} A_3 B_3 V_{OL} a(t) \cos[\theta(t) - \phi_3] \\ v_4(t) &= K_{pb4} \frac{A_4^2 V_{OL}^2}{2} + K_{pb4} \frac{B_4^2 a^2(t)}{2} + K_{pb4} A_4 B_4 V_{OL} a(t) \cos[\theta(t) - \phi_4] \\ v_5(t) &= K_{pb5} \frac{A_5^2 V_{OL}^2}{2} + K_{pb5} \frac{B_5^2 a^2(t)}{2} + K_{pb5} A_5 B_5 V_{OL} a(t) \cos[\theta(t) - \phi_5] \end{aligned} \quad (1.14)$$

avec $\phi_i = -(\varphi_i - \gamma_i)$.

Une analyse plus rigoureuse des équations nous permet de donner une interprétation

géométrique de (1.14) : les termes $a(t) \cos[\theta(t) - \phi_i]$ sont, en vérité, des projections du vecteur $\vec{z} = a(t)e^{j\theta(t)}$ sur les vecteurs $\vec{\nu}_i = e^{j\phi_i}$. L'opération du corrélateur « *five-port* » est donc interprétée comme étant la projection orthogonale du signal RF reçu sur une base non-cartésienne de trois vecteurs comme illustré sur la Fig. 1.7.

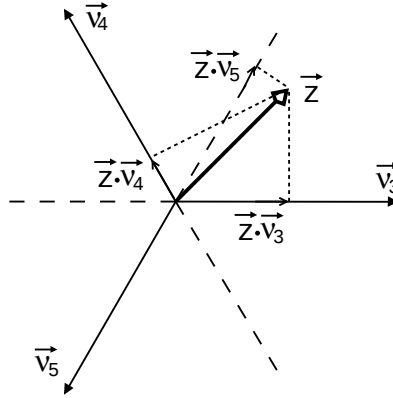


FIG. 1.7 – Projection de $\vec{z}$ sur la base $[\vec{\nu}_3 \ \vec{\nu}_4 \ \vec{\nu}_5]^T$

Les trois équations en (1.14) forment un système linéaire de trois variables ($a^2(t)$, $a(t)$ et $\theta(t)$) du type $v_M = As_M + B$, avec :

$$v_M = \begin{bmatrix} v_3(t) \\ v_4(t) \\ v_5(t) \end{bmatrix}, \quad A = \begin{bmatrix} R_3 & S_3 \cos \phi_3 & S_3 \sin \phi_3 \\ R_4 & S_4 \cos \phi_4 & S_4 \sin \phi_4 \\ R_5 & S_5 \cos \phi_5 & S_5 \sin \phi_5 \end{bmatrix}, \quad s_M = \begin{bmatrix} n(t) \\ z_I(t) \\ z_Q(t) \end{bmatrix}, \quad B = \begin{bmatrix} K_3 \\ K_4 \\ K_5 \end{bmatrix} \quad (1.15)$$

avec $R_i = \frac{1}{2}K_{pb_i}B_i^2$, $S_i = K_{pb_i}A_iB_iV_{OL}$, $K_i = \frac{1}{2}K_{pb_i}A_i^2V_{OL}^2$, $z_I(t) = a(t) \cos \theta(t)$, $z_Q(t) = a(t) \sin \theta(t)$ et $n(t) = a^2(t)$.

L'intérêt du corrélateur « *five-port* » est de permettre la détermination de $z(t)$, ce qui est possible en faisant $A^{-1}(v_M - B) = A^{-1}As_M = s_M$ pour obtenir $z_I(t)$ et $z_Q(t)$, les composantes de la représentation rectangulaire de $z(t)$. Les éléments de la matrice A^{-1} sont trouvés par une des diverses procédures de calibrage rencontrées dans la littérature [5, 6, 7].

Jusqu'ici, nous avons considéré que l'amplitude du signal de l'oscillateur local res-

taut constante. Néanmoins, dans un cas pratique cela n'est pas toujours vrai puisque des phénomènes tels que la variation des valeurs des composantes due aux changements de température entraînent des variations sur l'amplitude des signaux. La section suivante porte sur l'effet de ces variations sur les valeurs estimées de $z(t)$.

1.3.2 L'influence des variations de V_{OL} sur les mesures

Dans la section précédente nous avons vu que le vecteur s_M peut être estimé à partir des valeurs de mesure du vecteur v_M en faisant $s_M = Cv_M + D$ avec

$$C = A^{-1} = \begin{bmatrix} r_N & s_N & t_N \\ r_I & s_I & t_I \\ r_Q & s_Q & t_Q \end{bmatrix} \quad D = -A^{-1}B = \begin{bmatrix} k_N \\ k_I \\ k_Q \end{bmatrix} \quad (1.16)$$

Comme nous le montrons dans la section 2.2.2 qui décrit la méthode de calibrage proposée, la matrice C peut s'écrire comme $V_{OL}C'$, ainsi que $D = V_{OL}^3 D'$. Il est donc possible de calculer la sensibilité de s_M vis-à-vis des variations de V_{OL} à partir de :

$$S_{s_M:V_{OL}} = \frac{\partial s_M}{\partial V_{OL}} \frac{V_{OL}}{s_M} = 1 + \frac{2D}{s_M} \quad (1.17)$$

A partir de (1.17) et sachant que $\Delta y \approx y \frac{\Delta x}{x} S_{y:x}$ [22], il est possible d'estimer les variations sur s_M en fonction des variations de V_{OL} avec l'expression :

$$\Delta s_M \approx \frac{\Delta V_{OL} S_{V_{OL}}^{s_M}}{V_{OL}} s_M = (s_M + 2D) \frac{\Delta V_{OL}}{V_{OL}} \quad (1.18)$$

avec $\Delta V_{OL} \approx \partial V_{OL}$.

Lorsque $D \ll s_M$, ce qui est souvent le cas, (1.18) est réduite à :

$$\Delta s_M \approx s_M \frac{\Delta V_{OL}}{V_{OL}} \quad (1.19)$$

qui se traduit par un gain sur le module de s_M sans variation sur la phase.

Pour illustrer la relation que nous venons d'établir, prenons le cas d'un corrélateur « *five-port* » dont le modèle est montré sur la Fig. 1.8. Ses paramètres sont : $A_i = 1$, $B_i = 0,5$, $K_{bpi} = 1$, $\phi_3 = 0$, $\phi_4 = 120^\circ$ et $\phi_5 = -120^\circ$.

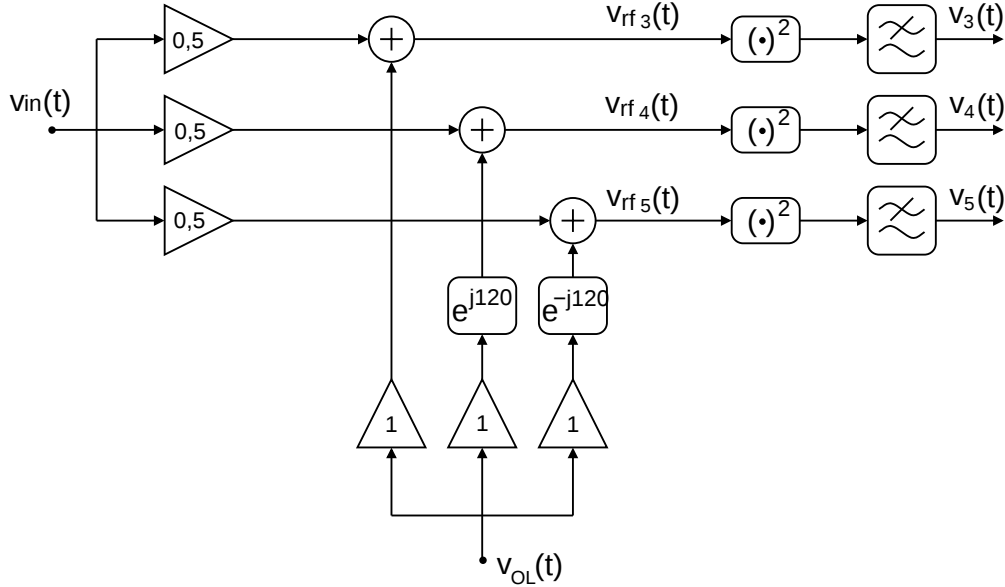


FIG. 1.8 – Modèle du corrélateur simulé « *five-port* »

Ce circuit a été simulé avec ADS[®] à la fréquence de 2 GHz dans les conditions suivantes :

1. Calibrage :

$$\begin{aligned}
 - v_{OL}(t) &= \Re \left\{ 0,1 e^{j(2\pi \times 2 \times 10^9)t} \right\} \\
 - v_{in}(t) &= \Re \left\{ 0,1 e^{j2\pi(2 \times 10^9 + 10^3)t} \right\}
 \end{aligned}$$

Le choix de l'amplitude de l'OL de 0,1 V se justifie par le fait que cette valeur correspond à des niveaux de puissance typiques (≈ -13 dBm sur 50 Ω) rencontrés dans les systèmes de télécommunication.

2. Mesure des valeurs de $v_i(t)$ lorsque une variation de $\pm 20\%$ est imposée à $V_{ol}(t)$:

$$- v_{OL}(t) = \Re \left\{ f(V_{OL}) e^{j(2\pi \times 2 \times 10^9)t} \right\}, \text{ avec une dérive monotone croissante de } 20\% \text{ défini par } f(V_{OL}) = 0,08 + 0,04 \times 10^3 t; \quad 0 < t < 1 \text{ ms. (1 ms est l'intervalle}$$

de temps nécessaire pour varier l'amplitude de l'OL de $\pm 20\%$).

$$- v_{in}(t) = \Re \left\{ 0,0001 e^{j[(2\pi \times 2 \times 10^9)t + \frac{\pi}{4}]} \right\}.$$

Le choix de l'amplitude de $v_{in}(t)$ a été de 60 dB au dessous de celle de l'oscillateur local, ce qui est une condition fréquemment constatée dans la pratique.

Les constantes de calibrage trouvées sont : $s_3 = -66,67$, $s_4 = 66,67$, $s_5 = 133,33$, $t_3 = 115,19$, $t_4 = 115,19$, $t_5 = -3,77 \times 10^{-11}$, $k_I = -4,01 \times 10^{-10}$, $k_Q = 1,12 \times 10^{-12}$. Nous remarquons que $|k_I + jk_Q|$ est très inférieur à $|s_3 + jt_3|$, $|s_4 + jt_4|$ et $|s_5 + jt_5|$, ce qui valide l'approximation faite en (1.19).

La valeur exacte de $\vec{z}$ devait être $0,001e^{j\frac{\pi}{4}}$, cependant en faisant varier V_{OL} de $\pm 20\%$, une variation de la même proportion apparaît sur $\vec{z}$. Nous pouvons constater ce fait sur les Figs. 1.9 et 1.10, où la valeur de $\vec{z}$ et de ses composantes réelle et imaginaire sont tracées. Les courbes affichent les données obtenues par simulation, mais aussi les valeurs calculées à partir de (1.18). Il n'y a pas d'écart entre prévision et simulation.

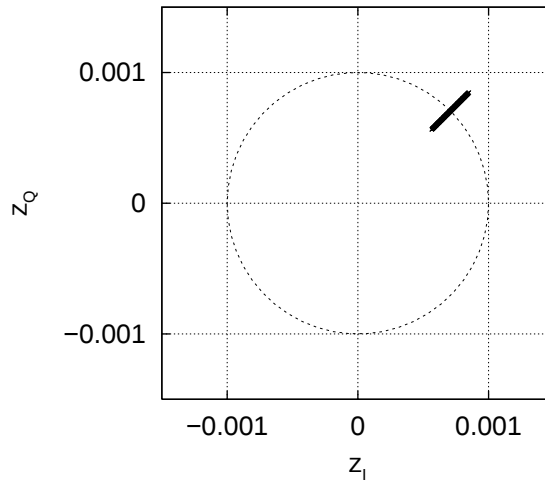


FIG. 1.9 – Valeurs de $z(t)$ autour de sa valeur nominale $0,001e^{j\frac{\pi}{4}}$ lorsque l'amplitude de l'oscillateur local varie de $\pm 20\%$

A partir de l'analyse théorique et des résultats de simulation nous concluons que les instabilités de l'amplitude de l'oscillateur local ont un impact direct sur les valeurs de mesures. Pour les circuits bien dimensionnés où l'importance de D est moindre, un effet de gain ap-

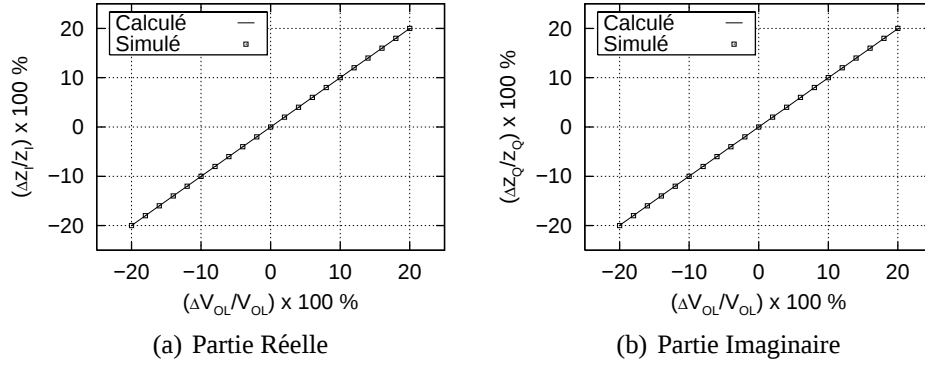


FIG. 1.10 – Variations sur les valeurs des composantes réelle et imaginaire de $z(t)$ autour de sa valeur nominale $0,001e^{j\pi/4}$ lorsque l'amplitude de l'oscillateur local varie de $\pm 20\%$.

paraîtra sur la constellation. Le gain sera proportionnel à la variation de l'amplitude de l'OL. Néanmoins si une bonne symétrie ne se produit entre les vecteurs de la base, D ne peut pas être négligé et la constellation sera donc distordue et déplacée par rapport à l'origine. Un bon facteur de mérite pour établir la variation maximale de l'amplitude de l'OL peut être le EVM (*Error Vector Magnitude* en anglais) donné par [23, 24] :

$$EVM = \frac{\frac{1}{N} \sum_{m=1}^N |\vec{z}_m - \vec{z}_r|}{|\vec{z}_{pk}|} \quad (1.20)$$

où $\vec{z}_m$ est le vecteur mesuré, $\vec{z}_r$ le vecteur de référence et $\vec{z}_{pk}$ le vecteur à l'extrémité de la constellation. Nous savons à partir de (1.19) et de (1.15) que $\Delta \vec{z}_m = \vec{z}_m - \vec{z}_r = \vec{z}_r \frac{\Delta V_{OL}}{V_{OL}}$ (si l'on néglige l'influence de D , bien évidemment). De ce fait, nous pouvons exprimer l'amplitude de la variation de l'OL en fonction de l'EVM à partir de :

$$EVM = \alpha_{evm} \frac{\Delta V_{OL}}{V_{OL}} \quad (1.21)$$

où $\alpha_{evm} = \frac{\frac{1}{N} \sum_{m=1}^N |\vec{z}_r|}{|\vec{z}_{pk}|}$ est une constante dépendant du type de modulation.

Au lieu de calculer l'EVM, il serait utile d'estimer la variation admissible sur l'amplitude de l'OL étant donnée l'EVM acceptable. Cela permettra de choisir la qualité des composants aussi bien que de dimensionner correctement les circuits. Pour aboutir à une expression qui

établi le rapport entre l'EVM et ΔV_{OL} , il suffit d'inverser (1.21) :

$$\Delta V_{OL} = \alpha_{evm} V_{OL} EVM \quad (1.22)$$

Avec les expressions développées dans cette section, nous pouvons prévoir l'effet causé par les variations de l'amplitude de l'oscillateur local sur les signaux en bande de base. Ces interférences sont directement proportionnelles aux fluctuations sur V_{OL} .

1.3.3 L'influence de l'accès redondant sur les mesures

Quelques auteurs soutiennent que l'apport majeur des systèmes « *six-port* » réside dans leur capacité à être calibrés [19, 16, 18] en plusieurs fréquences et par conséquent à fonctionner dans une bande de fréquence plus large que les architectures cartésiennes. A vrai dire, ces affirmations ne sont ni vraies, ni fausses, pourtant elles prêtent à confusion.

Pour faire des comparaisons correctes, il faut choisir des paramètres appropriés. Les récepteurs cartésiens peuvent aussi être calibrés puisque cela signifie que les désappariements des voies I/Q seront identifiés et corrigés. Calibrer un corrélateur « *five-port* » consiste en effet à éliminer les composantes non-désirables dues à la détection quadratique² (DC-offset, canal adjacent, co-canal, etc.) et récupérer les composantes cartésiennes de l'enveloppe complexe du signal reçu par le biais d'un traitement numérique. Or, cela se fait aussi dans les récepteurs cartésiens lorsque le circuit RF ne garantit pas l'orthogonalité des signaux dérivés de l'OL. A force de simplifier la conception du circuit RF, le traitement numérique est alourdi et ceci est vrai à la fois pour les récepteurs « *five-port* » et cartésien.

De plus, la voie supplémentaire du circuit « *five-port* » implique une augmentation nette de 33% sur l'ensemble des composants. De ce fait, le prix à payer pour l'ajout d'une voie redondante doit aboutir à des avantages autres que le simple remplacement des mélangeurs par

²Alors que dans le circuits mélangeurs les produits d'intermodulation d'ordre deux (IM2) et les tensions continues parasites sont dûs aux imperfections éventuelles des circuits, ces défauts sont intrinsèques aux détecteurs quadratiques utilisés dans les corrélateurs « *five-port* ».

des détecteurs quadratiques. Dans cette section nous essayons de démontrer par des résultats de simulation qu'il existe une amélioration de la performance du récepteur due uniquement au troisième vecteur.

Tout d'abord, il faut choisir un facteur de mérite. Nous avons choisi d'évaluer l'EVM calculé à partir de dix mille points résultant de la démodulation d'un signal 16QAM. Ensuite il est nécessaire de sélectionner des circuits représentatifs qui mettent en évidence les différences entre les topologies. Bien évidemment nous ferons nos comparaisons par rapport à l'architecture en quadrature classique. Puis, il faut montrer que le choix de la topologie du circuit à trois accès est aussi un critère important. Pour ce faire, nous considérons deux cas.

Le premier est le circuit proposé en [16, 25] qui utilise un système ressemblant aux récepteurs cartésiens. Son schéma synoptique et son modèle présentés sur la Fig. 1.11 montrent que le signal RF est décomposé en trois voies, parmi lesquelles seulement deux sont mélangées avec le signal de l'OL. La troisième voie est utilisée afin de fournir une mesure du produit d'intermodulation d'ordre deux (IM2) entre les signaux arrivant à l'accès d'entrée du circuit ($v_{in}(t)$, les canaux adjacents et d'autres). Ce circuit est équivalent à un démodulateur cartésien classique si le déphasage choisi est de 90° , cependant cette ressemblance n'assure pas que leur performance sera identique.

Le deuxième circuit, illustré sur la Fig. 1.12, réalise la projection du signal arrivant sur

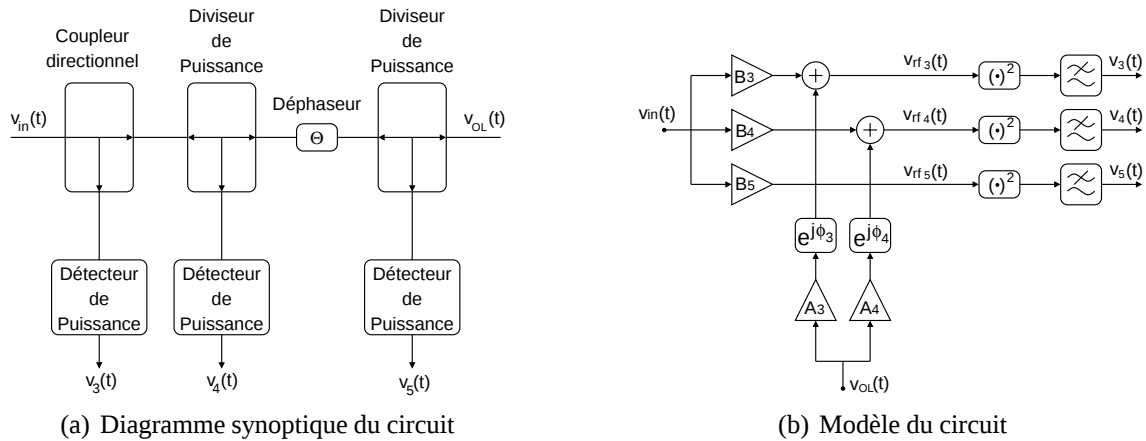


FIG. 1.11 – Circuit « five-port » avec un seul déphaseur

trois vecteurs, et sa mise en application est rapportée par divers auteurs [26, 11, 27].

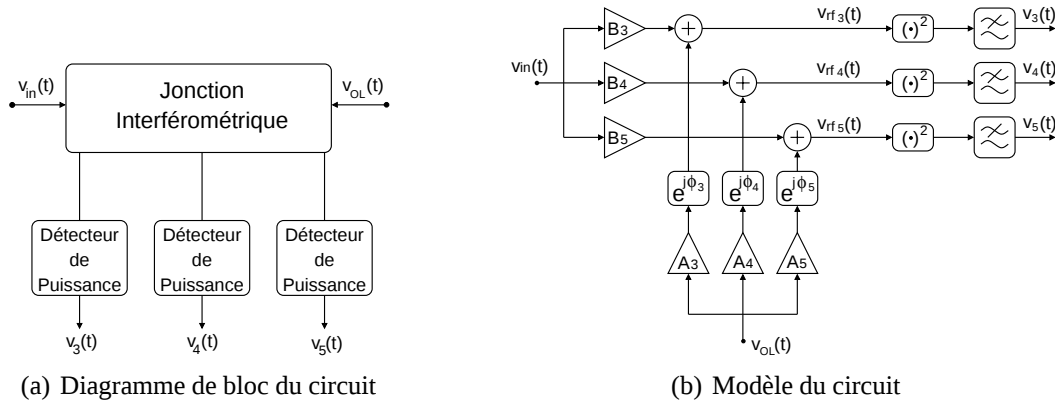


FIG. 1.12 – Circuit du corrélateur « *five-port* » mettant au point une base triphasée.

Les paramètres des deux circuits sont résumés sur le Tab. 1.1. La comparaison entre les topologies a été faite par simulation sous ADS[®]. Dans un premier temps, nous avons mis au point des simulations pour calibrer les corrélateurs. L'étalonnage a été accomplie en utilisant un programme écrit sous MATLAB[®] (annexe D.1) mettant en œuvre la méthode de calibrage décrite au chapitre 2. Les constantes obtenues sont affichées dans le Tab. 1.2.

TAB. 1.1 – Paramètres des circuits simulés

Circuit	A_3	A_4	A_5	B_3	B_4	B_5	ϕ_3	ϕ_4	ϕ_5
Trois vecteurs	0,577	0,577	0,577	0,577	0,577	0,577	0°	$+120^\circ$	$+120^\circ$
Deux vecteurs	0,707	0,707	-	0,577	0,577	0,577	-45°	$+45^\circ$	-

TAB. 1.2 – Constantes de calibrage des circuits simulés

Circuit	s_3	t_3	s_4	t_4	s_5	t_5	k_I	k_Q
Trois vecteurs	-87,01	-23,33	23,12	87,06	63,89	-63,77	0,00	0,00
Deux vecteurs	110,34	0,00	0,00	-110,34	-55,16	55,15	-0,61	0,61

Ensuite, un signal 16QAM a été appliqué à l'accès d'entrée des circuits. Ceux-ci ont été considérés comme idéaux sauf en ce qui concerne les désappariements de phase et d'am-

plitude imposés. Pour chaque simulation, dix mille symboles ont été collectés et sauvegardés dans trois fichiers : un contenant la constellation du signal à l'entrée et deux autres avec les tensions acquises aux sorties de basses fréquences. Avec un programme MATLAB[®], l'EVM a été calculé pour les différents scénarios indiqués dans les Tabs. 1.3 et 1.4.

TAB. 1.3 – Désappariement de phase

(a) Trois vecteurs				(b) Deux vecteurs			
ϕ_3	ϕ_4	ϕ_5	EVM	ϕ_3	ϕ_4	EVM	
						Trois accès	Quadrature
5	120	-120	2,4 %	-45	40	4,1%	4,1%
0	115	-115	3,4 %	-40	40	6,2%	6,2%
0	125	-125	3,7 %	-50	50	6,2%	6,2%
5	115	-125	4,3 %	-35	45	8,2%	8,2%
5	115	-115	4,4 %	-55	45	8,2%	8,2%
-5	125	-125	4,5 %	-35	45	8,2%	8,2%
5	125	-115	6,2 %	-45	55	8,2%	8,2%
-5	115	-125	6,2 %				

TAB. 1.4 – Désappariement de gain

(a) Trois vecteurs				(b) Deux vecteurs			
ΔA_3	ΔA_4	ΔA_5	EVM	ΔA_3	ΔA_4	EVM	
						Trois accès	Quadrature
10%	0%	0%	3,2 %	10%	0	5,1 %	4.7%
10%	10%	0%	5,3 %	10%	10%	7,9 %	7.0%

Une analyse superficielle pourrait nous amener à la fausse conclusion que le circuit avec mélangeurs et signaux en quadratures fonctionne comme le circuit avec des détecteurs de puissance et deux vecteurs. En réalité, il existe une différence fondamentale qui apparaît lorsque nous considérons la présence des termes d'intermodulation de deuxième ordre. Malgré la compensation rendue possible à partir du cinquième accès, cet effet, même faible, est visible lorsque il y a un désappariement de gain comme nous pouvons observer d'après le tableau 1.4. Il nous reste donc à comparer le circuit à trois vecteurs avec le circuit classique.

Bien que les comparaisons entre les deux circuits soient difficiles, nous constatons que le circuit à trois vecteurs est plus performant dans tous les cas. Prenons déjà le cas le plus simple, où un désappariement de 5° est ajouté aux deux circuits. Nous constatons que l'EVM du circuit à trois vecteurs est de 2,4%, tandis que le circuit de base non-redondante présente un EVM de 4,1 %, ce qui correspond à un facteur 1,7. Un autre cas significatif est celui où 5° est ajouté à deux voies à la fois. Dans le cas du circuit à base surdimensionnée, cela signifie un désappariement de 10° , 5° et 5° , tandis qu'il apparaîtra 10° d'écart dans le circuit à deux vecteurs. Ici encore nous constatons un facteur d'environ 1,8 entre les EVMs des deux circuits. En ajoutant des désappariements de gain, nous constatons que l'écart entre les EVMs est de l'ordre de 1,5 pour les conditions simulées. A partir de ces résultats, il est possible d'affirmer que décomposer le signal RF reçu sur trois vecteurs rend le circuit moins sensible aux variations de ses composants électroniques. Ceci est une caractéristique remarquable des corrélateurs « *five-port* », car l'amélioration est obtenue sans alourdir le traitement numérique du démodulateur. L'évaluation rapportée ici suppose que les circuits ont été caractérisés une seule fois avant l'introduction des défauts, cela équivaut à dire que les circuits ne sont plus recalibrés par la suite.

Finalement pour avoir une représentation graphique de l'effet causé par les désappariements de gain et de phase, nous avons simulé le cas où les deux défauts sont introduits simultanément. Les paramètres des circuit sont :

- Circuit à trois vecteurs : $\Delta A_3 = 20\%$, $\Delta A_4 = 0\%$, $\Delta A_5 = 0\%$, $\phi_3 = 0^\circ$, $\phi_4 = 110^\circ$, $\phi_5 = -110^\circ$
- Circuit à deux vecteurs : $\Delta A_3 = 20\%$, $\Delta A_4 = 0\%$, $\phi_3 = -35^\circ$, $\phi_4 = 55^\circ$

Les constellations démodulées par les deux circuits sont affichées sur la Fig. 1.13. On observe de nouveau que les points (●) du corrélateur « *five-port* » sont plus proches des point de la constellation 16 QAM (○) que ceux du démodulateur classique à deux vois (*).

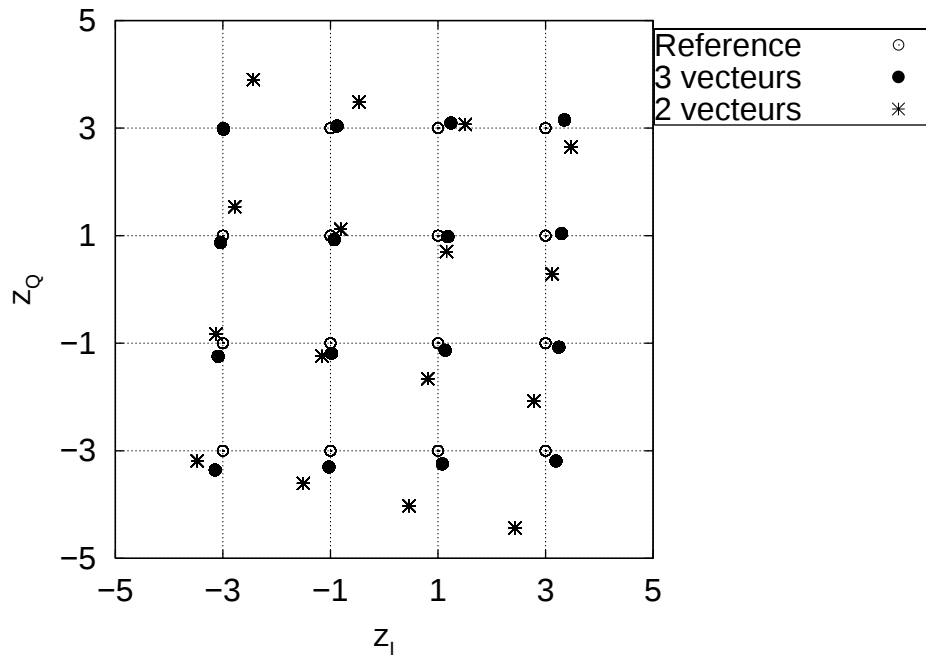


FIG. 1.13 – Constellations 16QAM

1.4 Conclusion

Ce chapitre nous a permis de présenter le composant central qui sera utilisé dans ce travail. Nous avons commencé par un rappel du réflectomètre « *six-port* » mettant en évidence son application originale dans un analyseur vectoriel destiné aux mesures d'impédances complexes. Ensuite nous avons montré comment ce système pouvait se simplifier pour être utilisé dans les systèmes de radiocommunication en supprimant un accès qui servait à compenser les variations de l'amplitude du signal local de référence. Cette version réduite a été modélisée et les équations décrivant son comportement ont été dérivées. L'impact de cette simplification a été étudié de façon analytique. Nous avons présenté des équations permettant de prévoir l'erreur introduite sur les signaux mesurés lorsque l'amplitude de l'oscillateur local varie. Ces équations ont été validées par des résultats de simulation où la variation de l'amplitude du signal de l'oscillateur local était de $\pm 20\%$ autour de la valeur nominale. Nous avons constaté que cette variation apparaît proportionnellement sur le module du signal en

bande de base lorsque le circuit « *five-port* » est bien dimensionné, signifiant qu'il preserve la symetrie entre les vecteurs de la base.

De plus, nous avons montré que le corrélateur « *five-port* » projette le vecteur correspondant au signal RF reçu sur trois vecteurs appartenant à un plan. Bien que nous sachions que deux vecteurs suffisent pour représenter n'importe quel signal de deux dimensions, ce vecteur supplémentaire est nécessaire pour éliminer l'ambiguïté due à la détection quadratique. Il s'avère utile aussi pour réduire l'impact des imperfections des circuits qui apparaissent sur la forme de désappariement de phase et gain, ce qui cause une distorsion sur la constellation du signal démodulé. Cette hypothèse a été confirmée par simulation : en ajoutant un vecteur, l'EVM d'un signal 16 QAM est amélioré d'environ 4,5 *dB* lorsque un déphasage de 5° est ajouté à une des voies. Pareillement, une amélioration de 3,5 *dB* est observée lorsque un désappariement de 10% est introduit aux circuits.

Chapitre 2

Caractérisation des corrélateurs

« *five-port* » : une méthode adéquate pour les procédés automatisés

2.1 Introduction

Les corrélateurs en quadrature classiques sont conçus pour présenter un déphasage de 90° entre deux signaux de même amplitude dérivés de l'oscillateur local. En ces circuits, les désappariements sont donc des défauts de conception ou de réalisation. Concernant les corrélateurs « *five-port* », il n'existe aucune hypothèse élaborée à propos des déphasages et des amplitudes des voies dérivées de l'oscillateur local. Il faut donc impérativement caractériser le circuit, autrement dit, nous devons y appliquer un procédé de calibrage.

De nombreuses méthodes de calibrage ont été développées pour le réflectomètre « *six-port* » [5, 6, 28, 29]. La plupart de ces procédés, malgré leur précision, sont d'une grande complexité, requièrent des procédures d'optimisation et sont difficilement automatisés. Le corrélateur « *five-port* » pourrait être caractérisé par les méthodes classiques, cependant nous devons imaginer les applications impliquant une fabrication en grande série, il est inimagi-

nable d'utiliser des procédés où l'intervention manuelle serait nécessaire.

Les méthodes de caractérisation automatisée du corrélateur « *five-port* » peuvent être classifiées comme :

- Aveugle
- Par orthonormalisation et égalisation
- Double-ton (Dual-tone en anglais)

La caractérisation aveugle a été rapportée en [30], où il n'existe pas d'hypothèse préalable sur le modèle du corrélateur, à cette exception que la valeur du rapport complexe entre les signaux aux entrées est une fonction non-linéaire des tensions mesurées aux sorties. La méthode était basée sur un réseau de neurones entraîné à partir de données connues et d'un algorithme d'apprentissage. Les avantages de cette technique sont notamment l'indépendance de la connaissance antérieure des circuits et la prise en compte des non-linéarités des détecteurs de puissance. En revanche, le temps nécessaire à l'entraînement du réseau peut être très long, ce qui n'est pas souhaitable.

Certains systèmes ne permettent pas le branchement de sondes de tension ou puissance ni l'utilisation de signaux ou des charges de référence. C'est le cas des récepteurs homodynes que lorsqu'ils sortent du site de fabrication et sont enfermés dans le boîtiers, ils ne peuvent plus être soumis aux procédés de caractérisation typiques des environnements de laboratoires. Le calibrage doit donc être effectué à partir des hypothèses sur l'architecture du circuit en utilisant les signaux aléatoires arrivant à l'antenne. Ces procédés sont habituellement divisés en deux parties. Tout d'abord le terme interférant dû à l'IM2 (produit d'intermodulation d'ordre deux) est éliminé et ensuite une procédure d'orthonormalisation et d'égalisation est mise en place. Les premiers travaux à rapporter l'implémentation de cette technique sont [31, 32]. Dans [31], étant donné les valeurs mesurées pendant une trame de transmission, on calcule la matrice de covariance suivi du calcul des vecteurs et valeurs propres. Les vecteurs propres normalisés, correspondant aux deux valeurs propres qui soient les plus grandes, sont les coefficients de calibrage servant à calculer la projection du signal en bande de base sur

le sous-espace I-Q, qui est orthogonal à l'interfèrent IM2. Si cette méthode se veut élégante, elle présente l'inconvénient de fonctionner par bloc. C'est pourquoi les mêmes auteurs ont proposé dans [32] une extension de la technique précédente permettant de calculer les coefficients de calibrage de façon adaptative. Toutefois, l'orthonormalisation se fait en utilisant le procédé de Gram-Schmidt [33] tandis que l'égalisation se fait à partir de l'estimation de puissances des signaux I-Q. Une méthode développée dans le laboratoire *Radio-Fréquences et Micro-ondes* de l'ENST et inspirée de [31, 32] est rapportée dans [19, 34]. Ce procédé ajoute la synchronisation des symboles et réalise l'orthonormalisation et l'égalisation à partir de séquences d'apprentissages. Plus récemment une autre technique a été proposée en [35]. Contrairement aux précédentes, celle-ci oblige le récepteur à contenir des commutateurs pour éteindre le signal de l'oscillateur local de temps à autre, permettant ainsi d'avoir une estimation directe des caractéristiques du circuit et d'éliminer l'interfèrent dû à l'IM2. Il faut signaler que les méthodes décrites dans ce paragraphe supposent que les détecteurs de puissance sont idéaux, autrement dit, ils sont quadratiques dans toute la dynamique.

La technique *double-ton* est fort utilisée pour caractériser les circuits « *five-port* » [8, 6, 15]. Il s'agit de relier deux signaux de fréquence légèrement proches aux entrées du corrélateur, ce qui fait apparaître un signal sinusoïdal aux sorties des détecteurs de puissance dont la fréquence est égale à la différence de fréquence des signaux aux entrées. A partir de ces tensions basse fréquence et d'un modèle du circuit, il est possible d'estimer les caractéristiques du corrélateur. En [8], la technique *double-ton* est utilisée pour simuler plusieurs facteurs de réflexion bien répartis sur l'abaque de Smith, nécessaires à résoudre l'équation de Engen [36]. Wiedman et al. dans [6] ont aussi simulé différentes charges avec deux signaux décalés en fréquence. Cependant, ils ont proposé une méthode plus robuste capable de calculer des valeurs initiales qui font mieux converger les procédés d'optimisation.

Notre motivation à développer une nouvelle méthode de calibrage a été la complexité de calcul des procédés reportés dans la littérature, ce qui rendait impossible leur implantation dans les dispositifs de traitement de signal de faible coût tels que les microcontrôleurs.

Nous avons besoin d'une méthode qui s'abstenait de procédures d'inversion de matrices ou d'exécution d'algorithmes d'optimisation. En même temps le but était de pouvoir calibrer des systèmes comme les boucles à verrouillage de phase dans un environnement tel qu'une ligne de production où les circuits sont accessibles. Cela explique le choix de la technique double-ton. Les sections suivantes veulent décrire cette nouvelle méthode et des résultats qui la valident.

2.2 Description de la Méthode

La méthode ici décrite est divisée en 2 parties à savoir :

- Solution analytique de $s_M = Cv_M + D$ (C et D sont définis en (1.16))
- Procédure expérimentale de détermination des paramètres

Dans les deux prochaines sections, nous détaillerons chacune de ces parties.

2.2.1 Solution analytique de $s_M = Cv_M + D$

Soit le schéma synoptique d'un corrélateur « *five-port* » visible sur la Fig. 2.1. Nous y avons ajouté deux commutateurs aux entrées (CM_1 et CM_2) dont l'importance sera démontrée plus tard dans ce chapitre. Pour l'instant, nous supposons qu'ils sont tous les deux sur la position 1, comme indiqué dans le schéma.

Dans le chapitre 1, nous avons exprimé les tensions $v_i(t)$ en fonction des composantes en bande de base (1.14). Nous reproduisons ces équations légèrement modifiées ci-dessous puisque elles sont le point de départ pour le développement de la méthode.

$$v_3(t) = R_3 n(t) + S_3 \cos \phi_3 z_I(t) + S_3 \sin \phi_3 z_Q(t) + K_3 \quad (2.1)$$

$$v_4(t) = R_4 n(t) + S_4 \cos \phi_4 z_I(t) + S_4 \sin \phi_4 z_Q(t) + K_4 \quad (2.2)$$

$$v_5(t) = R_5 n(t) + S_5 \cos \phi_5 z_I(t) + S_5 \sin \phi_5 z_Q(t) + K_5 \quad (2.3)$$

Définissons les variables $\hat{v}_i(t) = v_i(t) - K_i$. Remplaçons maintenant (2.1–2.3) en $\hat{v}_i(t)$, ce qui résulte :

$$\hat{v}_3(t) = R_3 n(t) + S_3 \cos \phi_3 z_I(t) + S_3 \sin \phi_3 z_Q(t) \quad (2.4)$$

$$\hat{v}_4(t) = R_4 n(t) + S_4 \cos \phi_4 z_I(t) + S_4 \sin \phi_4 z_Q(t) \quad (2.5)$$

$$\hat{v}_5(t) = R_5 n(t) + S_5 \cos \phi_5 z_I(t) + S_5 \sin \phi_5 z_Q(t) \quad (2.6)$$

En vérité, nous disposons des valeurs de tension $\hat{v}_i(t)$ et ce que nous cherchons sont les valeurs de $z_I(t)$ et de $z_Q(t)$. Il faut donc inverser le système formé par (2.4–2.6) et exprimer $z_I(t)$ et de $z_Q(t)$ en fonction des tensions. Nous parvenons à :

$$z_I(t) = \hat{v}_3(t)r_I + \hat{v}_4(t)s_I + \hat{v}_5(t)t_I \quad (2.7)$$

$$z_Q(t) = \hat{v}_3(t)r_Q + \hat{v}_4(t)s_Q + \hat{v}_5(t)t_Q \quad (2.8)$$

La prochaine étape consiste à calculer r_I , s_I , t_I , r_Q , s_Q et t_Q à partir de R_i , S_i et ϕ_i . Les équations suivantes sont le résultat de plusieurs manipulations mathématiques :

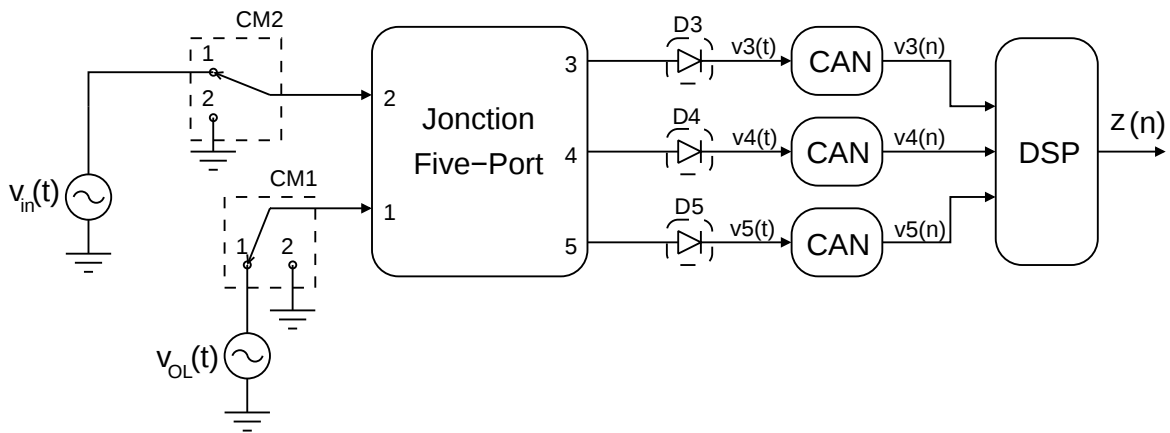


FIG. 2.1 – Schéma synoptique système mis au point pour caractériser le corrélateur « *five-port* »

$$r_I = \frac{1}{S_3\chi} \left[\frac{R_4 S_5}{R_3 S_3} \sin \phi_5 - \frac{R_5 S_4}{R_3 S_3} \sin \phi_4 \right] \quad (2.9)$$

$$s_I = \frac{1}{S_3\chi} \left[\frac{R_5}{R_3} \sin \phi_3 - \frac{S_5}{S_3} \sin \phi_5 \right] \quad (2.10)$$

$$t_I = \frac{1}{S_3\chi} \left[\frac{S_4}{S_3} \sin \phi_4 - \frac{R_4}{R_3} \sin \phi_3 \right] \quad (2.11)$$

$$r_Q = \frac{1}{S_3\chi} \left[\frac{R_5 S_4}{R_3 S_3} \cos \phi_4 - \frac{R_4 S_5}{R_3 S_3} \cos \phi_5 \right] \quad (2.12)$$

$$s_Q = \frac{1}{S_3\chi} \left[\frac{S_5}{S_3} \cos \phi_5 - \frac{R_5}{R_3} \cos \phi_3 \right] \quad (2.13)$$

$$t_Q = \frac{1}{S_3\chi} \left[\frac{R_4}{R_3} \cos \phi_3 - \frac{S_4}{S_3} \cos \phi_4 \right] \quad (2.14)$$

avec :

$$\chi = \frac{R_5 S_4}{R_3 S_3} \sin(\phi_3 - \phi_4) + \frac{R_4 S_5}{R_3 S_3} \sin(\phi_5 - \phi_3) + \frac{S_4 S_5}{S_3^2} \sin(\phi_4 - \phi_5) \quad (2.15)$$

Nous arrivons au point où il faut établir une procédure expérimentale pour déterminer $\phi_3, \phi_4, \phi_5, S_3, \frac{R_4}{R_3}, \frac{R_5}{R_3}, \frac{S_4}{S_3}$ et $\frac{S_5}{S_3}$.

2.2.2 Détermination des paramètres du corrélateur

Nous commençons cette section en opérant par quelques simplifications des équations (2.9 – 2.14). Définissons tout d'abord la variable $\hat{\phi}_i$ comme :

$$\hat{\phi}_i = \phi_i - \phi_0 \quad (2.16)$$

où ϕ_0 est une phase de référence. Ensuite, faisons l'hypothèse que $\hat{\phi}_3 = 0$, ce qui est équivalent à déterminer $\phi_0 = \phi_3$ ou admettre une rotation de ϕ_0 sur $z(t)$. Si nous remplaçons ϕ_i par $\hat{\phi}_i$ en (2.9 – 2.14), les constantes de calibrage seront calculées par rapport à un plan de référence situé à ϕ_0 à partir de :

$$r_I = \frac{1}{S_3\chi} \left[\frac{R_4 S_5}{R_3 S_3} \sin \hat{\phi}_5 - \frac{R_5 S_4}{R_3 S_3} \sin \hat{\phi}_4 \right] \quad (2.17)$$

$$s_I = -\frac{1}{S_3\chi} \frac{S_5}{S_3} \sin \hat{\phi}_5 \quad (2.18)$$

$$t_I = \frac{1}{S_3\chi} \frac{S_4}{S_3} \sin \hat{\phi}_4 \quad (2.19)$$

$$r_Q = \frac{1}{S_3\chi} \left[\frac{R_5 S_4}{R_3 S_3} \cos \hat{\phi}_4 - \frac{R_4 S_5}{R_3 S_3} \cos \hat{\phi}_5 \right] \quad (2.20)$$

$$s_Q = \frac{1}{S_3\chi} \left[\frac{S_5}{S_3} \cos \hat{\phi}_5 - \frac{R_5}{R_3} \right] \quad (2.21)$$

$$t_Q = \frac{1}{S_3\chi} \left[\frac{R_4}{R_3} - \frac{S_4}{S_3} \cos \hat{\phi}_4 \right] \quad (2.22)$$

avec :

$$\chi = -\frac{R_5 S_4}{R_3 S_3} \sin(\hat{\phi}_4) + \frac{R_4 S_5}{R_3 S_3} \sin(\hat{\phi}_5) + \frac{S_4 S_5}{S_3^2} \sin(\hat{\phi}_4 - \hat{\phi}_5) \quad (2.23)$$

Supposons que les signaux reliés aux accès d'entrée du circuit de la Fig. 2.1 ont la forme suivante :

$$v_{OL}(t) = V_{OL} \cos(2\pi f_c t) \quad (2.24)$$

$$v_{in}(t) = V_{IN} \cos[2\pi(f_c + \Delta f)t] \quad (2.25)$$

Si les deux commutateurs CM1 et CM2 sont à la position 1, nous espérons retrouver trois sinusoïdes de fréquence Δf déphasées entre elles aux sorties des détecteurs de puissance comme illustré sur la Fig. 2.2.

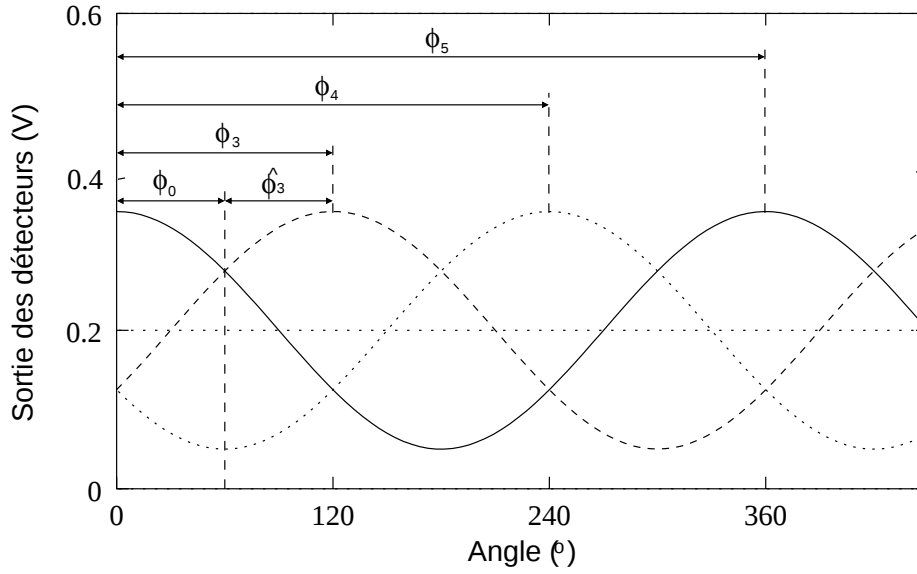


FIG. 2.2 – Tensions mesurées aux sorties des détecteurs de puissance

En observant les tensions numérisées $v_i(n)$ nous espérons être capable de déterminer chacun des paramètres, comme il est montré par la suite.

Détermination de K_3 , K_4 et K_5

Les constantes K_3 , K_4 et K_5 sont des valeurs de tension proportionnelles à la puissance de l'oscillateur local normalisées par des coefficients dépendants du circuit. Pour les déterminer, commutons CM1 vers la position 1 et CM2 vers la position 2 et mesurons une ou plusieurs valeurs de $v_3(t)$, $v_4(t)$ et $v_5(t)$. Puisque V_{IN} sera nulle et par conséquent les constantes R_3 , R_4 , R_5 , S_3 , S_4 et S_5 s'annuleront, les valeurs de K_i seront obtenues en calculant les moyennes des valeurs numérisées de $v_i(t)$, soit $\overline{v_i(n)}$.

Détermination des rapports R_i/R_3

En observant (2.4–2.6), nous constatons que les constantes R_i n'apparaissent que dans les termes contenant $n(t)$. Sachant que $n(t) = V_{IN}^2$, si V_{IN} est constante donc $n(t)$ le sera également. Ainsi, il nous paraît raisonnable d'affirmer que $R_i n(t)$ est la valeur moyenne de $\hat{v}_i(t)$ lorsque $z(t)$ est un signal de moyenne nulle.

De ce fait, pour déterminer R_i/R_3 deux solutions sont envisageables :

1. Commuter CM1 vers la position 2 et CM2 vers la position 1 et mesurer $v_i(t) = R_i n(t)$ aux sorties des détecteurs de puissance.
2. Commuter CM1 et CM2 vers la position 1 et mesurer $v_i(t)$ pendant $N/\Delta f$ secondes.
 N est un entier indiquant le nombre de périodes de sinusoides

Pour les deux cas, les rapports R_i/R_3 sont calculés en faisant :

$$\frac{R_i}{R_3} = \frac{\overline{\hat{v}_i(n)}}{\overline{\hat{v}_3(n)}} \quad i = 4, 5 \quad (2.26)$$

Détermination des rapports S_i/S_3

Les constantes S_i apparaissent dans les termes contenant $z(t)$ en (2.4–2.6). Ainsi, les rapports S_i/S_3 pourront être trouvés si l'on sépare la composante alternative de la partie continue de $v_i(t)$. Nous proposons rechercher les valeurs extrêmes de $v_i(t)$ et réaliser la séparation de composantes suivie du calcul du rapport comme indiqué ci-dessous :

$$\frac{S_i}{S_3} = \frac{\max(\hat{v}_i(n)) - \min(\hat{v}_i(n))}{\max(\hat{v}_3(n)) - \min(\hat{v}_3(n))} \quad i = 4, 5 \quad (2.27)$$

Détermination de $\hat{\phi}_4$ et $\hat{\phi}_5$

Nous avons lancé l'hypothèse que $\hat{\phi}_3$ était nul, pourtant il nous reste encore à retrouver les valeurs de $\hat{\phi}_4$ et $\hat{\phi}_5$. En observant la Fig. 2.2, nous remarquons que les déphasages relatifs entre les trois signaux $v_i(t)$ sont proportionnels aux intervalles de temps entre leurs valeurs

maximales. Donc, nous aboutissons à la relation suivante :

$$\hat{\phi}_i = (\text{Idx}[\max(v_i(n))] - \text{Idx}[\max(v_3(n))]) \frac{2\pi}{N} \quad i = 4, 5 \quad (2.28)$$

où la fonction $\text{Idx}[\cdot]$ fournit l'indice d'un échantillon donné.

Détermination de ϕ_0 et de S_3

Pour les applications telles que les récepteurs homodynes, les valeurs absolues de $z(t)$ ne sont pas importantes dans un premier temps. Ce qui est équivalent à fixer ϕ_0 et S_3 à des valeurs de normalisation arbitraires tels que $\phi_0 = 0$ et $S_3 = 1$ par exemple. En revanche, si l'on souhaite les connaître il faut avoir au moins une référence complexe. Cela peut être une charge de valeur connue (court-circuit ou circuit ouvert, e.g.) ou un signal d'amplitude et de phase connues.

Finalement nous pouvons écrire $z(t)$ en fonction des constantes de calibrage et des tensions mesurées sans la composante continue due à l'OL comme :

$$z(t) = (r_I + jr_j)\hat{v}_3(n) + (s_I + js_j)\hat{v}_4(n) + (t_I + jt_j)\hat{v}_5(n) \quad (2.29)$$

Remplaçons maintenant $\hat{v}_i(n)$ par $v_i(n) - K_i$ dans (2.29) et récrivons-la ci-dessous :

$$z(t) = (r_I + jr_j)(v_3(n) - K_3) + (s_I + js_j)(v_4(n) - K_4) + (t_I + jt_j)(v_5(n) - K_5) \quad (2.30)$$

ou mieux encore :

$$z(t) = (r_I + jr_j)v_3(n) + (s_I + js_j)v_4(n) + (t_I + jt_j)v_5(n) + (k_I + jk_Q) \quad (2.31)$$

avec $k_I = -(r_I K_3 + s_I K_4 + t_I K_5)$ et $k_Q = -(r_Q K_3 + s_Q K_4 + t_Q K_5)$

Pour être plus général, nous pouvons prendre en compte S_3 et ϕ_0 dans (2.31), en récrivant

l'équation ci-dessous :

$$z(t) = S_3 e^{j\phi_0} [(r_I + jr_j)v_3(n) + (s_I + js_j)v_4(n) + (t_I + jt_j)v_5(n) + (k_I + jk_Q)] \quad (2.32)$$

Expliciter S_3 dans l'expression de $z(t)$ est important pour comprendre le rapport de dépendance des constantes de calibrage à la puissance de l'oscillateur local. S_3 peut être écrite comme $S'_3 V'_{OL}(1 + \Delta V_{OL}/V'_{OL})$ avec $S'_3 = S_3/V'_{OL}$, V'_{OL} étant l'amplitude de l'oscillateur local utilisé pendant le calibrage et ΔV_{OL} la variation sur l'amplitude de l'oscillateur local pendant le fonctionnement du corrélateur. L'influence de V_{OL} apparaîtra aussi dans $k_I = -k'_I V'^2_{OL}(1 + 2\Delta V_{OL}/V'_{OL} + \Delta V'^2_{OL}/V'^2_{OL})$ et $k_Q = -k'_Q V'^2_{OL}(1 + 2\Delta V_{OL}/V'_{OL} + \Delta V'^2_{OL}/V'^2_{OL})$. L'analyse détaillée de l'influence de V_{OL} sur $z(t)$ a été conduite dans la section 1.3.2.

Nous pouvons résumer la méthode dans le diagramme de flux affiché sur la Fig. 2.3, à partir duquel nous pouvons confirmer la simplicité de calcul de cette méthode qui dispense des procédés d'optimisation et des inversions matricielles. Sachant que les fonctions trigonométriques peuvent être emmagasinées dans des tables de correspondance, cette méthode peut être mise en œuvre par n'importe quel système embarqué contenant un microprocesseur de complexité moindre.

2.3 Validation de la méthode

Nous avons vérifié la validité de la méthode à partir de simulations et de mesures. Les corrélateurs utilisés dans les deux cas ne sont pas issus de la même spécification, de sorte que nous n'attendons pas que les constantes de calibrage soient identiques. Toutefois nous espérons obtenir des résultats comparables pour des conditions de mesures similaires.

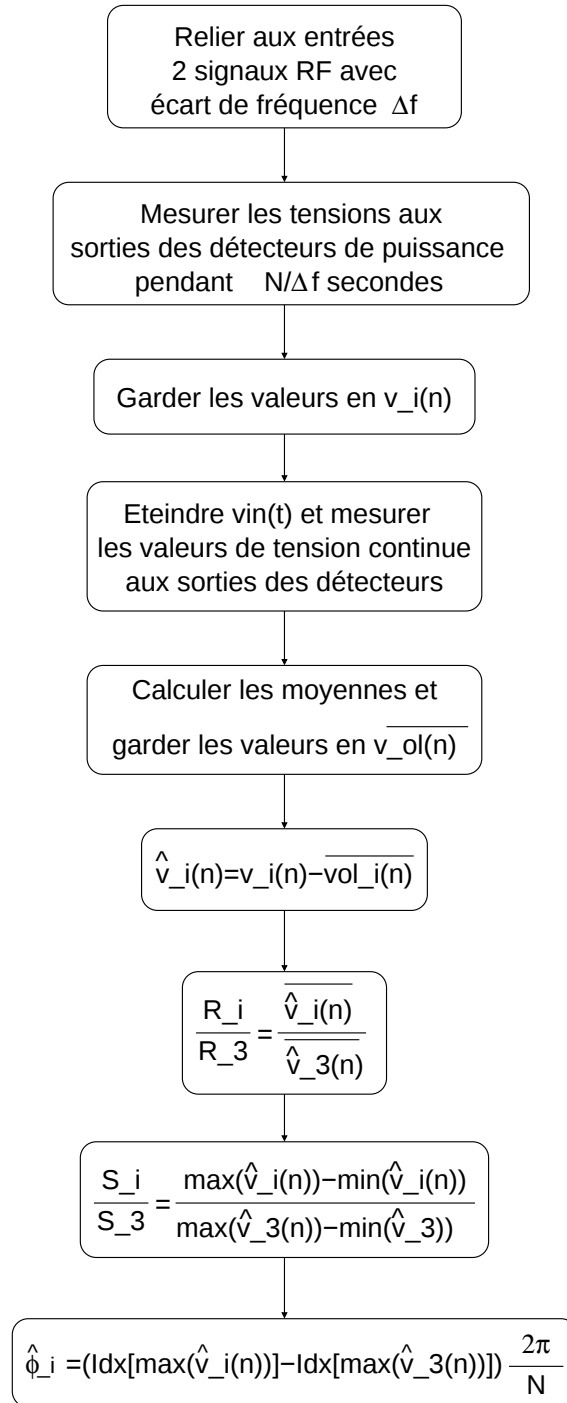


FIG. 2.3 – Diagramme de flux pour le calibrage

2.3.1 Description des simulations

Les simulations ont été accomplies sur ADS-Agilent d'après le schéma montré dans la Fig. 2.1. Nous avons utilisé un modèle de jonction interférométrique présentée dans [34],

conçue à partir d'un anneau à cinq branches en technologie micro-ruban opérant à 2 GHz. Un générateur produisant un signal de 0 dBm avec une fréquence de 2 GHz a été relié à l'accès 1 du commutateur CM1. Un deuxième générateur produisant un signal de -3 dBm avec fréquence de 2 GHz + 1 kHz a été relié à l'accès 1 du commutateur CM2. En utilisant la méthode de simulation d'ADS *circuit envelop* avec $tstep=10\ \mu s$ et $tstop=1\ ms$ le système a été simulé et les 100 échantillons acquis aux sorties de chacun des détecteurs ont été enregistrés dans un fichier pour traitement postérieur. Ensuite, CM2 a été commuté vers la position 2 et la procédure antérieure a été répétée. Finalement nous avons reproduit les simulations avec CM2 à la position 2 et la puissance du générateur 2 ajustée en -10 dBm et -20 dBm de sorte à pouvoir évaluer les constantes avec des données autres que celles qui ont servi à caractériser le circuit.

2.3.2 Description du montage expérimental

Pour des raisons de temps, le circuit « *five-port* » utilisé pour le montage expérimental était différent de celui utilisé pour les simulations. Le diagramme synoptique de l'expérience mise en œuvre est indiqué sur la Fig. 2.4. Le montage contient un générateur RF Agilent E4432E, un générateur RF Marconi 2030, un ordinateur équipé avec une carte d'acquisition National Instruments PCI 6110E et un contrôleur de bus GPIB 488.2 aussi fourni par National Instruments. Les générateurs ont été contrôlés à partir d'un programme C++ (voir l'annexe D.2) pour opérer dans les mêmes conditions de simulation. Les commutateurs ont été émulés à partir de la programmation des niveaux de puissance des générateurs. La carte d'acquisition a été configurée pour échantillonner à 100 kS/s pendant 1 ms.

2.3.3 Résultats

A partir des données acquises pendant les simulations et les mesures, nous avons exécuté les procédés de calibrage écrits sous MATLAB (voir l'annexe D.1) qui mettent au point

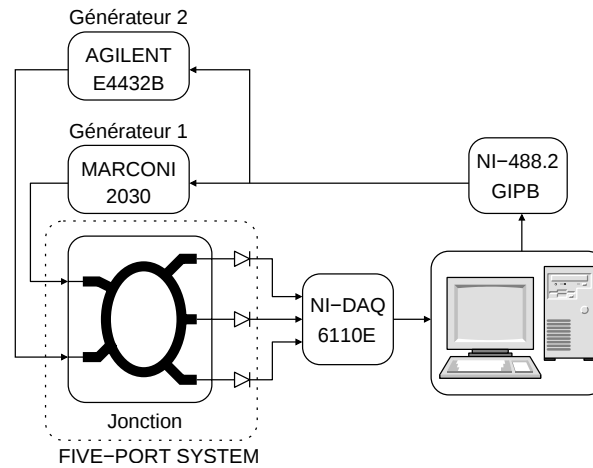


FIG. 2.4 – Montage expérimental utilisé pour valider la méthode de calibrage

la procédure résumée sur la Fig. 2.3. Ici nous avons volontairement négligé la référence de phase en posant $\phi_0 = 0$, tandis que S_3 a été calculé quand la puissance du deuxième générateur a été fixée à -3 dBm.

Les constantes de calibrage obtenues sont affichées sur le Tableau 2.1. Les différences observées entre les deux jeux de constantes sont attendues puisque les deux interféromètres ne sont pas issus de la même conception.

TAB. 2.1 – Constantes de la jonction « five-port »

	Simulation		Expérience	
	Magnitude	Phase (°)	Magnitude	Phase (°)
$r_I + jr_j$	3,41	-1,9	1,31	-41,7
$s_I + js_j$	3,01	-114,4	3,40	90,1
$t_I + jt_j$	2,80	116,4	1,62	-137,5
$k_I + jk_j$	0,31	159,3	0,13	-53,2

L'évaluation du calibrage achevé a été faite à partir des données acquises lorsque la puissance du deuxième générateur était ajustée en -10 dBm et -20 dBm. Les valeurs de $z(t)$ correspondant à ces deux cas sont montrées sur la Fig. 2.5. Dû à la différence de fréquence de 1 kHz entre les signaux d'entrée, nous notons que les 100 valeurs de $z(t)$ sont placées sur deux cercles concentriques de rayons 0,45 et 0,14 environ.

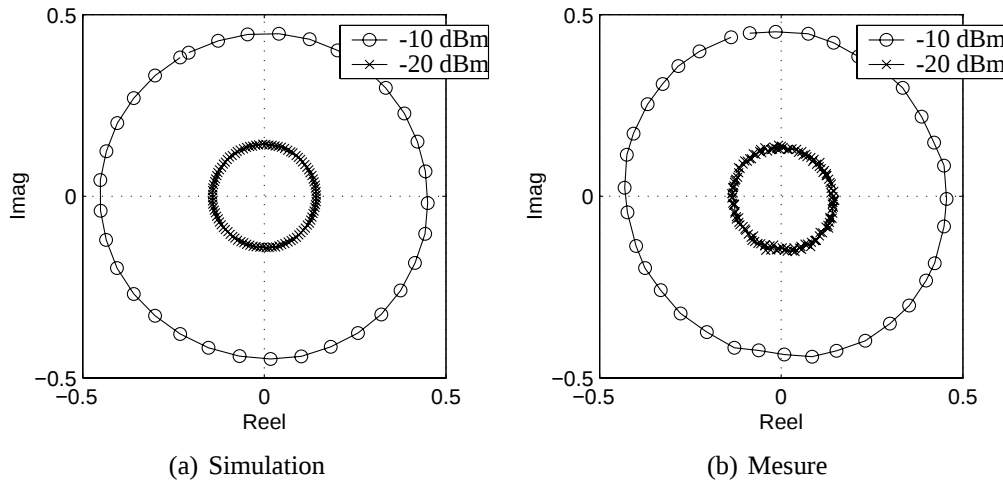
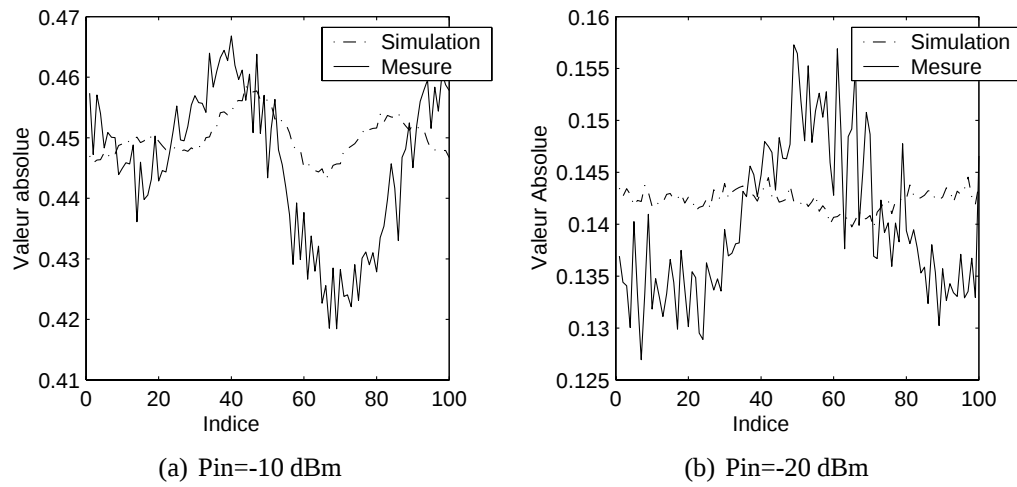


FIG. 2.5 – Représentation complexe des valeurs calculées de $z(t)$ obtenues à partir de données de simulation et de mesure

Un meilleur aperçu des résultats peut être fourni si les valeurs absolues et la phase de $z(t)$ sont tracées séparément. Sur la Fig. 2.6 nous observons le module de $z(t)$ pour les deux valeurs de puissance. Ils oscillent autour des valeurs attendues 0,45 et 0,14 comme indiqué sur le Tableau 2.2. Les écarts sont plus importants lorsqu'il s'agit des valeurs de mesure. Cela peut être dû au bruit sur les valeurs acquises qui peuvent entraîner des fausses valeurs extrêmes. Une autre cause possible peut être la mauvaise linéarisation des détecteurs qui provoque des erreurs sur les valeurs moyennes. Il existe encore une troisième source d'erreur qui est la quantification des mesures. Le laps de temps écoulé entre deux mesures induit des erreurs lors de la détermination de ϕ_i et de S_i/S_3 , car ces constantes dépendent des valeurs extrêmes des sinusoïdes. Ces erreurs apparaîtront sur les données provenant des simulations ainsi que des mesures, puisque la fréquence d'échantillonnage était la même dans les deux situations.

TAB. 2.2 – Valeur moyenne et écart type de la valeur absolue de $z(t)$

Puissance	Simulation		Mesure	
	Mean	Std	Mean	Std
-10 dBm	0,45	$3,47 \times 10^{-3}$	0,45	$1,242 \times 10^{-2}$
-20 dBm	0,14	$9,94 \times 10^{-4}$	0,14	$7,32 \times 10^{-3}$

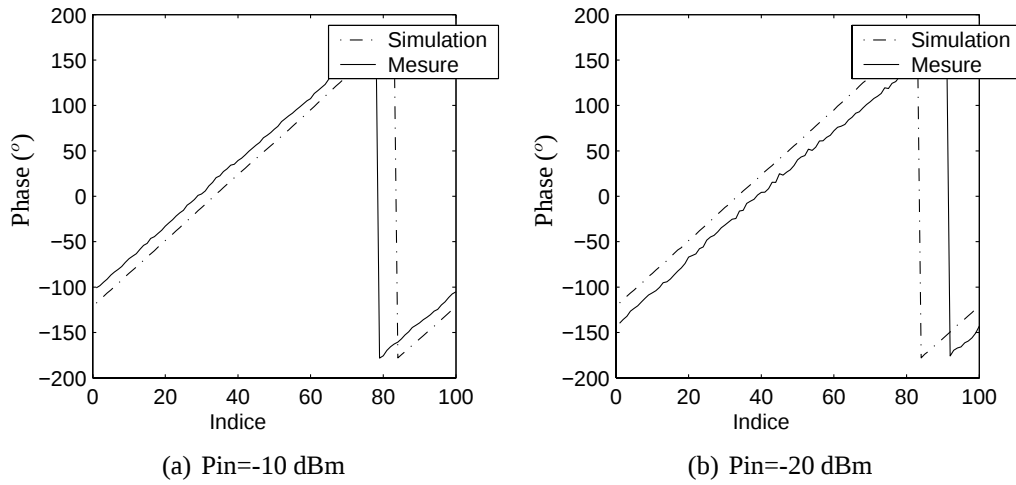
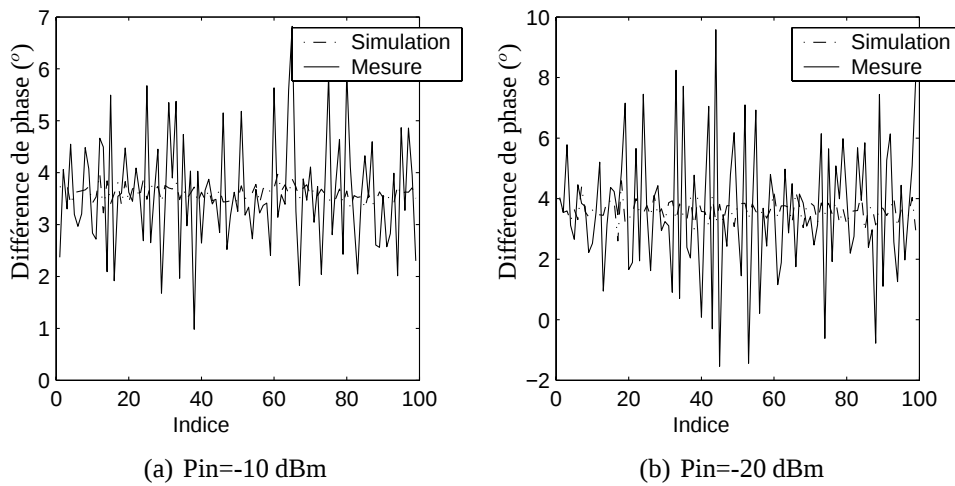
FIG. 2.6 – Valeurs absolues de $z(t)$

La phase de $z(t)$ est affichée sur la Fig. 2.7 à partir de laquelle un écart de phase entre la mesure et la simulation est constaté. Cela était déjà attendu étant donné que les systèmes ne sont pas les mêmes et, de surcroît, nous avons volontairement négligé la référence de phase. Les bruits observés sur les modules sont aussi présents sur la phase, néanmoins pour mieux les voir, nous avons tracé la dérivée de la phase sur la Fig. 2.8. Comme nous avons mesuré 100 points sur 360° nous attendons avoir $3,6^\circ$ entre deux points consécutifs, ce qui doit être aussi la valeur moyenne de la dérive de la phase. Dans le Tableau 2.3 nous présentons les valeurs moyennes et les écarts types de la dérivée de phase.

TAB. 2.3 – Valeur moyenne et écart type de la dérivée de la phase de $z(t)$

	Simulation		Mesure	
	Mean ($^\circ$)	Std ($^\circ$)	Mean($^\circ$)	Std ($^\circ$)
-10 dBm	3,60	0,149	3,59	1,066
-20 dBm	3,60	0,339	3,60	2,166

Les résultats obtenus ont permis de vérifier que la méthode fonctionne bien sans contrainte relative au niveau de la puissance des signaux, contrairement à la méthode décrite en [19]. L'incertitude plus importante observée lorsque la puissance du générateur était de -20 dBm

FIG. 2.7 – Phase de $z(t)$ FIG. 2.8 – Dérivée de la phase de $z(t)$

est due non pas à la méthode de calibrage, mais à la quantification des tensions et au faible rapport signal sur bruit à l'entrée du système.

2.4 Conclusion

Dans ce chapitre nous avons présenté une nouvelle méthode pour caractériser les corrélateurs d'ondes « *five-port* » basée sur la technique *double-ton*. La plus importante caractéristique de ce procédé est la simplicité de son implantation dans des systèmes comportant des circuits de

traitement numérique de faible capacité. Dans le tableaux 2.4 nous classifions les principales méthodes existantes en fonction de leur complexité.

	Technique	Application	Complexité
Bosisio et al. [8]	Double-ton	Diverses	++
Huang et al. [31]	Orthonormalisation	Récepteurs	+++
Huang et al. [32]	Orthonormalisation	Récepteurs	++
Wiedman et al. [6]	Double-ton	Diverses	+++
Hentschel [35]	Orthonormalisation	Récepteurs	+++
Yi Liu [30]	Aveugle	VNA ¹	+++
Ce travail	Double-ton	Diverses	±

TAB. 2.4 – Méthodes de calibrage

Nous avons résolu le système d'équations qui décrit le comportement du corrélateur de façon analytique. Ensuite nous avons détaillé la procédure qui permet de déterminer les paramètres du système à partir de deux signaux RF dont les fréquences présentent un écart léger. La méthode a été validée selon les données obtenues par simulation et par mesure à 2 GHz.

¹VNA - Analyseur de réseaux (*en anglais vector network analyser*)

Chapitre 3

La détection quadratique : principes et procédure de linéarisation

3.1 Introduction

Dans la définition du corrélateur « *five-port* », les circuits de conversion de fréquence sont forcément basés sur la loi quadratique comme illustré sur la Fig. 3.1, même si l'on peut envisager d'utiliser des mélangeurs à leur place. Ce choix remonte à l'origine des réflectomètres « *six-port* » lorsqu'ils étaient appliqués à l'analyse vectorielle à partir de mesures de puissance.

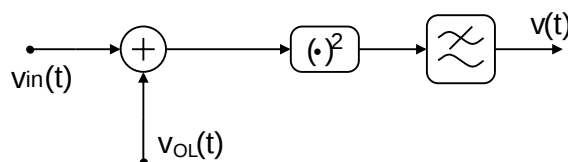


FIG. 3.1 – Diagramme de principe d'un détecteur quadratique idéal

La mesure de puissance avec précision dans une large dynamique est faite à l'aide de thermistances ou de thermocouples [37, 38]. Pour les applications de télécommunications où le but est de faire la translation de fréquence des signaux modulés, ces types de détecteurs

ne sont pas appropriés à cause de leur réponse temporelle lente, bien que des bolomètres utilisant des structures à contre-réaction [39, 40] soient rapides et puissent peut-être servir à ce propos, surtout si les thermistances sont miniaturisées, comme démontré en [37] où une bande passante de 500 MHz a été atteinte.

Les détecteurs quadratiques souvent employés dans les applications de télécommunications utilisent des éléments qui présentent une fonction de transfert non-linéaire tels que la fonction exponentielle. C'est le cas des diodes et des transistors. Pour ces dispositifs, la relation entre le courant (I_d) qui traverse et la tension (v_d) à leurs bornes est de la forme :

$$I_d = \alpha_d e^{\beta_d v_d} \quad (3.1)$$

où α_d et β_d sont des constantes qui caractérisent le dispositif. Le développement de (3.1) en série de Maclaurin résulte en :

$$I_d = \alpha_d \left(1 + \beta_d v_d + \frac{\beta_d^2}{2!} v_d^2 + \dots \right) \quad (3.2)$$

Ainsi, le schéma d'une branche de translation de fréquence d'un système réel est celui de la Fig. 3.2. Pour les petites valeurs de puissance, ces détecteurs ont un comportement quadratique prédominant. Cependant, il est fort courant d'avoir la nécessité de détecter des niveaux de puissance importants où les termes d'ordre supérieur à deux ne peuvent plus être négligés. C'est pourquoi il faut utiliser une procédure de correction de courbes pour garantir un rapport linéaire entre puissance et tension détectée.

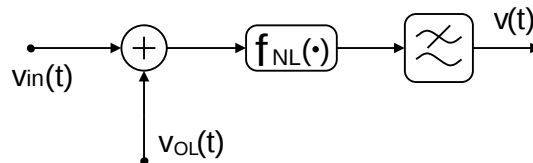


FIG. 3.2 – Diagramme de principe d'un détecteur quadratique réel

Plusieurs méthodes de correction de la fonction de transfert des détecteurs quadratiques

sont publiées dans la littérature spécialisée [41, 42, 15, 43]. La méthode la plus simple consiste à comparer les tensions observées aux sorties des détecteurs avec les valeurs de puissance mesurées par un wattmètre mis en parallèle. Cette procédure permet de créer des tableaux de correspondance entre tension mesurée et puissance estimée.

En [41, 15] la technique *double-ton* est utilisée, où deux signaux CW de fréquences f_0 et $f_0 + \Delta f$ sont injectés aux accès d'entrée du corrélateur, ce qui fait apparaître un signal de périodicité $1/\Delta f$ à la sortie des détecteurs. A partir de cette sinusoïde il est possible de calculer les coefficients d'une fonction de correction. La précision est améliorée si plusieurs niveaux de puissance sont injectés à l'entrée du détecteur, étendant ainsi la dynamique de ce dernier.

La méthode présentée en [42] est appropriée aux réflectomètres « *six-port* » et implique un balayage de puissance sur toute la dynamique en utilisant au moins deux charges différentes. Comme expliqué en [4], cette technique exploite le fait que le détecteur est linéaire pour des niveaux faibles de puissance où la tension détectée est proportionnelle à la puissance du signal incident au dispositif. Cette proportionnalité sera étendue aux niveaux de puissance élevés en appliquant des rapports de puissances inconnus mais réitératifs aux détecteurs. Dans l'article [43], l'auteur fait l'hypothèse de la répétabilité du pas d'atténuation entre les mesures de puissance dans la dynamique souhaitée. Le montage qu'il propose pour réaliser la correction des nonlinéarités est montré sur la Fig. 3.3.

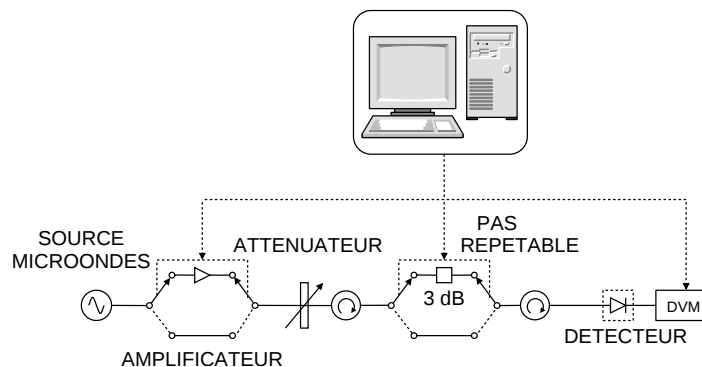


FIG. 3.3 – Montage utilisé par Potter pour la linéarisation des détecteurs quadratiques

Dans notre application, nous cherchions une méthode qui soit à la fois simple et applicable à chaque détecteur individuellement. C'est pourquoi nous avons choisi la technique décrite en [43] avec quelques adaptations. Nous la décrivons par la suite.

3.2 Linéarisation de détecteurs

Dans l'article original [43], le pas d'atténuation linéaire est construit à partir d'un atténuateur et de deux commutateurs comme illustré sur la Fig. 3.3. La technique est entièrement basée sur la répétabilité de deux états du commutateur et sur son indépendance vis-à-vis de la valeur du pas d'atténuation en fonction de la puissance du signal commuté. La tension développée à la sortie du détecteur est mesurée par un voltmètre numérique (DVM). Pour chaque niveau de puissance ajustée, deux mesures sont faites, la première avec le commutateur relié à l'atténuateur de 3 dB et la deuxième lorsque le signal est couplé directement. Avec les données acquises nous pouvons calculer les coefficients de l'équation qui corrigera les tensions.

Nous avons légèrement modifié le schéma original pour nous affranchir des commutateurs et des atténuateurs. A vrai dire, ces éléments sont déjà intégrés dans les générateurs de signaux. Pour éliminer le pas répétable, nous avons décidé de faire confiance à la précision du générateur et de le programmer pour fournir une pente de puissance avec un pas constant couvrant la dynamique de puissance désirée. Sur la Fig. 3.4 s'affiche le schéma que nous avons adopté.

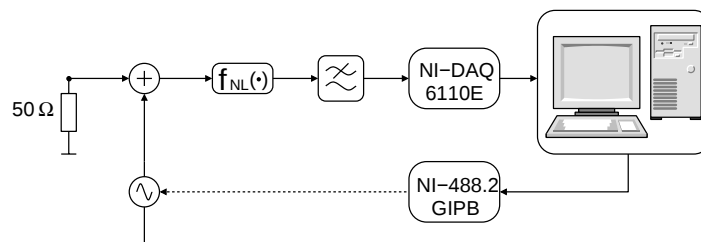


FIG. 3.4 – Montage adopté pour la linéarisation des détecteurs quadratiques

La constance du pas sera utile pour trouver les caractéristiques non-linéaires du détecteur si le modèle utilisé pour le caractériser favorise les manipulations mathématiques, notamment la simplification du rapport entre deux valeurs de puissance lorsqu'on l'applique la fonction logarithme. Autrement dit, le modèle ne doit pas être forcément fidèle à la description mathématique du phénomène physique. Ceci peut aboutir à des fonctions avec un grand nombre de coefficients pour atteindre un certain degré de précision.

3.2.1 Le modèle du détecteur

Le modèle utilisé est celui proposé en [43] qui s'approche beaucoup de la loi qui décrit la relation entre tension et courant d'une diode, tout en gardant la compatibilité avec la technique du pas constant. L'équation utilisée est donc :

$$P(v) = Kv(n)e^{f(v(n))} \quad (3.3)$$

où $P(v)$ est la valeur de puissance corrigée, $v(n)$ est la tension mesurée aux bornes de sortie du détecteur, K est la sensibilité du détecteur et $f(v(n))$ est la fonction de correction donnée par :

$$f(v) = \sum_{i=1}^N b_i v^i(n) \quad (3.4)$$

où les b_i sont les coefficients qui seront calculés pendant le processus de caractérisation et N est le degré du polynôme.

Admettons maintenant que pendant l'étape de caractérisation du détecteur, la source de signaux fournisse une pente de puissance de sorte à garantir que le rapport entre deux niveaux consécutifs soit constant et défini par ℓ . Ceci s'écrit comme :

$$\ell = \frac{P(v(n+1))}{P(v(n))} \quad (3.5)$$

Après substitution de (3.3) et de (3.4) dans (3.5), nous obtenons :

$$\ell = \frac{Kv(n+1)e^{f(v(n+1))}}{Kv(n)e^{f(v(n))}} \quad (3.6)$$

L'équation ci-dessus peut être mise sous forme linéaire en appliquant la fonction logarithme naturelle aux deux membres de l'égalité, résultant en :

$$\ln \ell = \ln v(n+1) - \ln v(n) + f(v(n+1)) - f(v(n)) \quad (3.7)$$

qui peut être développée et écrite comme suit :

$$\sum_{i=1}^N b_i v^i(n+1) - \sum_{i=1}^N b_i v^i(n) - \ln \ell = \ln v(n) - \ln v(n+1) \quad (3.8)$$

ou encore :

$$b_1 [v(n+1) - v(n)] + \dots + b_N [v^N(n+1) - v^N(n)] - \ln \ell = \ln \frac{v(n)}{v(n+1)} \quad (3.9)$$

Nous voyons clairement que (3.9) est un système d'équations avec N+1 inconnues pouvant être représenté sous forme matricielle comme :

$$\begin{bmatrix} \Lambda_{(1,1)} & \cdots & \Lambda_{(1,N)} & -1 \\ \vdots & \ddots & \vdots & \vdots \\ \Lambda_{(M,1)} & \cdots & \Lambda_{(M,N)} & -1 \end{bmatrix} \begin{bmatrix} b_1 \\ \vdots \\ b_N \\ \ln \ell \end{bmatrix} = \begin{bmatrix} \ln \frac{v(1)}{v(2)} \\ \vdots \\ \ln \frac{v(M)}{v(M+1)} \end{bmatrix} \quad (3.10)$$

où $\Lambda_{(k,m)} = v^m(k+1) - v^m(k)$. M est le nombre de points mesurés qui doit être égal à $N+2$ pour permettre d'obtenir les coefficients b_i par inversion matricielle. Cependant, pour améliorer la précision de la procédure, nous mesurons plus de $N+2$ valeurs et appliquons une méthode tel que la LMS (de l'anglais *least mean square*) pour obtenir les coefficients du

système.

Il est bon d'insister sur le fait que le facteur le plus important pour garantir la qualité du modèle de correction est la constance de ℓ sur toute la dynamique de puissance employée, car dans le cas contraire les déviations seront prises en compte dans le calcul des coefficients.

3.3 Le détecteur quadratique à diode

Dans la boucle à verrouillage de phase qui sera décrite ultérieurement dans ce manuscrit, le circuit détecteur de phase utilise un corrélateur « *five-port* » qui contient des détecteurs quadratiques. L'élément non-linéaire utilisé dans ces détecteurs est une diode Schottky de Agilent HSMS2850. Nous étudions ici ce détecteur pour illustrer la technique de linéarisation qui vient d'être décrite dans les sections précédentes.

Le schéma du circuit détecteur est donné sur la Fig. 3.5. On y voit à l'entrée, après la capacité de liaison C_{IN} , une résistance de 50Ω qui sert à adapter le détecteur. L'adaptation résistive élargit la bande passante du détecteur au prix de la réduction de sa sensibilité. La capacité C_L représente un court-circuit pour le signal HF qui apparaît à la sortie de la diode. Le courant dû à ce signal RF est donné par l'équation suivante :

$$I_d = I_s \left(e^{\frac{q}{\eta k T} v_{hf}} - 1 \right) \quad (3.11)$$

où q est la charge de l'électron, k est la constante de Boltzmann, T est la température en $^{\circ}\text{Kelvin}$, η est un facteur d'idéalité et I_s est le courant de saturation. L'équation ci-dessus présente la même forme que (3.1), par conséquent pour des petites valeurs de v_{hf} , I_d a un comportement prédominant en petit signal qui peut être approximé par :

$$I_d = I_s \frac{q}{\eta k T} v_{hf} + I_s \left(\frac{q}{2\eta k T} \right)^2 v_{hf}^2 \quad (3.12)$$

Le circuit de sortie du détecteur peut être modélisé par le diagramme de la Fig. 3.6 où

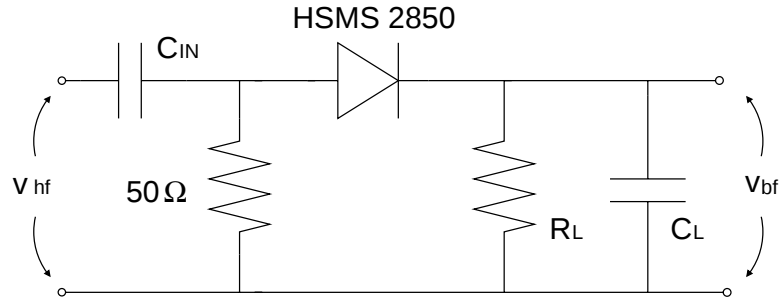


FIG. 3.5 – Schéma du détecteur quadratique basé sur une diode.

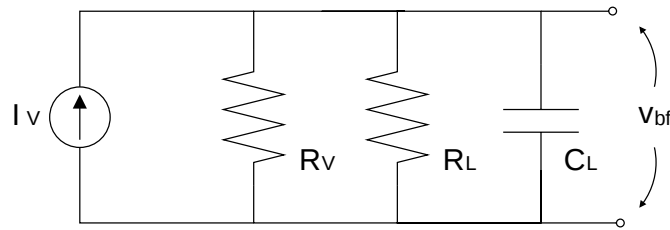


FIG. 3.6 – Modèle équivalent du détecteur quadratique à diode.

I_v est le courant DC dû à v_{hf} , R_v est la résistance vidéo de la diode, R_L est la résistance de charge, C_L est la capacité équivalente prenant en compte les effets de la capacité de *bypass* HF, de la capacité d'entrée des circuits BF reliés à la sortie du détecteur et l'effet des câbles. Nous voyons qu'il s'agit d'un filtre passe-bas de fréquence de coupure donné par :

$$f_{dpb} = \frac{R_v + R_L}{2\pi R_v R_L C_L} \quad (3.13)$$

Supposons que le signal HF à l'entrée du détecteur soit une sinusoïde d'amplitude V_{HF} et de pulsation angulaire ω donnée par :

$$v_{hf} = V_{HF} \cos \omega t \quad (3.14)$$

En remplaçant (3.14) dans (3.12), nous obtenons l'expression suivante :

$$I_d = I_s \frac{q}{\eta k T} V_{HF} \cos \omega t + I_s \left(\frac{q}{2\sqrt{2}\eta k T} \right)^2 V_{HF}^2 + I_s \left(\frac{q}{2\sqrt{2}\eta k T} \right)^2 V_{HF}^2 \cos 2\omega t \quad (3.15)$$

Si $f_{dpb} \ll \omega/2\pi$, la tension mesurée à la sortie du détecteur sera :

$$v_{bf} = I_s \left(\frac{q}{2\sqrt{2}\eta k T} \right)^2 \frac{R_v R_L}{R_v + R_L} V_{HF}^2 \quad (3.16)$$

et par conséquent proportionnelle à la puissance de v_{hf} .

Le circuit de la Fig. 3.5 a été simulé sous ADS à 2 GHz en utilisant un modèle de la diode HSMS 2850 fourni par Agilent. La résistance vidéo de la diode HSMS 2850 est d'environ 8 kΩ [44] et les valeurs des composants choisies ($R_L = 68 \text{ k}\Omega$ et $C_L = C_{IN} = 68 \text{ pF}$) fixent la bande passante du détecteur à environ 330 kHz. Nous avons choisi le mode de simulation enveloppe d'ADS puisqu'elle prend en compte les non-linéarités du modèle et ajoute le bruit thermique généré par chaque composant.

La fonction de transfert du détecteur (signal détecté en fonction de la puissance d'entrée) a été obtenue en faisant varier la puissance à l'entrée du circuit entre -80 dBm et +15 dBm et en mesurant la tension correspondante à la sortie du circuit. Sur la Fig. 3.7 nous observons l'allure de la caractéristique du détecteur. Nous remarquons qu'au-dessous de -55 dBm, le bruit thermique est prédominant. De plus, notons la région de détection quadratique qui s'étend jusqu'à -20 dBm. Ceci est mis en évidence sur la Fig. 3.8 où la dérivée de la tension mesurée est tracée. A partir de -20 dBm le comportement décroissant de la courbe indique la non correspondance non-linéaire entre tension et puissance. Le bruit décroissant qui apparaît sur la pente du signal détecté est peut-être dû au bruit thermique dont l'effet prend moins d'importance pour les valeurs fortes de tension vis-à-vis de la quantification de calcul.

En pratique, il va falloir étendre la dynamique du détecteur en appliquant la méthode de linéarisation vue dans la section 3.2. Avec un polynôme d'ordre 6, nous avons obtenu les résultats expérimentaux affichés sur les Figs. 3.9 et 3.10. Nous en déduisons que la re-

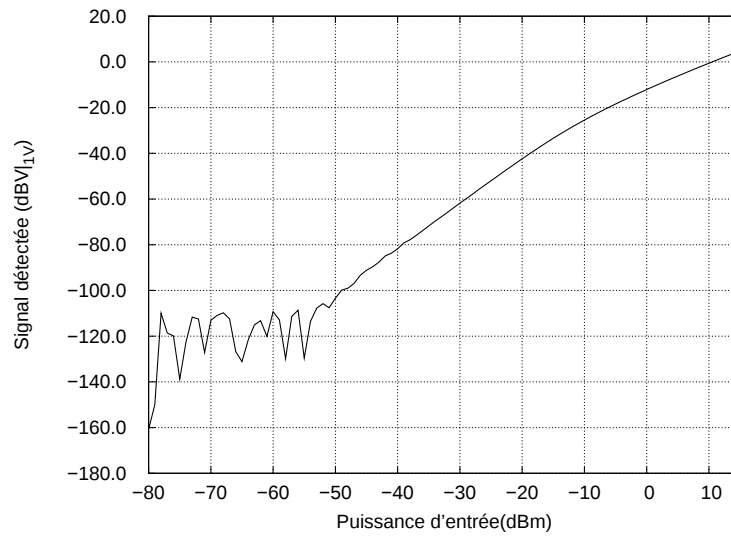


FIG. 3.7 – Tension observée à la sortie du détecteur quadratique lorsqu'un signal à 2 GHz, dont la puissance varie entre -80 dBm et +15 dBm, est appliqué à l'entrée.

lation entre tension mesurée et puissance injectée est approximativement linéaire jusqu'au maximum de la plage de puissance, soit +10 dBm.

3.4 Conclusion

Dans ce chapitre nous avons fait un bref récapitulatif des détecteurs quadratiques, notamment ceux qui sont utilisés dans les circuits corrélateurs « *five-port* ». De plus, nous avons expliqué comment la dynamique de détection de ces détecteurs peut être étendue à partir d'une méthode de linéarisation basée sur une technique connue de la littérature concernée avec des modifications concernant son implémentation.

Ensuite, le détecteur quadratique à diode Schottky qui est utilisé dans la boucle à verrouillage de phase décrite dans ce manuscrit a été pris comme exemple. Des simulations ont été faites pour calculer sa fonction de transfert pour des valeurs de puissance à l'entrée variant de -80 dBm à +15 dBm. Nous avons remarqué qu'au dessous de -55 dBm le bruit thermique est prédominant et que la région quadratique n'est plus valable au delà de -20 dBm. La technique de linéarisation a été appliquée entre -40 dBm et +10 dBm en utilisant

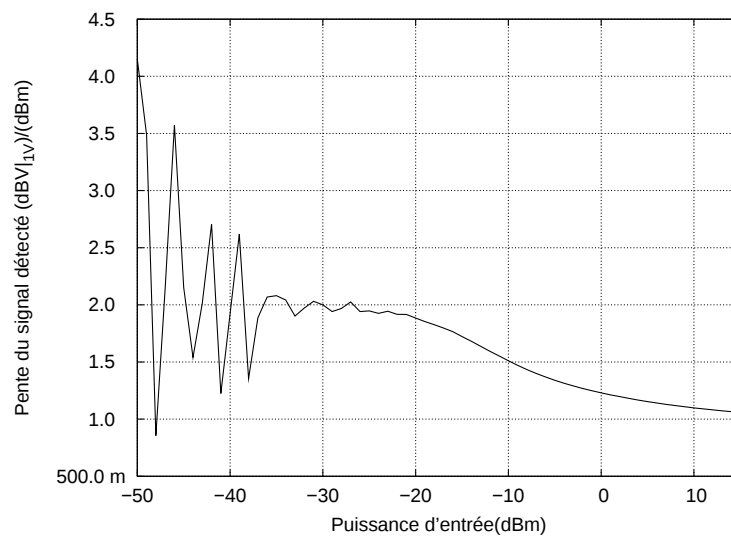


FIG. 3.8 – Pente de la tension observée à la sortie du détecteur quadratique lorsqu'un signal à 2 GHz, dont la puissance varie entre -80 dBm et +15 dBm, est appliqué à l'entrée.

un polynôme d'ordre six.

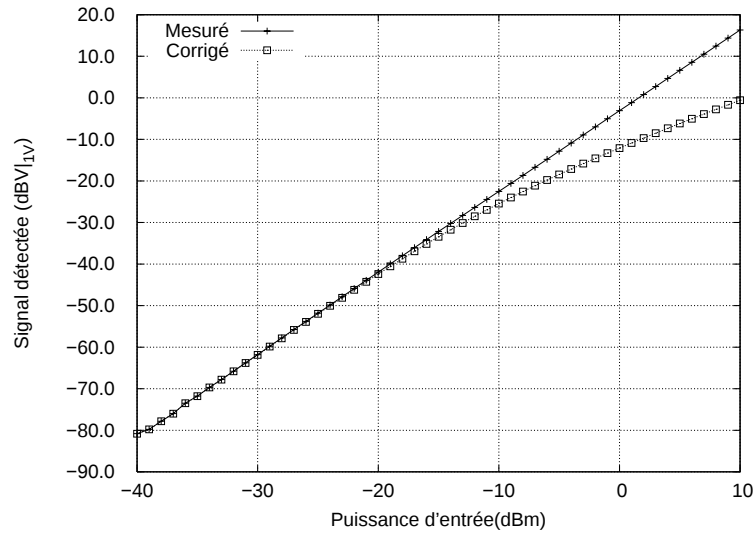


FIG. 3.9 – Tension observée à la sortie du détecteur quadratique avant et après linéarisation lorsqu'un signal à 2 GHz, dont la puissance varie entre -80 dBm et +15 dBm, est appliqué à l'entrée.

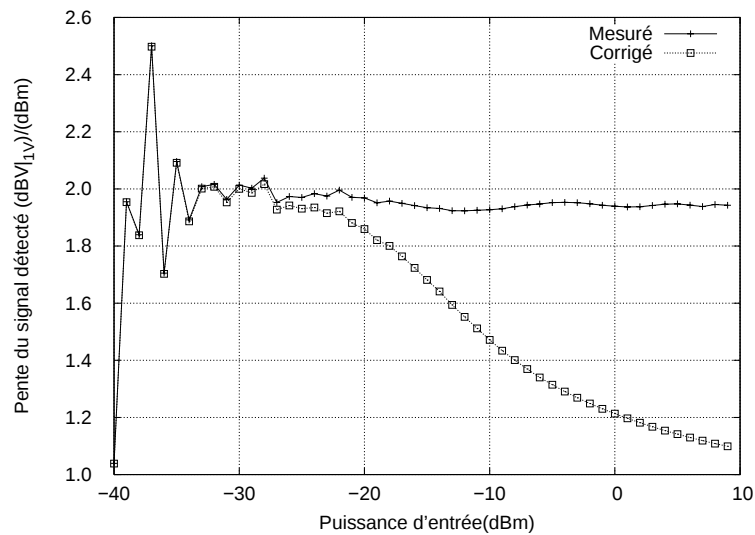


FIG. 3.10 – Pente de la tension observée à la sortie du détecteur quadratique avant et après linéarisation lorsqu'un signal à 2 GHz, dont la puissance varie entre -80 dBm et +15 dBm, est appliqué à l'entrée.

Chapitre 4

Traitement numérique rapide pour les corrélateurs « *five-port* »

Les corrélateurs d'ondes « *five-port* » sont composés de circuits analogiques, mais aussi d'un circuit de traitement numérique dont la fonction est de calculer les composantes de l'enveloppe complexe du signal RF reçu à partir des tensions mesurées correspondantes aux projections de ce même signal RF sur la base vectorielle caractéristique du corrélateur. Les opérations réalisées sont celles nécessaires pour étendre la plage dynamique des détecteurs quadratiques, la normalisation des projections par les constantes de calibrage et finalement l'addition complexe des tensions corrigées et normalisées. Ce procédé peut être très coûteux en temps, limitant ainsi la bande passante du système.

Considérant uniquement la linéarisation des détecteurs, il faut résoudre l'équation (3.3) pour chaque tension acquise. Cela implique plusieurs multiplications en virgule flottante si l'on veut garder une résolution raisonnable. Il faut ainsi trouver des moyens pour effectuer ces calculs sans compromettre la bande passante du système, tout en gardant un rapport coût-bénéfice raisonnable.

La solution que nous proposons consiste à remplacer les calculs en temps réels par des tables de correspondance (LUT de l'anglais *look-up table*). Ces tables sont remplies avant

la mise en fonctionnement du circuit, pendant la procédure de caractérisation du corrélateur. Nous disposons aujourd'hui de différentes méthodes permettant de construire les tables de conversion, notamment quand il s'agit de LUTs optimisées [45]. Dans ce cas, la dynamique du signal à corriger est divisée en plusieurs intervalles et un algorithme calcule les coefficients d'une courbe (normalement une droite) qui ajuste la fonction dans chacun de ces intervalles. Ainsi, il est moins utile de garder une valeur corrigée pour chaque valeur d'entrée que les coefficients de la courbe de correction dans l'intervalle. Cette méthode s'avère efficace pour les systèmes ne disposant pas d'une capacité de mémoire abondante et peu exigeants en vitesse de calcul. Dans notre cas, nous voulions disposer de la meilleure performance possible, et donc le choix a été de construire des tables non optimisées.

Le fait de numériser les tensions de sortie des détecteurs quadratiques engendre des erreurs de quantification sur le résultat. Ces erreurs induiront des incertitudes sur la phase et sur le module du signal complexe issu du traitement numérique du circuit « *five-port* ». Au-delà du CAN, il faut considérer les incertitudes apportées par l'usage de tables de conversion. Ceci est dû à la troncature des valeurs lors de la construction des LUTs avant de stocker les données. Cette troncature se révèle indispensable dans la mesure où la représentation en virgule flottante exige de l'espace mémoire. De plus les processeurs en virgule flottante sont rarement disponibles à un prix raisonnable. Pour estimer l'influence des erreurs de quantification sur le résultat final, nous avons mis en place une étude qui nous permettra d'établir le meilleur rapport coût-bénéfice entre la résolution des convertisseurs A/N et la résolution des LUTs.

Dans les sections qui suivent, nous exposons en détails l'usage de tables dans le cadre du traitement numérique de base des corrélateurs « *five-port* ». Nous montrons aussi des équations qui estiment l'erreur introduite sur la phase et l'amplitude due à la quantification des signaux.

4.1 La construction des LUTs

Dans les chapitres précédents nous avons vu que l'enveloppe complexe d'un signal RF relié à l'entrée du circuit « *five-port* » est trouvée à partir de l'équation suivante :

$$z(t) = (r_I + jr_j)P(v_3(n)) + (s_I + js_j)P(v_4(n)) + (t_I + jt_j)P(v_5(n)) + (k_I + jk_Q) \quad (4.1)$$

où $P(\cdot)$ est la fonction de correction des détecteurs quadratiques et $r = r_I + jr_j$, $s = s_I + js_j$, $t = t_I + jt_j$ et $k = k_I + jk_Q$ sont les constantes de calibrage. Par conséquent, il nous semble raisonnable d'affirmer qu'un schéma tel que celui de la Fig. 4.1 soit adéquat pour effectuer les opérations qui mènent à la résolution de (4.1).

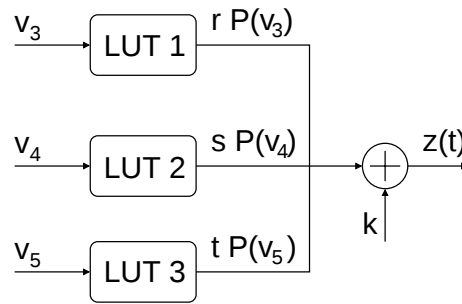


FIG. 4.1 – Schéma synoptique du traitement numérique du corrélateur « *five-port* » lorsque les LUTs sont utilisées

Pour mettre en oeuvre le schéma de la Fig. 4.1 il faut avant tout construire les LUTs. Considérons le diagramme de la Fig. 4.2 où une branche du circuit « *five-port* » est illustrée. La tension v_i est numérisée par un convertisseur d'analogique en numérique (CAN) de N bits. Ce dernier est relié à une table de 2^N registres de M bits chacun. Les M bits de sortie de la table sont traités ensuite par le circuit DSP.

Le pas de quantification du CAN (q) limitera la qualité de la mesure des tensions. Ce pas sera une fonction du nombre de bits et de la dynamique du CAN. Il peut être exprimé par :

$$q = \frac{V_{CAN+} - V_{CAN-}}{2^N} \quad (4.2)$$

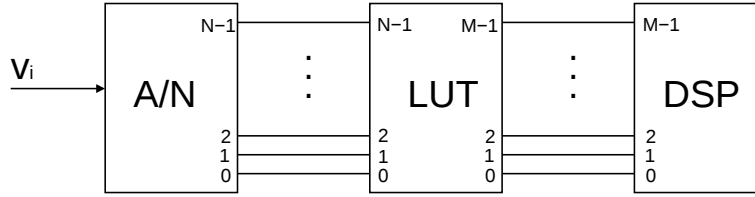


FIG. 4.2 – Branche du circuit d'interface entre le détecteur quadratique et le circuit de traitement numérique du corrélateur « *five-port* »

où V_{CAN+} et V_{CAN-} sont les limites de saturation du convertisseur.

Il faut ensuite créer une pente de tension avec 2^N points entre les extrêmes V_{CAN+} et V_{CAN-} . Pour chacune des valeurs il faut effectuer la correction de courbe comme montré dans la section 3.2 en appliquant l'équation de Potter [43] qui est répétée ci-dessous :

$$P(v) = Kv(n)e^{f(v(n))} \quad (4.3)$$

Puis il faut normaliser les valeurs corrigées par les constantes complexes de calibrage. Pour un corrélateur « *five-port* » nous aboutissons à trois tables de nombres complexes ou six tables de nombre réels. La procédure complète de construction d'une LUT est illustrée sur la Fig. 4.3

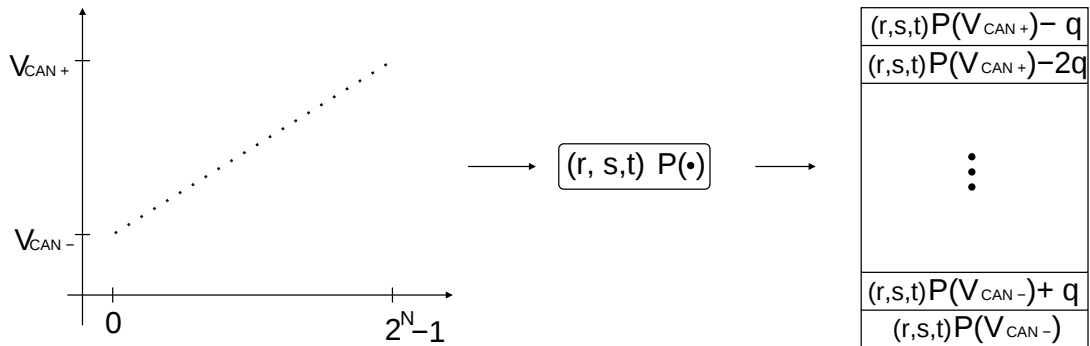


FIG. 4.3 – Procédure de construction des tables de correspondance

4.2 L'influence de la numérisation sur les mesures

Le traitement numérique des tensions mesurées aux sorties des détecteurs quadratiques entraîne des incertitudes sur la valeur finale de $z(t)$. Deux principaux agents sont identifiés, à savoir la quantification imposée par les CANs et la représentation en virgule fixe (troncature) des données emmagasinées dans les tables de conversion [46]. Il faut préciser que nous négligeons les erreurs dues aux opérations arithmétiques étant donné que grâce à l'usage de LUTs, $z(t)$ est calculé à partir d'opérations additives seulement.

Les données sauvegardées dans la LUT ont la forme suivante :

$$\tilde{P}(\tilde{v}) \approx \kappa(P(\hat{v}) + \delta_P) + \delta_L \quad (4.4)$$

où $\hat{v}$ est la vraie tension à l'entrée du CAN qui devient $\tilde{v}$ après la quantification où l'erreur de quantification δ_v est introduite, δ_P est l'erreur apparue sur la tension corrigée par la fonction de correction $P(\cdot)$ lorsque l'erreur de quantification ajoutée par le CAN est δ_v et $P(\tilde{v})$ est la tension corrigée et normalisée qui correspond à $\tilde{v}$. $P(\tilde{v})$ devient $\tilde{P}(\tilde{v})$ après la troncature, opération dans laquelle δ_L est ajouté. Dans l'équation, κ représente les constantes de calibrage complexes qui normalisent les tensions corrigées r , s et t .

Ainsi, la chaîne de calcul d'une branche du circuit « *five-port* » considérant les erreurs de quantification et de troncature peut être représentée par un diagramme comme celui de la Fig. 4.4.

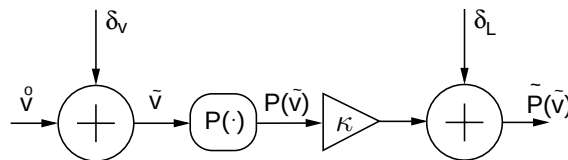


FIG. 4.4 – Illustration des erreurs de quantification ajoutées aux tensions mesurées et aux puissances estimées

Connaissant les incertitudes juxtaposées aux tensions détectées et corrigées, nous pou-

vons assumer que chaque valeur de $\vec{z}$ a la forme suivante :

$$\vec{z} = \tilde{z}_I + j\tilde{z}_Q = \vec{\tilde{z}} + \vec{\delta}_z \quad (4.5)$$

où $\vec{\tilde{z}}$ est la valeur de $\vec{z}$ sans les effets de la quantification et de la troncature, $\vec{\delta}_z = \delta_{z_I} + j\delta_{z_Q}$, $\delta_{z_I} = r_I\delta_{P_1} + s_I\delta_{P_2} + t_I\delta_{P_3} + \delta_{L_{r_I}} + \delta_{L_{s_I}} + \delta_{L_{t_I}}$ et $\delta_{z_Q} = r_Q\delta_{P_1} + s_Q\delta_{P_2} + t_Q\delta_{P_3} + \delta_{L_{r_Q}} + \delta_{L_{s_Q}} + \delta_{L_{t_Q}}$.

Nous nous intéressons maintenant à la phase et au module de $\vec{z}$. Celles-ci sont données par les expressions suivantes :

$$\phi_{\vec{z}} = \tan^{-1} \frac{\tilde{z}_Q}{\tilde{z}_I} \quad (4.6)$$

$$|\vec{z}| = \sqrt{\tilde{z}_I^2 + \tilde{z}_Q^2} \quad (4.7)$$

Dans les sections qui suivent nous montrons comment la quantification des données intervient sur la phase et sur le module de $z(t)$.

4.2.1 Erreurs dues à la résolution finie des CANs

Considérons une valeur de tension $\tilde{v}_i = \hat{v}_i + \delta_{v_i}$ mesurée à la sortie du $i^{\text{ème}}$ détecteur quadratique. Il est donc possible d'estimer l'erreur ajoutée à la phase de $\vec{z}$ à partir de l'approximation différentielle $\Delta\phi(\delta_{v_i})_{v=\hat{v}_i} = \phi(\hat{v}_i + \delta_{v_i}) - \phi(\hat{v}_i) \approx \delta_{v_i} \frac{d\phi}{dv}|_{v=\hat{v}_i}$, qui après une opération de développement devient (voir annexe E.2) :

$$\Delta\phi(\delta_{v_i})_{v=\hat{v}_i} \approx \delta_{v_i} \left(\frac{z_I}{|z|^2} \frac{dz_Q}{dv_i} - \frac{z_Q}{|z|^2} \frac{dz_I}{dv_i} \right)_{v=\hat{v}_i} \quad (4.8)$$

Suivant le même raisonnement, nous établissons la relation entre $|\vec{z}|$ et δ_v à partir de l'expression ci-dessous :

$$\Delta|z|(\delta_{v_i})_{v=\hat{v}_i} \approx \delta_{v_i} \left(\frac{z_I}{|z|} \frac{dz_I}{dv_i} + \frac{z_Q}{|z|} \frac{dz_Q}{dv_i} \right)_{v=\hat{v}_i} \quad (4.9)$$

4.2.2 Erreurs dues à la troncature et à la quantification des LUTs

Chacune des tensions mesurées à la sortie des détecteurs est normalisée par une constante de calibrage complexe. Par conséquent il faut construire six tables de valeurs au total. Chaque table stocke 2^{N_b} points, avec N_b étant la résolution nominale du CAN. Les données emmagasinées dans les tables de conversion sont calculées en virgule flottante, minimisant ainsi les erreurs propagées pendant les opérations arithmétiques successives. Ensuite, les résultats sont tronqués et mémorisés en virgule fixe. L'erreur δ_L issue de la troncature introduit aussi des incertitudes sur le module et sur la phase de $\vec{z}$. Ces incertitudes sont estimées par :

$$\Delta\phi(\delta_{L_i})_{v=\hat{v}_i} \approx \delta_{L_i} \left(\frac{z_I}{|z|^2} \frac{z_Q}{L_i} - \frac{z_Q}{|z|^2} \frac{z_I}{L_i} \right)_{v=\hat{v}_i} \quad (4.10)$$

$$\Delta|z|(\delta_{L_i})_{v=\hat{v}_i} \approx \delta_{L_i} \left(\frac{z_I}{|z|} \frac{z_I}{L_i} + \frac{z_Q}{|z|} \frac{z_Q}{L_i} \right)_{v=\hat{v}_i} \quad (4.11)$$

4.2.3 Incertitude totale sur la phase et le module

L'erreur totale observée sur la phase et sur la valeur absolue de $\vec{z}$ est calculée à partir de la combinaison de (4.8), (4.9), (4.10) et (4.11), ce qui résulte en (voir annexe E.2) :

$$\Delta\phi \approx \frac{z_I}{|z|^2} \left(\delta_{L_{r_Q}} + \delta_{L_{s_Q}} + \delta_{L_{t_Q}} + r_Q \delta_{P_1} + s_Q \delta_{P_2} + t_Q \delta_{P_3} \right) - \frac{z_Q}{|z|^2} \left(\delta_{L_{r_I}} + \delta_{L_{s_I}} + \delta_{L_{t_I}} + r_I \delta_{P_1} + s_I \delta_{P_2} + t_I \delta_{P_3} \right) \quad (4.12)$$

$$\frac{\Delta|z|}{|z|} \approx \frac{z_I}{|z|^2} (\delta_{L_{r_I}} + \delta_{L_{s_I}} + \delta_{L_{t_I}} + r_I \delta_{P_1} + s_I \delta_{P_2} + t_I \delta_{P_3}) + \frac{z_Q}{|z|^2} (\delta_{L_{r_Q}} + \delta_{L_{s_Q}} + \delta_{L_{t_Q}} + r_Q \delta_{P_1} + s_Q \delta_{P_2} + t_Q \delta_{P_3}) \quad (4.13)$$

où,

$$\delta_{P_i}|_{v=\hat{v}_i} \approx \delta_{v_i} P(\hat{v}) \left(\frac{1}{\hat{v}_i} + \sum_{n=1}^N n b_n \hat{v}_i^{(n-1)} \right) \quad (4.14)$$

En raison de la caractéristique non-linéaire de (3.3), la valeur de δ_P dépend de la valeur de $\hat{v}$ pour une erreur de quantification δ_v donnée. Ce fait est aperçu à partir de (4.14) et de la Fig. 4.5 où δ_P est tracé en fonction de $\hat{v}$ pour trois résolutions du CAN : 8, 10 et 12 bits. Nous y remarquons que pour un δ_v certain, δ_P croît en fonction de $\hat{v}$ et que, due à la nature non-linéaire de la fonction, la pente de δ_P dépend de δ_v .

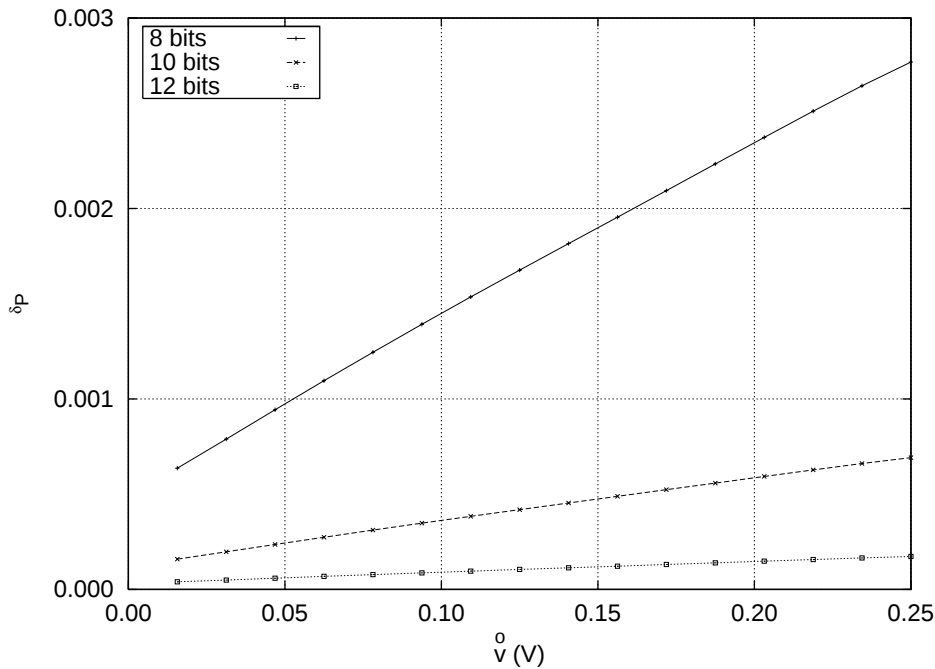


FIG. 4.5 – Erreur maximale sur la puissance estimée en fonction de la tension mesurée pour trois valeurs de résolution de CAN : 8, 10 et 12 bits.

Nous voulons maintenant estimer l'erreur maximale ajoutée à la phase et au module de

z. Pour cela il faut maximiser (4.12) et (4.13) et lancer les hypothèses suivantes :

- L’erreur de quantification maximale du CAN est définie comme $\delta_{v_{max}}$ pour une résolution donnée.
- L’erreur de quantification maximale de la LUT est définie comme $\delta_{L_{max}}$ pour une longueur de mot donnée.
- Les quantificateurs des CAN et des LUTs sont considérés idéaux, par conséquent $\delta_{v_{max}} = \frac{q_{CAN}}{2}$ et $\delta_{L_{max}} = \frac{q_{LUT}}{2}$. q_{CAN} et q_{LUT} sont respectivement les pas de quantification du CAN et de la LUT.

Les pires cas de $\Delta\phi$ et de $\frac{\Delta|z|}{|z|}$ sont tracés en fonction de la résolution du CAN et de la LUT sur le Figs. 4.6 et 4.7 respectivement. Nous constatons d’après les courbes que si un circuit conditionneur de signal parfait était utilisé entre la grandeur à mesurer et un CAN de 8-bits de sorte que la dynamique du signal soit ajustée à celle du CAN, il ne faudrait pas plus qu’un simple microprocesseur de 8-bits avec une unité de calcul en virgule fixe pour résoudre les équations du corrélateur « *five-port* » avec une erreur sur la phase inférieure à 1 ° et sur le module au-dessous de 1,5 %.

4.3 Validation de la théorie

Un montage expérimental a été utilisé pour vérifier les équations développées dans la section précédente. Son diagramme synoptique est montré sur la Fig. 4.8. Pour cette expérience, nous utilisons un circuit interférométrique à cinq accès réalisé en technologie micro-ruban pour fonctionner à 2 GHz [26], deux générateurs RF et un ordinateur PC équipé avec une carte d’acquisition PCI6110E et une carte de contrôle de bus GPIB, toutes deux fournies par *National Instruments*.

Le circuit « *five-port* » a été caractérisé avec une source RF MARCONI 2030 à 0 dBm / 2 GHz. Les détecteurs quadratiques ont été linéarisés dans l’intervalle [-21 dBm, +5 dBm]. Le système d’acquisition PCI6110E présente une résolution nominale de 12 bits et un ENOB

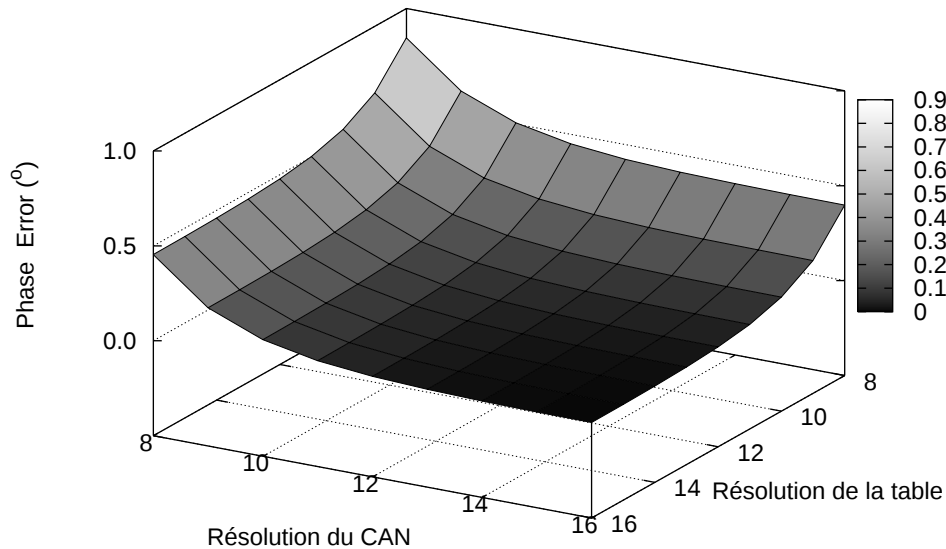


FIG. 4.6 – Incertitude sur la phase de $\tilde{z}$ en fonction des résolutions du CAN et des tables (de l'anglais *Effective Number Of Bits*) de 11 bits dans un intervalle de mesure de ± 200 mV. Les deux expériences accomplies sont décrites par la suite :

1. Signal CW

- Un deuxième générateur (AGILENT E4432B) programmé pour fournir un signal CW de 0 dBm / 2,00001 GHz a été relié au deuxième accès d'entrée du circuit « *five-port* » .
- 1000 points ont été acquis dans une durée de 0,2 ms.

2. Signal QPSK (de l'anglais Quadrature Phase-Shift Keying)

- Le générateur AGILENT E4432B relié au deuxième accès d'entrée du corrélateur « *five-port* » est ajusté pour fournir un signal de -20 dBm / 2,0 GHz modulé en QPSK à un débit de symbole de 100 kpb/s.
- 200 symboles ont été échantillonnés.

Pour les deux cas, aucun circuit conditionneur de signal pour compenser les tensions de décalage (*DC offsets*) et effectuer un contrôle automatique de gain n'a été utilisé. Par

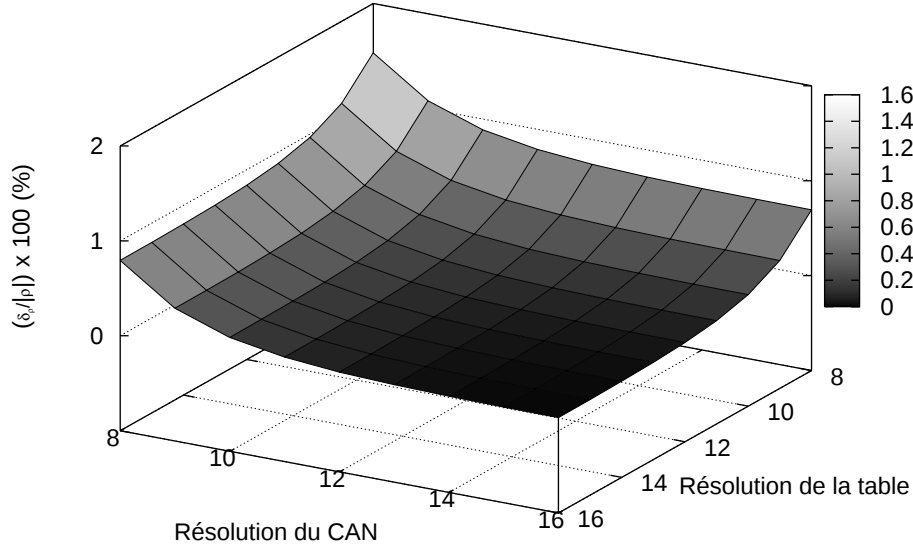


FIG. 4.7 – Incertitude relative sur le module de $\vec{z}$ en fonction des résolutions du CAN et des tables

conséquent, la dynamique du signal ne reste pas la même pour les deux expériences, tandis que la dynamique du CAN demeure constante, causant une perte de résolution de mesure. Ceci engendre des variations sur la résolution effective du quantificateur qui est donnée par :

$$N_{eff} = \log_2 \left(\frac{\text{Dynamique du signal}}{q_{CAN}} \right). \quad (4.15)$$

Étant donné que le pas de quantification, défini par la résolution nominale du CAN et par la tension de référence du circuit, est constant, la résolution effective N_{eff} diminue lorsque la dynamique du signal est plus petite que la dynamique du CAN. Par conséquent, juste une partie des tables sera adressée comme montré sur la Fig. 4.9. Le tableau 4.1 montre la résolution effective des CANs pour les deux scénarios de mesure annoncés précédemment. Comme la puissance du signal modulé était inférieure à la puissance du signal CW, on remarque que la dynamique du signal à l'entrée des CANs était plus petite. En conséquence, comme indique (4.15), la résolution effective des CANs suivra la tendance.

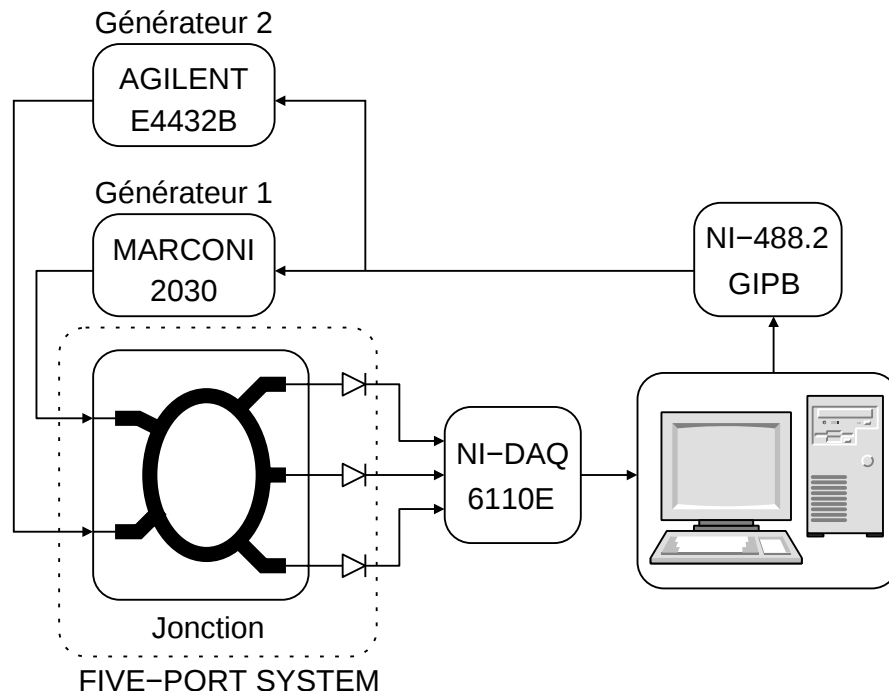


FIG. 4.8 – Diagramme du montage utilisé pour effectuer les mesures

TAB. 4.1 – Résolutions effectives des CANs pour les deux expériences

Dynamique du signal	Résolution effective (bit)		
	ADC ₁	ADC ₂	ADC ₃
162,8 mV	10,68	10,42	10,55
82,3 mV	9,22	8,69	8,91

La longueur des mots stockés dans les tables de conversion a été de 14 bits. Chaque table contenait 2^{11} mots qui ont été calculés d'après une pente de tension couvrant l'intervalle entre 0 et 200 mV. Comme il a été expliqué auparavant, chaque valeur de tension était corrigée par (3.3) et ensuite multipliée par les constantes de calibrage. Avant d'être stockées dans les tables, les données ont été tronquées en 14 bits.

Pour parvenir à déterminer $\bar{z}$ à partir des additions simples, il a fallu normaliser les tables. Pour cela, nous avons cherché le *minimum minimorum* et le *maximum maximorum* de l'ensemble des tables et toutes les données ont été normalisées par rapport à ces valeurs extrêmes. Ici, le prix payé pour simplifier au maximum les tâches de traitement numérique est la perte

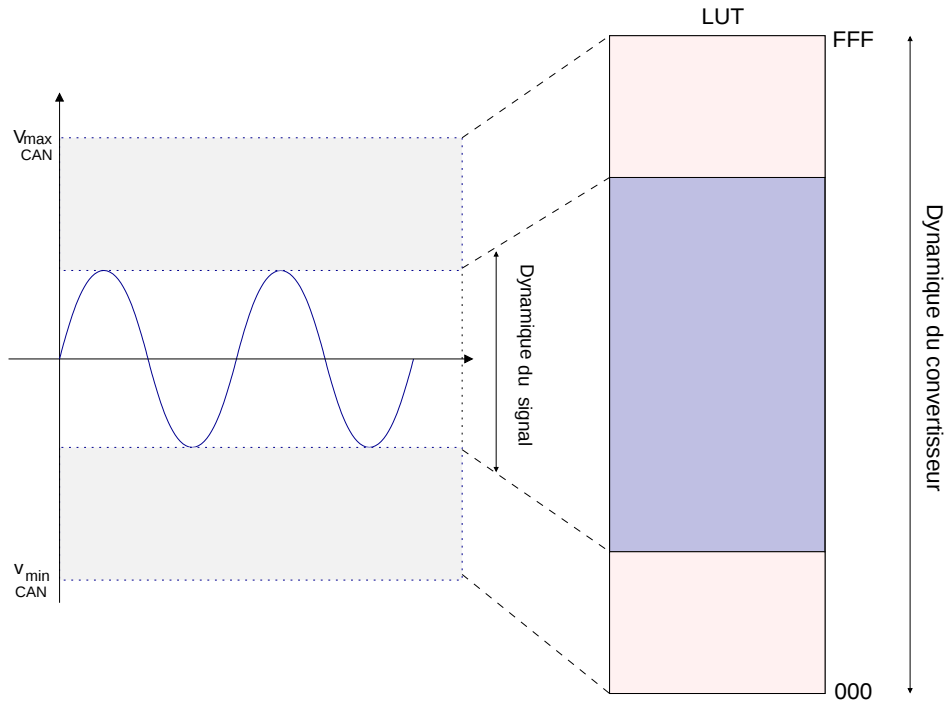


FIG. 4.9 – Dynamiques du signal et du convertisseur analogique numérique

de résolution des tables, vu que la résolution effective de chaque LUT sera inférieure à 14 bits et devra varier d'une table à l'autre. En ce qui concerne la sensibilité de la résolution effective des tables (M_{eff}) à la dynamique du signal, il faut penser aux différentes possibilités de construction des tableaux. Tout d'abord, s'il n'existe pas de conditionnement de signal (hypothèse faite au départ) et les valeurs de LUTs sont figées (ne changent pas en fonction de la dynamique du signal), M_{eff} sera donnée par :

$$M_{eff} = \log_2 \left(\frac{\text{Dynamique du signal corrigé et normalisé}}{q_{LUT}} \right) \quad (4.16)$$

Dans ce cas, q_{LUT} est constant, donc il y aura une perte sur la résolution effective en fonction de la diminution de la puissance des signaux RF. Comme montre le tableau 4.2, lorsque nous appliquons le signal QPSK à -20 dBm, il existe une perte d'environ 1,5 bit par rapport à la résolution effective observée dans le cas du signal CW à 0 dBm.

Afin de remédier à ce problème, nous avons recherché une autre alternative où les LUTs peuvent s'ajuster selon le niveau des signaux RF, ce qui rend q_{LUT} variable et M_{eff} constante,

TAB. 4.2 – Résolutions effectives des tables pour les deux scénarios de mesure sans conditionnement

Dynamique du signal	Résolution effective (bit)					
	LUT1	LUT2	LUT3	LUT4	LUT5	LUT6
162,8 mV	10,66	12,31	12,25	12,27	10,23	11,75
82,3 mV	9,16	10,12	10,57	10,77	8,04	10,01

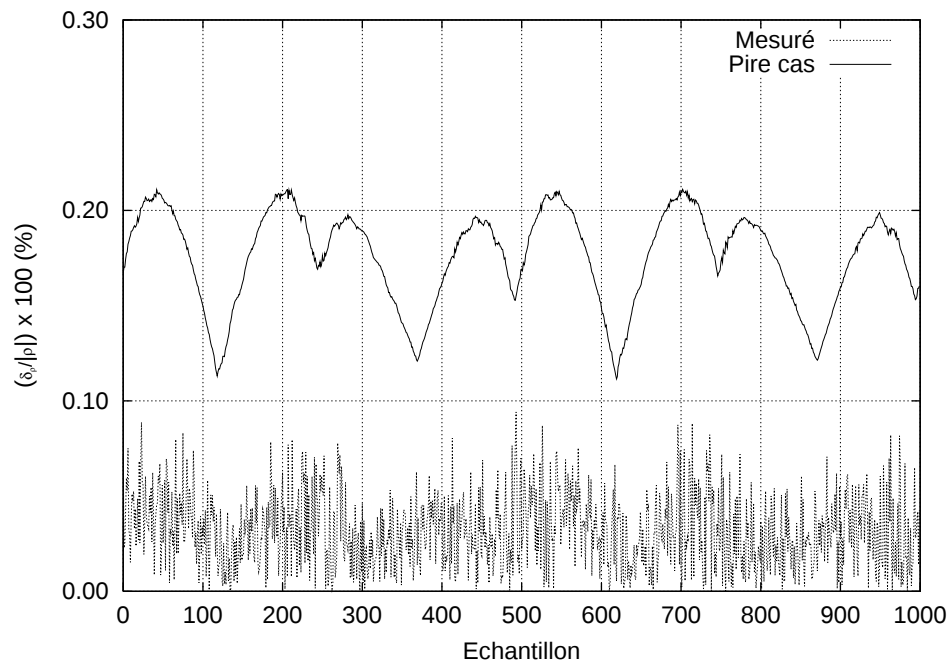
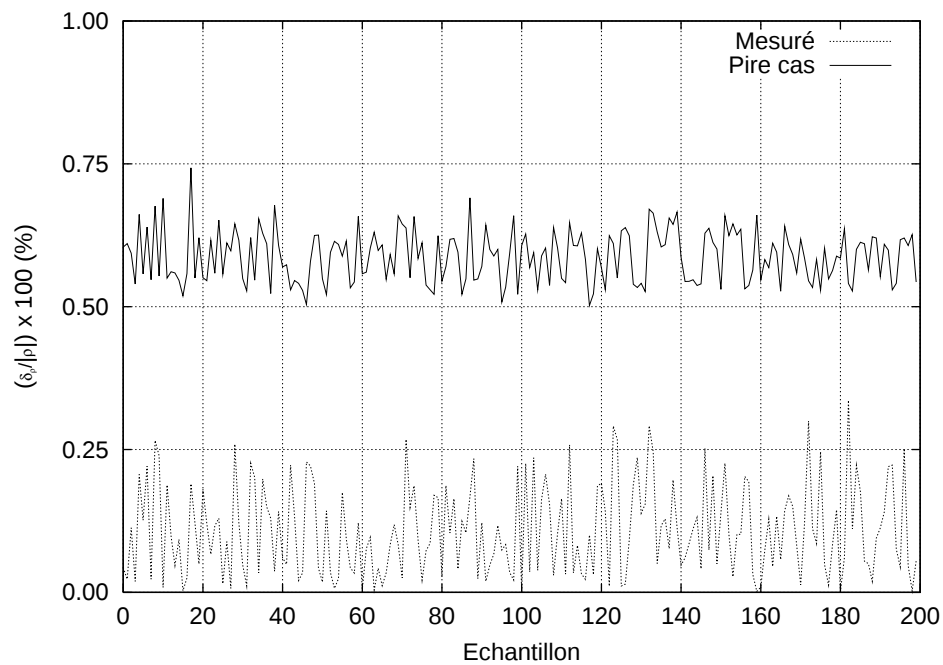
même si la résolution effective des CAN change. Ainsi, la résolution effective des LUTs reste constante pour n'importe quel niveau de puissance des signaux RF aux entrées comme le montre le tableau 4.3, qui résume M_{eff} pour les conditions de mesure décrites précédemment dans cette section.

TAB. 4.3 – Résolutions effectives des tables pour les deux scénarios de mesure lorsque les LUT sont mises à jour en fonction de la dynamique du signal

Dynamique du signal	Résolution effective (bit)					
	LUT1	LUT2	LUT3	LUT4	LUT5	LUT6
162,8 mV	11,17	13,04	12,96	12,73	10,97	12,45
82,3 mV	11,17	13,04	12,96	12,73	10,97	12,45

Si au-delà de la possibilité de reconfigurer les LUTs, nous puissions conditionner le signal avant le CAN de sorte à profiter de toute la dynamique du convertisseur, q_{LUT} serait de nouveau constant ainsi que M_{eff} . Nous pouvons affirmer que la solution qui fournira une performance optimisée prendra en compte un circuit de compensation des *DC offsets*, un amplificateur de gain contrôlé et des LUTs reconfigurables.

Les données issues de l'expérience accomplie sont présentées dans les courbes sur les Figs. 4.10, 4.11, 4.12 et 4.13. Pour chaque figure nous affichons les pires cas théoriques calculés à partir de (4.12, 4.13) et les valeurs de $z(t)$. Nous remarquons à partir des graphiques que les valeurs théoriques surestiment les mesures par un facteur supérieur à 2. Ceci est probablement dû à la caractéristique aléatoire des données, mais aussi à la nature anti-phase des constantes de calibrage.

FIG. 4.10 – Module de $\vec{z}(t)$ pour un signal de dynamique de 82,3 mVFIG. 4.11 – Module de $\vec{z}(t)$ pour un signal de dynamique de 162,8 mV

Pour une application tel que la récupération de porteuse implantée sur un circuit FPGA ou ASIC, nous pouvons envisager d'utiliser des CANs de 10 bits et des LUTs de 14 bits,

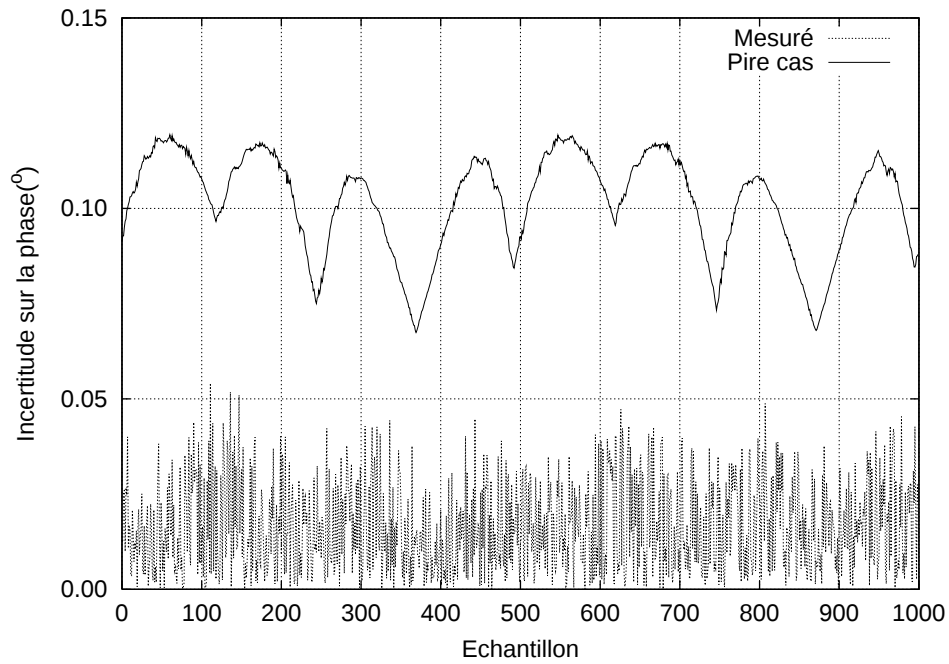


FIG. 4.12 – Phase de $\vec{z}(t)$ pour un signal de dynamique 82,3 mV

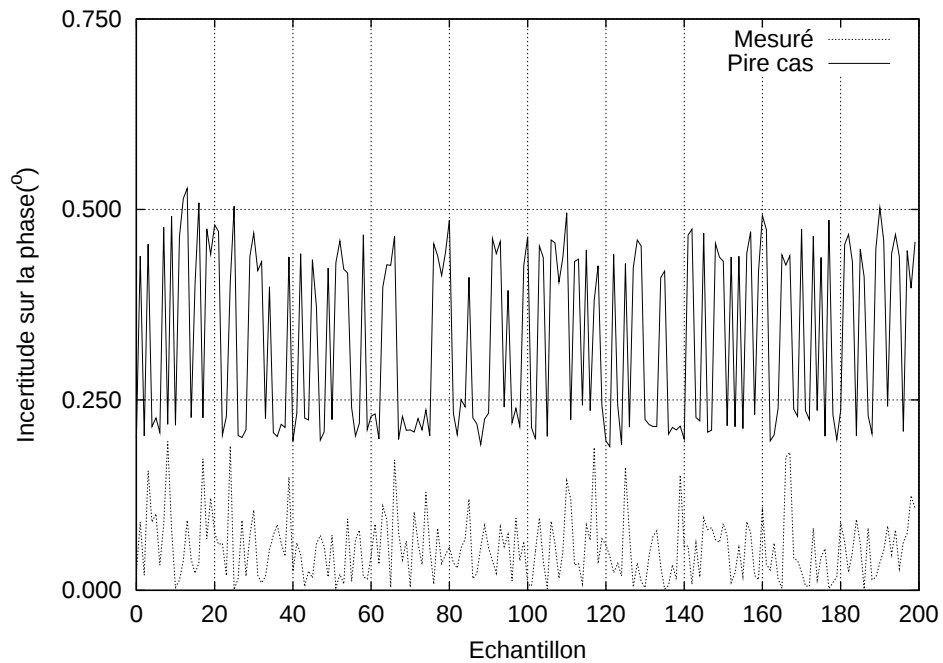


FIG. 4.13 – Phase de $\vec{z}(t)$ pour un signal de dynamique 162,8 mV

ce qui demande une capacité de mémoire de 84 kbits au total. Cette configuration engendre des résolutions effectives aux CANs de 7 bits lorsque des niveaux typiques de signal sont

injectés (-10 dBm pour le cas étudié) à l'entrée du « *five-port* ». Nous nous attendons à avoir des erreurs de phase en dessous de $1,5^\circ$ selon l'estimation théorique, où même $0,75^\circ$ si l'on accepte un facteur de surestimation de 2.

4.4 Conclusion

Dans ce chapitre nous avons insisté sur le fait qu'il faut accélérer le temps de calcul des systèmes qui utilisent le corrélateur « *five-port* », de sorte que leur performance reste proche de celle des corrélateurs cartésiens. Pour contourner ce problème, l'utilisation de tables de conversion a été adoptée. Ces tables sont adressées par les tensions de sortie des détecteurs et fournissent aux sorties des valeurs qui correspondent aux tensions corrigées par la fonction de Potter et normalisées par les constantes qui caractérisent le circuit « *five-port* ».

Puisque les tensions mesurées sont numérisées, il existera toujours une erreur ajoutée à la mesure due à la quantification. Cette erreur se propagera et apparaîtra sur la phase et sur le module de $z(t)$. A cette incertitude il faut ajouter l'erreur due à la troncature des valeurs avant de les stocker dans les tables. L'impact de ces erreurs vont limiter la qualité des mesures, c'est pourquoi nous avons fait une étude pour pouvoir les estimer en fonction de la résolution des deux quantificateurs présents dans la chaîne.

Nous avons évalué la validité des équations avec un montage expérimental. Les résultats de mesure ont été comparés avec la prévision faite à partir des équations, d'où nous avons remarqué qu'il y a une surestimation d'un facteur deux. Comme travail futur, il serait intéressant de mener une étude statistique du problème, ce qui permettrait de mieux estimer les phénomènes.

Avec ce système de tables de conversion, la nécessité de processeurs puissants en calcul est faible, de sorte que même des microprocesseurs à bas coût de 8 bits sont suffisants pour accomplir le traitement numérique intrinsèque aux systèmes « *five-port* ». Bien évidemment, ainsi que comme dans tous les récepteurs par conversion directe, il faut ajouter des circuits de conditionnement de signaux entre la sortie des convertisseurs de fréquence et les CANs.

D'après l'étude réalisée, nous pouvons affirmer que nous espérons avoir des erreurs de phase inférieures à $1,5^\circ$ pour des systèmes utilisant CANs de 10 bits et LUTs de 14 bits et des signaux RFs avec puissance de l'ordre de -10 dBm.

Chapitre 5

Boucle à Verrouillage de phase

Les boucles à verrouillage de phase (PLL de l'anglais *phase-locked loop*) sont des systèmes à contre-réaction où les variables d'état sont la phase d'un signal électrique et ses dérivées [47, 48, 49]. Une PLL élémentaire est composée d'un comparateur de phase, d'un filtre et d'un oscillateur contrôlé en tension (VCO de l'anglais *voltage controlled oscillator*) arrangés comme montré sur la Fig. 5.1.

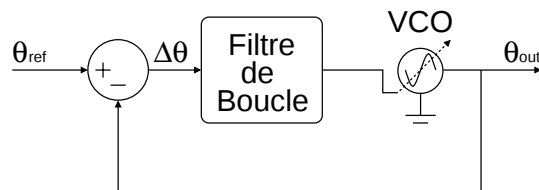


FIG. 5.1 – Schéma élémentaire d'une boucle à verrouillage de phase

Le comparateur de phase fournit un signal $\Delta\theta$ qui après filtrage permet d'asservir la phase du VCO θ_{out} à la phase d'un signal de référence θ_{ref} . La boucle est dite en régime permanent lorsque $\Delta\theta$ est constant au cours du temps. Le filtre de boucle joue un rôle très important en ce qui concerne la dynamique du système. Normalement, il est le seul élément flexible de la chaîne, permettant ainsi de modifier le gain, les pôles et les zéros de la boucle.

Les PLLs ont trouvé des applications diverses dans les systèmes de télécommunications, parmi lesquelles nous citons la démodulation de fréquence [48, 50], la récupération de porteuse [51, 52] et la synthèse de fréquence [53, 54, 55]. Cette dernière fait souvent partie

des dispositifs tels que les émetteurs et récepteurs des systèmes de transmission sans fils. En ces systèmes les transpositions des hautes fréquences vers les basses sont accomplies à partir de circuits mélangeurs qui effectuent le produit entre le signal reçu et un signal généré localement. Ceci doit présenter un haut niveau de pureté spectrale et sa fréquence doit être programmable pour admettre la sélection du canal de l'utilisateur par exemple. Ces deux critères sont atteints si l'on utilise une boucle à verrouillage de phase incrémentée comme illustrée sur la Fig. 5.2. Ici, la fréquence du signal de référence est divisée par N , tandis que la fréquence du signal de sortie est divisée par M . La boucle sera en régime établi lorsque $f_{out}/M = f_{ref}/N$. C'est le choix de M et de N qui rend possible la synthèse d'un signal dont la fréquence f_{out} est un (sous)multiple de f_{ref} . Il est assez courant d'utiliser des circuits diviseurs de fréquence programmables pour permettre la mise en oeuvre des synthétiseurs de fréquence programmable, notamment lorsqu'il s'agit de PLLs numériques.

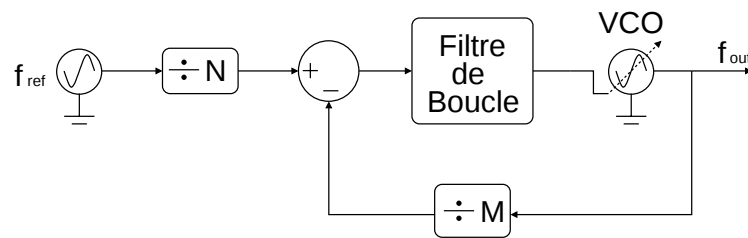


FIG. 5.2 – Schéma élémentaire d'un synthétiseur de fréquence

Comme il sera montré ultérieurement dans ce chapitre, la boucle à verrouillage de phase agit comme un filtre passe-haut sur la phase du signal du VCO, tandis qu'un filtrage passe-bas est imposé à la phase du signal de référence. C'est pourquoi nous essayons d'utiliser des références de phase très stables pour asservir des VCOs optimisés pour fournir un signal avec une pureté spectrale importante pour les fréquences éloignées de la fréquence centrale.

Dans le cadre de la récupération de porteuse, les PLL sont utiles lorsque la modulation utilisée ne supprime pas la porteuse du signal modulé [51]. De ce fait, une boucle à verrouillage de phase avec une bande passante très étroite filtre la modulation et servira donc à asservir la phase et la fréquence du signal local à celles de la porteuse du signal reçu.

Quelque soit l'application utilisant une PLL, il y existera toujours deux phases de fonctionnement distinctes auxquelles il faut consacrer davantage de l'attention. La première concerne l'acquisition de fréquence, période où la boucle n'est pas accrochée à la phase de référence. Il est souhaitable que la bande passante de la PLL soit plus large pendant l'acquisition, réduisant ainsi sa durée. La deuxième phase est le régime permanent où la phase du VCO est asservie à la phase du signal d'entrée. Ici, l'hypothèse que l'erreur de phase soit zéro est valide, ce qui permettra de considérer la boucle linéaire et de rendre l'analyse des transitoires plus simple. Pour la majorité des applications, il est préférable d'avoir une PLL avec une bande passante étroite lorsqu'elle est accrochée, puisque dans ce cas elle sera moins susceptible aux perturbations rapides qui élargiront le spectre de bruit de phase du signal du VCO. Il existe donc une contradiction au regard de la bande passante de la PLL. D'habitude on choisit un compromis entre le temps d'acquisition et la bande passante en bruit [56, 48]. Cependant, si des performances optimales sont espérées, il faudra ajouter des mécanismes qui adapteront la boucle à l'objectif souhaité. C'est pourquoi nous avons exploré l'aspect de la reconfigurabilité dans la PLL décrite dans ce chapitre. Nous décrivons une PLL dont le détecteur de phase est obtenu à partir d'un corrélateur « *five-port* ». Sachant que ce dernier est un circuit mixte, nous avons profité de ce fait pour intégrer le filtre de boucle dans le circuit numérique du corrélateur. Ainsi, nous pouvons programmer les paramètres du filtre et par conséquent la dynamique de la boucle en fonction de la demande.

Dans les pages suivantes nous faisons une révision rapide sur les boucles à verrouillage de phase juste avant de décrire ses éléments principaux (VCO, détecteur de phase et filtre de boucle). Puis nous consacrons une section pour décrire la PLL réalisée et finalement une dernière section pour exploiter les résultats obtenus.

5.1 Rappel sur les boucles à verrouillage de phase

Le schéma de la Fig. 5.3 représente le modèle linéaire équivalent de la PLL affichée sur la Fig. 5.1 qui nous servira de référence au cours de tout le chapitre. Le comparateur de phase est considéré linéaire avec gain K_p . $F(z)$ et $V(z)$ sont respectivement les fonctions de transfert du filtre de boucle et de l'oscillateur contrôlé en tension. Nous avons choisi d'étudier la boucle en domaine de z , vu que la PLL réalisée est mixte et donc sa mise-à-jour est faite dans des intervalles de temps discrets.

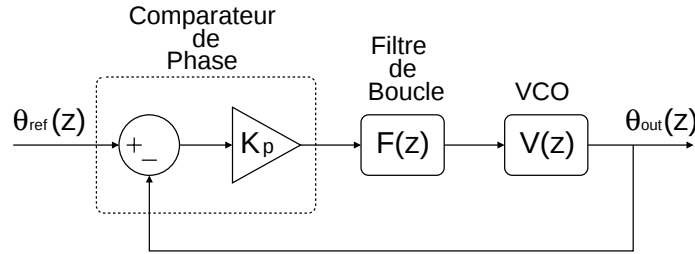


FIG. 5.3 – Modèle linéaire de la boucle à verrouillage de phase en domaine de z

A la sortie du comparateur de phase, nous retrouvons le signal d'erreur de phase e_θ qui est donné par :

$$e_\theta(z) = K_p (\theta_{ref}(z) - \theta_{out}(z)) \quad (5.1)$$

L'erreur de phase sera ensuite filtrée et commandera donc la fréquence - par conséquent la phase θ_{out} - du signal de sortie du VCO. Nous pouvons également écrire la fonction de transfert de la boucle ouverte $G(z)$ comme :

$$G(z) = K_p F(z) V(z) \quad (5.2)$$

Maintenant, nous écrivons la fonction de transfert de la PLL $H(z)$ en fermant la boucle et utilisant la relation $H(z) = \frac{G(z)}{1+G(z)}$:

$$H(z) = \frac{K_p F(z) V(z)}{1 + K_p F(z) V(z)} \quad (5.3)$$

Pour le concepteur, K_p et les coefficients de $V(z)$ sont fixes, restant seulement $F(z)$ pour ajuster $H(z)$ selon l'application souhaitée. Nous passons désormais à l'étude de chacun des trois principaux éléments de la PLL, c'est-à-dire le VCO, le filtre de boucle et le comparateur de phase.

5.1.1 Oscillateur contrôlé en tension (VCO de l'anglais *voltage controlled oscillator*)

Dans un système PLL, l'oscillateur est l'élément à contrôler. La phase du signal de sortie est continuellement comparée à une référence stable. Un signal de tension proportionnel à l'erreur détectée ajuste la fréquence de l'oscillateur de manière à égaler la phase des signaux.

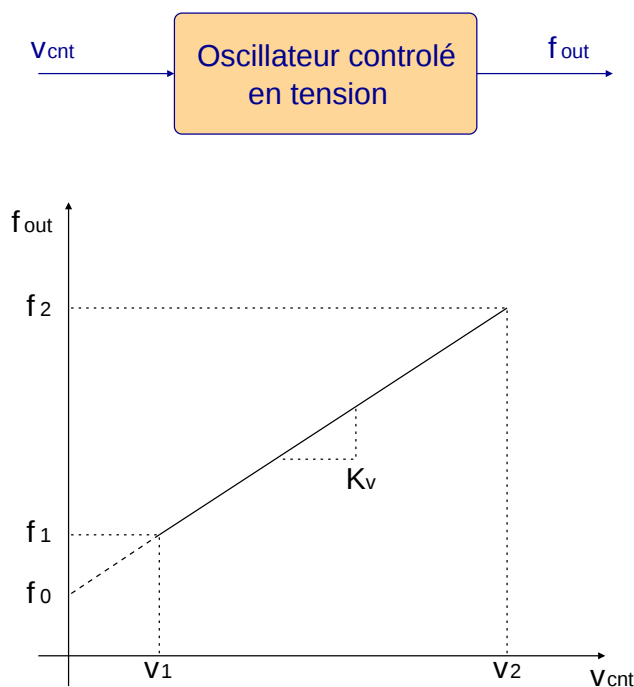


FIG. 5.4 – Définition d'un oscillateur contrôlé en tension

Un oscillateur contrôlé en tension idéal est en effet un circuit dont la fréquence du signal de sortie est une fonction linéaire de la tension de contrôle comme indique l'équation

suivante (Fig. 5.4) :

$$f_{out} = f_0 + K_v v_{cnt} \quad (5.4)$$

où f_0 représente la valeur de f correspondante à $v_{cnt} = 0$ et K_v désigne le « gain » ou « sensibilité » du circuit donné en Hz/V. La plage atteignable, $f_2 - f_1$, est définie comme la plage d'accord du VCO. Les principaux paramètres qui définissent la performance d'un VCO sont la fréquence centrale, la plage d'accord, la linéarité de l'accord, l'amplitude de sortie, la dissipation de puissance et la pureté du signal de sortie. Chacun de ces paramètres est expliqué dans l'annexe A.

Même si la tension de contrôle est constante, le signal de sortie du VCO n'est pas parfaitement périodique. Le bruit généré par les composants du VCO et le bruit de la source d'alimentation se transmettront vers la phase et la fréquence du signal de sortie. Ces effets sont quantifiés par le *jitter* (domaine temporel) et le *bruit de phase* (domaine fréquentiel) et sont déterminés par les critères de performance de chaque application. Suite à son importance dans les synthétiseurs de fréquence, nous allons consacrer une section au bruit de phase.

Le bruit de phase des oscillateurs

La stabilité de phase d'un oscillateur peut se mesurer à long-terme ou à court-terme. La stabilité à long-terme est associée aux variations de la fréquence du signal pendant une longue période de temps (minutes, heures, jours or mois). Elle est spécifiée comme le rapport $\frac{\Delta f}{f}$ dans un certain espace de temps et exprimée en pourcentage ou en dB.

La stabilité de fréquence à court-terme se rapporte aux variations qui se produisent dans une seconde ou moins. Ces changements peuvent être aléatoires ou périodiques et sont observables avec l'aide d'un analyseur de spectre. Dans la Figure 5.5 on peut examiner un spectre typique du signal de sortie d'un oscillateur. Idéalement il devrait avoir une seule impulsion de Dirac à la fréquence f_0 , néanmoins le spectre d'un circuit oscillateur réel contient

des signaux parasites identifiés par de pointes dues aux harmoniques du signal principal, aux produits d'intermodulation, au mauvais filtrage des fréquences multiples des fréquences d'échantillonnage ou aux signaux de fréquences distinctes provenant des alimentations DC. Le bruit de phase dû aux fluctuations aléatoires causées par la température ou d'autres sources de bruit (de grenaille, de scintillement, etc.) apparaît comme une distribution large et continue autour de f_0 .

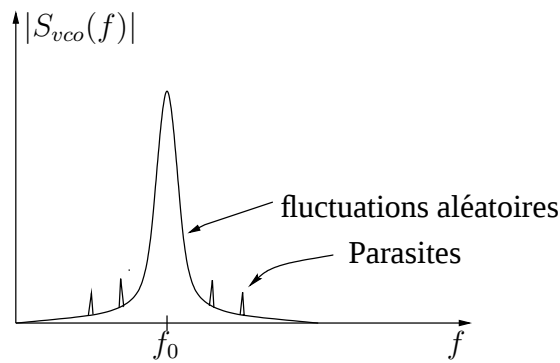


FIG. 5.5 – Spectre du signal de sortie d'un oscillateur

Le bruit de phase des oscillateurs a été analysé en détail par plusieurs auteurs [57, 58, 59, 60]. Pour avoir une représentation graphique qui permet de mieux le repérer, nous proposons le schéma de la Figure 5.6. Nous y apercevons un vecteur représentant un signal avec une pulsation angulaire ω_0 et une amplitude V_{pk} superposé à un vecteur représentant le signal d'erreur avec une vitesse angulaire ω_m . La valeur *rms* de la fluctuation de phase est donc $\Delta\theta$, exprimée en degrés rms.

Le bruit de phase de l'oscillateur local d'un récepteur dégrade à la fois le taux d'erreur binaire et la sélectivité. Cependant l'impact sur la sélectivité est souvent le plus sévère puisqu'il causera la transposition des signaux se trouvant proches du signal utile dans la bande de base. Cette situation est illustrée sur la Fig. 5.7 où un canal adjacent interfère sur la fréquence intermédiaire dû au bruit de phase de l'oscillateur local.

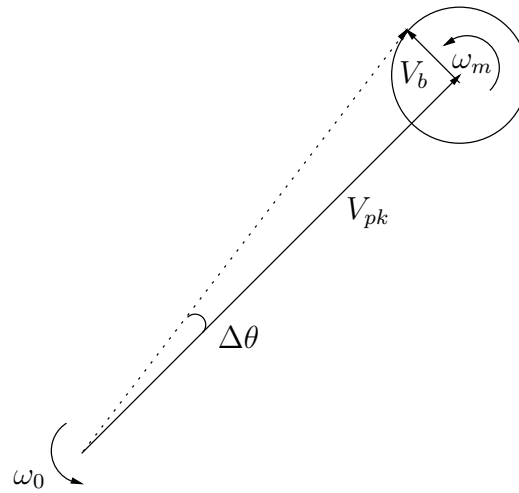


FIG. 5.6 – Représentation vectorielle du signal de sortie d'un oscillateur

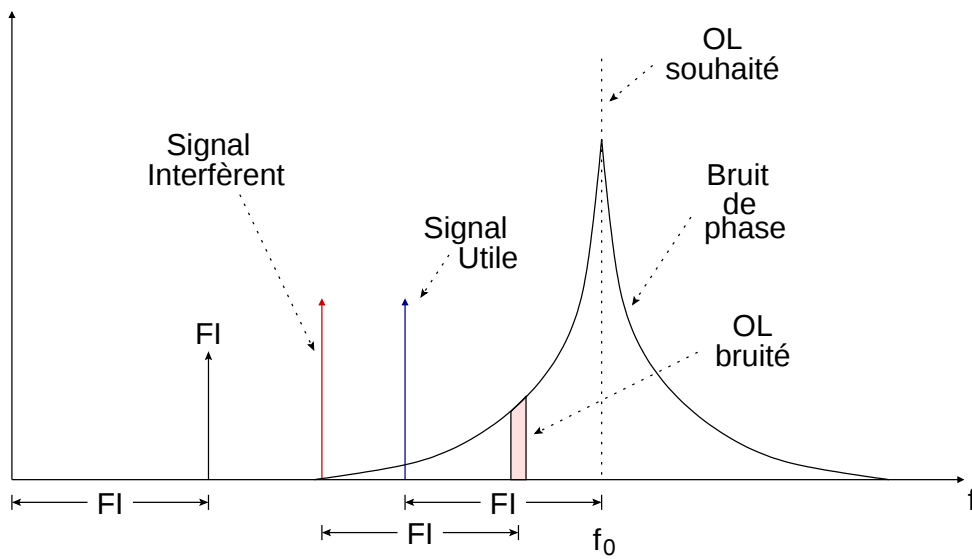


FIG. 5.7 – Effet du bruit de phase dans un canal de télécommunication

Le modèle de l'oscillateur contrôlé en tension

La fréquence d'opération de l'oscillateur contrôlé en tension est déterminée par la tension de contrôle comme indique (5.4). Dès lors, une déviation de la fréquence du VCO par rapport à la fréquence centrale est donnée par :

$$\Delta f = K_v v_{vnt} \quad (5.5)$$

Sachant que la fréquence est la dérivée de la phase, (5.5) peut être réécrite pour un VCO en temps continu comme :

$$\frac{d\theta_v}{dt} = 2\pi K_v v_{vcont} \quad (5.6)$$

La fonction de transfert du VCO en domaine de Laplace est obtenue à partir de (5.5) en faisant :

$$\mathcal{L}\left\{\frac{d\theta_v}{dt}\right\} = s\theta_v(s) = 2\pi K_v V_{cont}(s) \quad (5.7)$$

ce qui résulte en :

$$V(s) = \frac{\theta_v(s)}{V_{cont}(s)} = \frac{2\pi K_v}{s} \quad (5.8)$$

En effet, la PLL que nous avons développée dans le cadre de ce travail fonctionne dans un régime échantillonné. Par conséquent, la fonction de transfert du VCO sera mieux représentée si l'on considère la nature discrète de la mise-à-jour de sa fréquence. Cela est facilement réalisé en utilisant la relation $V(z) = z\{H_{EB}(s)\}z\{V(s)\}$, où $z\{*\}$ est l'opérateur transformation en z et $H_{EB}(s)$ est la fonction de transfert du bloqueur d'ordre zéro en domaine de Laplace [22]. La fonction de transfert du VCO résultante en z est alors :

$$V(z) = \frac{2\pi K_v T_s}{z - 1} \quad (5.9)$$

où T_s est la période d'échantillonnage. A partir de (5.9) nous avons soustrait le modèle du comportement de la phase du VCO lorsque sa fréquence est mise à jour dans des intervalles de temps discrets. Son schéma synoptique est montré sur la Fig. 5.8.

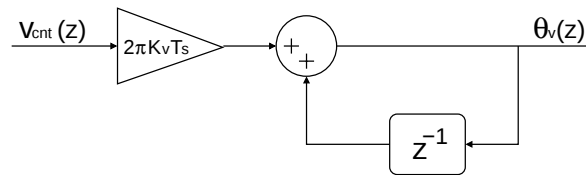


FIG. 5.8 – Modèle du VCO

5.1.2 Comparateurs de phase

Le comparateur de phase d'une PLL doit présenter idéalement une caractéristique telle que celle de la Fig. 5.9. Il fournit une valeur de tension e_θ proportionnelle à la différence $\Delta\theta$ entre la phase du signal de référence θ_{ref} et la phase du signal de sortie du VCO θ_{out} . La constante de proportionnalité K_p est le gain du détecteur de phase, représentant le rapport entre le changement de la tension de sortie dû à un changement de phase aux entrées. Pour le cas illustré, nous avons :

$$K_p = \frac{A_\theta}{\pi} \text{ V/rad} \quad (5.10)$$

Le comparateur de phase de la Fig. 5.9 est linéaire dans un cycle, cependant la région linéaire de la majorité des détecteurs est inférieure à 2π rad. Comme nous montrons plus tard dans ce manuscrit, le détecteur de phase basé sur le corrélateur « *five-port* » se range dans la catégorie des détecteurs linéaires dans l'intervalle $[-\pi, \pi]$

Un comparateur de phase bien utilisé dans les PLLs analogiques est le circuit mélangeur dont le schéma de principe est affiché sur la Fig. 5.10. Il est composé d'un circuit mélangeur suivi d'un filtre passe-bas et sa réponse (Fig. 5.11) est donné par :

$$e_\theta = B_\theta \cos \Delta\theta \quad (5.11)$$

avec $\Delta\theta = \theta_{ref} - \theta_{out}$.

La caractéristique sinusoïdale du détecteur mélangeur limite sa plage de fonctionnement à l'intervalle $[-\frac{\pi}{2}, \frac{\pi}{2}]$ et son gain K_p est calculé à partir de la pente de sa fonction de transfert :

$$K_p = \frac{de_\theta}{d\Delta\theta} = -B_\theta \sin \Delta\theta \text{ (V/rad)} \quad (5.12)$$

Bien évidemment la caractéristique du mélangeur n'est pas linéaire, cependant il est courant d'assumer l'hypothèse de linéarité dans l'intervalle $[-\frac{\pi}{4}, \frac{\pi}{4}]$, soit une plage de 90° .

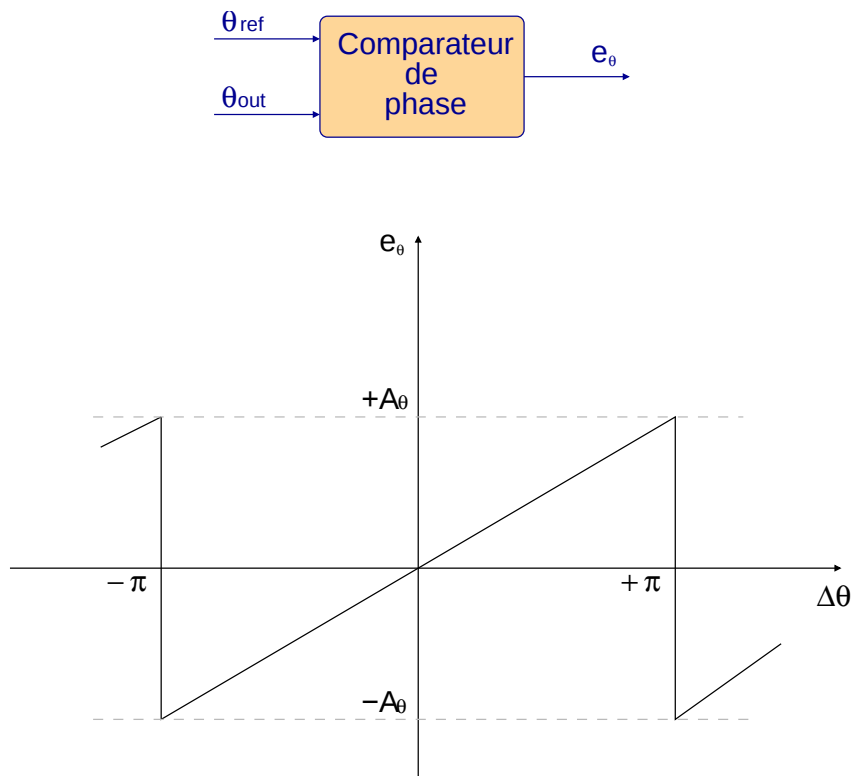


FIG. 5.9 – Comparateur de phase

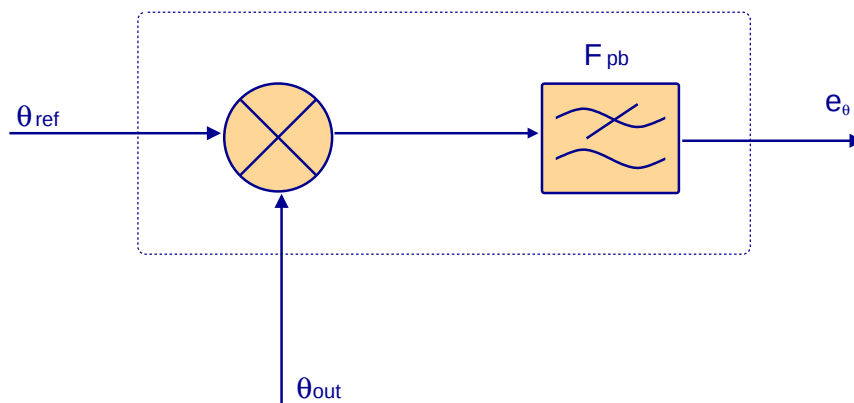


FIG. 5.10 – Comparateur de phase à base d'un circuit mélangeur

5.1.3 Les filtres de boucle

Nous avons dit précédemment que le filtre est le seul élément qui nous permet d'ajuster le comportement dynamique de la PLL. Pour démontrer ce fait, nous commençons par le cas

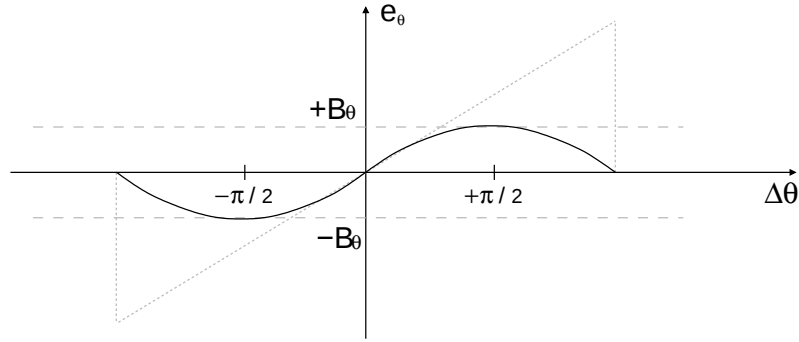


FIG. 5.11 – Réponse du comparateur de phase à mélangeur

le plus simple, soit $F(z) = G_p$. Dans le domaine de l'automatique, ce filtre est aussi connu comme correcteur proportionnel.

Correcteur proportionnel

Le modèle de cette boucle est montré sur la Fig. 5.12. Sa fonction de transfert est obtenue en remplaçant $F(z)$ par G_p et $V(z)$ par (5.9) dans (5.3). Ce qui résulte en :

$$H(z) = \frac{\theta_{out}(z)}{\theta_{ref}(z)} = \frac{K}{z + K - 1} \quad (5.13)$$

avec $K = 2\pi K_p G_p K_v T_s$. On remarque qu'il s'agit d'une boucle d'ordre 1. Son pôle sera placé - en fonction du choix de K - dans la ligne qui part du pôle de boucle ouverte $z = 1$ vers moins infini où se trouve le zéro. La boucle sera stable lorsque la valeur absolue de la racine du polynôme du dénominateur de (5.13) sera inférieure à l'unité, c'est-à-dire lorsque $0 < K < 2$. Le diagramme du lieu des racines affiché sur la Fig. 5.13 a été tracé pour $-0,1 < K < 2,1$.

Au-delà de la stabilité il faut mettre en évidence deux autres paramètres reliés, soit la bande passante et le temps de réponse. Le premier est déduit en remplaçant z par l'approximation¹ de première ordre de e^{sT_s} , soit $e^{sT_s} \approx 1 + j2\pi f T_s$, dans (5.13) :

¹ $e^{sT_s} \approx 1 + j2\pi f T_s$ est valable pour $s = j2\pi f$ et $2\pi f T_s \ll 1$

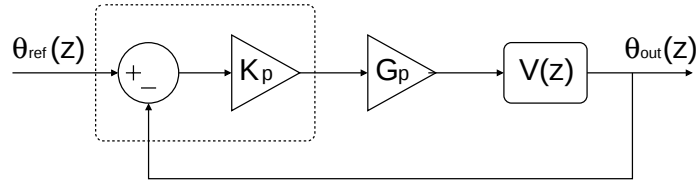
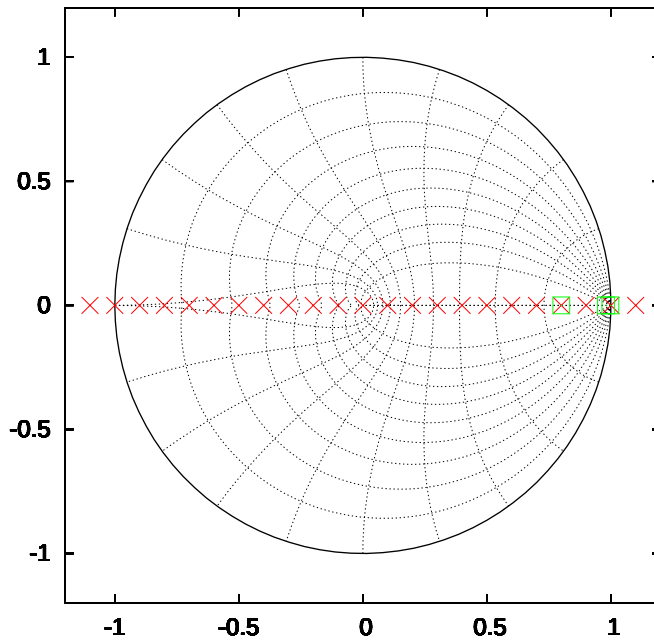


FIG. 5.12 – Modèle linéaire d'une PLL d'ordre 1

FIG. 5.13 – Lieu de racines (x) pour $-0,1 < K < 2,1$. Les trois points en évidence (□) équivalent à $K=0,002$, $K=0,02$ et $K=0,2$ respectivement.

$$H(jf) = \frac{\frac{K}{2\pi T_s}}{jf + \frac{K}{2\pi T_s}} \quad (5.14)$$

En prenant le module, nous avons :

$$|H(jf)| = \frac{\frac{K}{2\pi T_s}}{\sqrt{f^2 + \left(\frac{K}{2\pi T_s}\right)^2}} \quad (5.15)$$

Déjà, à partir de la fonction de transfert, nous pouvons remarquer que le comportement de la boucle en fonction de la fréquence est celui d'un filtre passe-bas. Autrement dit, la

boucle suivra les variations lentes du signal de référence et sera insensible aux variations de fréquences au-delà de la bande passante de la PLL. Celle-ci est donnée par la valeur de f lorsque $|H(jf)| = \frac{1}{\sqrt{2}}$, soit :

$$f_{bw}|_{-3dB} = \frac{K}{2\pi T_s} \quad (5.16)$$

Sur la Fig. 5.14 l'allure de (5.15) est tracée en fonction de la fréquence ($100 \text{ Hz} < f < 250 \text{ kHz}$) pour une fréquence d'échantillonnage $f_s = 1/T_s = 500 \text{ kHz}$ lorsque le gain de la boucle est fixé en $K = 0,2$, $K = 0,02$ et $K = 0,002$. Ces valeurs de K impliquent $f_{bw} = 15,91 \text{ kHz}$, $f_{bw} = 1,59 \text{ kHz}$ et $f_{bw} = 159,1 \text{ Hz}$ respectivement.

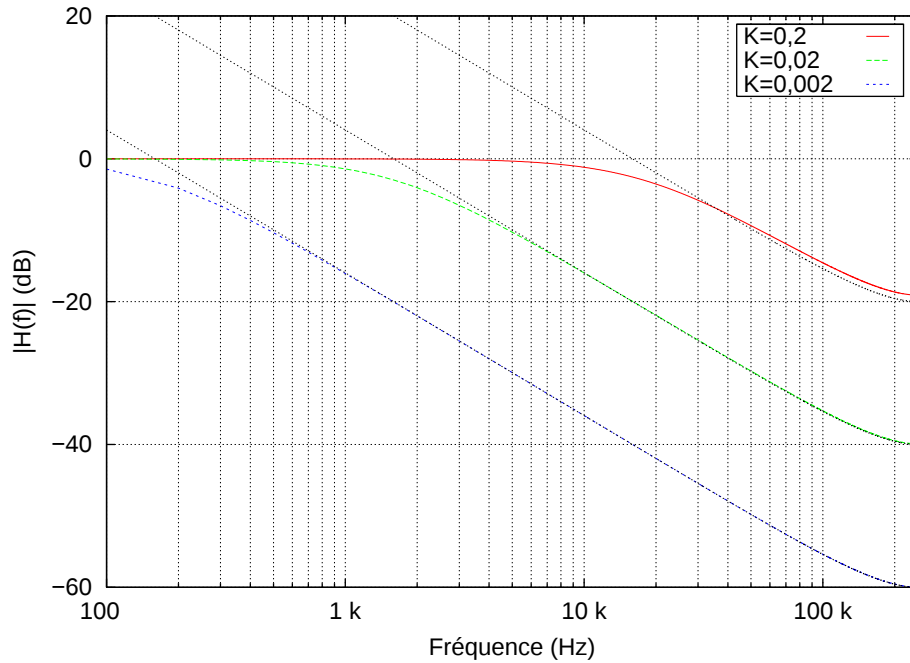


FIG. 5.14 – Réponse fréquentielle de la PLL avec correcteur proportionnel où $100 \text{ Hz} < f < 250 \text{ kHz}$, $f_s = 1/T_s = 500 \text{ kHz}$ et $K = 0,2$, $K = 0,02$, $K = 0,002$

Il est également important d'observer la réponse fréquentielle de la PLL par rapport au bruit de phase. Pour cela, nous supposons que le bruit est additif et ajouté à la sortie du VCO comme indique le schéma de la Fig. 5.15. La fonction de transfert qui relie la sortie θ_{out} et le bruit de phase $S_{PN}(z)$ est calculé par $H_{PN}(z) = \frac{\theta_{out}}{S_{PN}(z)} = \frac{1}{1+G(z)}$, ce qui résulte en :

$$H_{PN}(z) = \frac{z - 1}{z + K - 1} \quad (5.17)$$

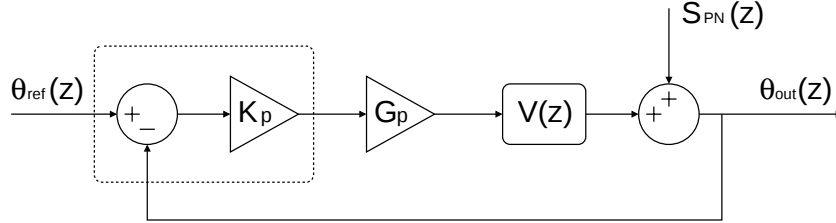


FIG. 5.15 – Modèle de la PLL d'ordre 1 prenant en compte le bruit de phase du VCO

Calculons maintenant $|H_{PN}(z)|$ et remplaçons z par $1 + j2\pi fT_s$ pour arriver à :

$$|H(jf)| = \frac{f}{\sqrt{f^2 + \left(\frac{K}{2\pi T_s}\right)^2}} \quad (5.18)$$

Il s'agit bien évidemment d'un filtre passe-haut de fréquence de coupure $f_{bw} = \frac{K}{2\pi T_s}$. Cela signifie que le signal à la sortie de la PLL suivra les variations de phase rapides du VCO, mais non pas celles dont la fréquence est au-dessous de f_{bw} . En gardant les mêmes conditions utilisées pour tracer les courbes de la Fig. 5.14 nous avons vérifié le comportement de (5.18). Les courbes résultantes sont affichées sur la Fig. 5.16 d'où nous pouvons observer le comportement d'un filtre passe-haut avec fréquence de coupure f_{bw} .

Ensuite, nous appliquons un échelon et une pente de phase à l'entrée de la boucle et attendons qu'elle atteigne l'état de régime permanent pour vérifier sa réponse temporelle. Sachant que l'erreur de phase en domaine de z est donnée par $E(z) = \frac{\theta_{ref}(z)}{1+G(z)}$ et qu'un échelon en domaine de z est représenté par $U(z) = \frac{z}{z-1}$, nous pouvons déterminer l'erreur en régime établi à partir du théorème de la valeur final $e(\infty) = \lim_{z \rightarrow 1} (1 - z^{-1})E(z)$ [22], soit :

$$e(\infty) = \lim_{z \rightarrow 1} \frac{z - 1}{z - 1 + K} = 0 \quad (5.19)$$

La boucle contient un intégrateur, le VCO, ce qui fait que l'erreur d'ordre 1 soit annulée

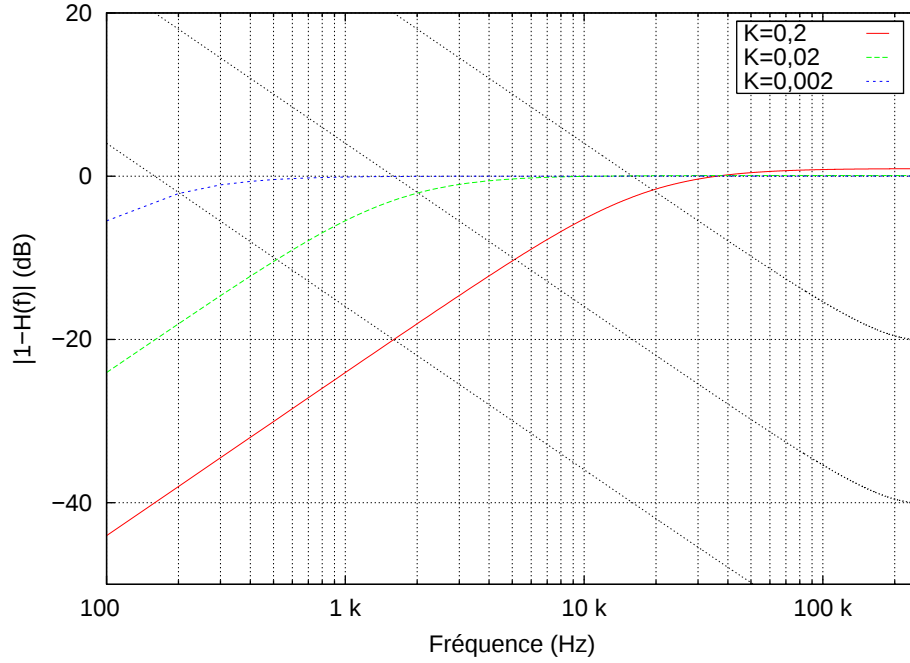


FIG. 5.16 – Réponse au bruit de phase du VCO avec correcteur proportionnel, $100 \text{ Hz} < f < 250 \text{ kHz}$, $f_s = 1/T_s = 500 \text{ kHz}$ et $K = 0,2$, $K = 0,02$, $K = 0,002$

même si le correcteur est d'ordre zéro. La réponse à l'échelon $u(nT_s)$ est affichée sur la Fig. 5.17 et peut être calculée à partir de la transformation en z inverse de $U(z)H(z)$, ce qui résulte en :

$$\theta_{out}(nT_s) = u(nT_s) - (1 - K)^{nT_s} \quad (5.20)$$

Pareillement, la réponse à une pente de phase et l'erreur d'état permanent sont données par les équations suivantes :

$$\theta_{out}(nT_s) = nT_s - T_s(1 - K)^{nT_s} - \frac{T_n}{K} \quad (5.21)$$

$$e(\infty) = \lim_{z \rightarrow 1} \frac{T_s}{z - 1 + K} = \frac{T_s}{K} \quad (5.22)$$

Puisque il n'existe qu'un seul intégrateur dans la boucle, l'erreur d'ordre 2 ne s'annulera

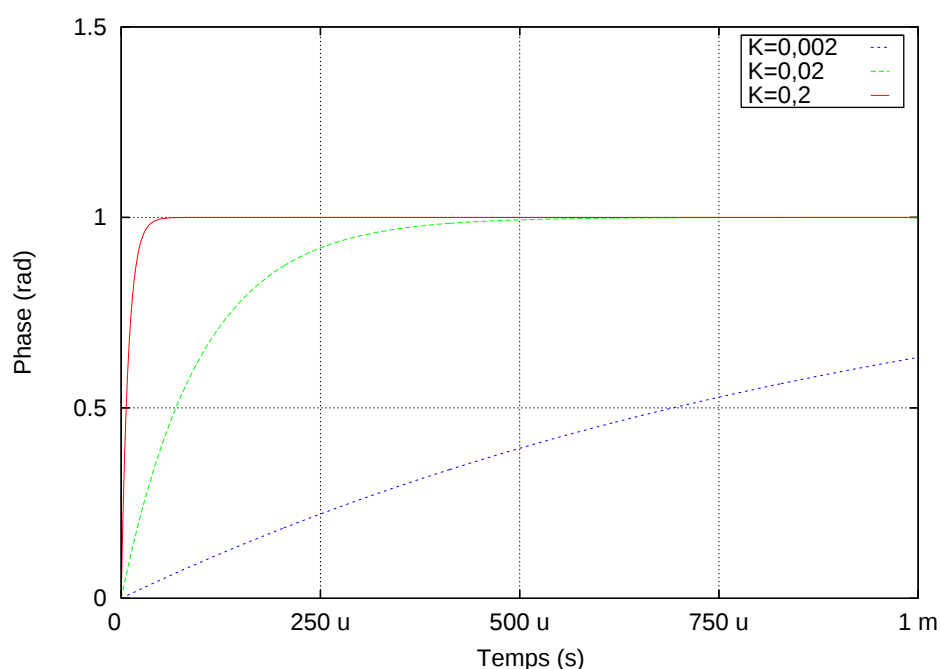


FIG. 5.17 – Réponse de la boucle à verrouillage de phase d'ordre 1 à un écart de phase

pas, comme indique (5.22). Ce phénomène est observé sur la Fig. 5.18 où la réponse à une pente de phase de magnitude 10×10^3 rad/V est appliquée à l'entrée. Cette pente de phase est équivalente à un échelon de fréquence de 10 kHz. On observe qu'il existe un écart entre les pentes à l'entrée et à la sortie, dont la magnitude dépend du gain de la boucle. Par exemple, il existera toujours une erreur d'environ 1 rad lorsque $K=0,02$.

Correcteur proportionnel et intégral

L'inconvénient de la boucle d'ordre 1 reste son incapacité de suivre les variations sur la fréquence du signal. La solution passe toujours par l'addition des intégrateurs dans la boucle. Si l'on veut garder la rapidité de l'asservissement de phase fournie par le gain proportionnel et en même temps ajouter un intégrateur à la boucle, le correcteur PI (proportionnel et intégral) est une possibilité envisageable. Son schéma est montré sur la Fig. 5.19.

A partir du schéma du correcteur, nous pouvons extraire sa fonction de transfert, qui s'écrit comme :

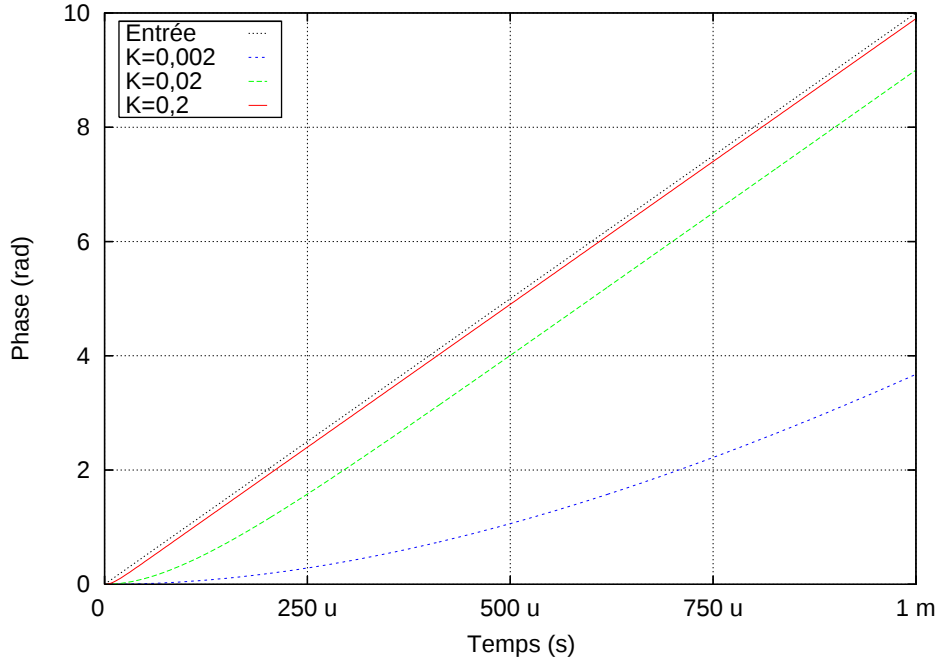


FIG. 5.18 – Réponse de la boucle à verrouillage de phase d'ordre 1 à une pente de phase de valeur 10×10^3 .

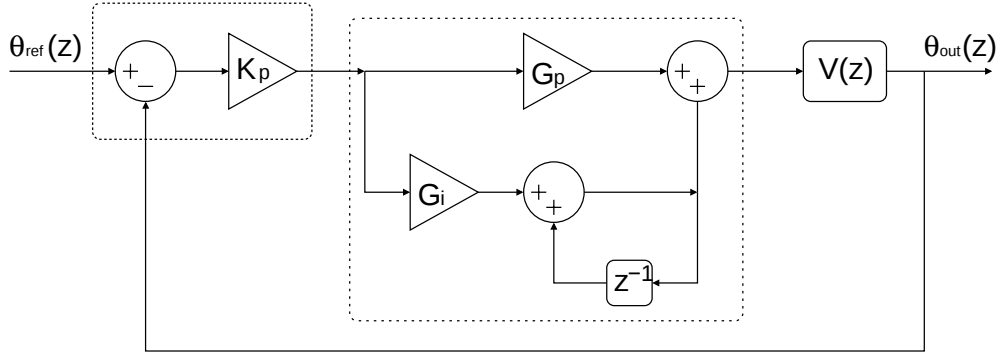


FIG. 5.19 – Diagramme de bloc de la boucle à verrouillage de phase comprenant un correcteur proportionnel et intégral

$$F(z) = G_{pi} \frac{z - d_{pi}}{z - 1} \quad (5.23)$$

où $d_{pi} = \frac{G_p}{G_p + G_i}$, $G_{pi} = G_p + G_i$, G_p est le gain de la branche proportionnelle et G_i est le gain de l'intégrateur. La fonction de la boucle fermée est déduite en substituant ((5.23)) dans (5.3) :

$$H(z) = K \frac{z - d_{pi}}{z^2 + z(K - 2) + 1 - K d_{pi}} \quad (5.24)$$

où $K = 2\pi G_{pi} K_p K_v T_s$.

L'équation 5.24 représente un système d'ordre deux du type $\frac{N(z)}{D(z)}$ dont les pôles, z_1 et z_2 , sont trouvés en résolvant l'équation $D(z) = 0$. Or, on peut récrire $D(z)$ en fonction de ses pôles, ce qui devient $D(z) = z^2 - (z_1 + z_2)z + z_1 z_2$.

Nous savons bien d'après la théorie des systèmes continus d'ordre deux que leur comportement est bien défini par les paramètres ξ (le rapport d'amortissement) et ω_n (la fréquence naturelle) [22]. Avec ces paramètres, le dénominateur de la fonction de transfert d'un système de deuxième ordre a toujours la forme $D(s) = s^2 + 2\xi\omega_n s + \omega_n^2$, dont les racines sont $s_1 = -\xi + j\omega_n\sqrt{1 - \xi^2}$ et $s_2 = -\xi - j\omega_n\sqrt{1 - \xi^2}$.

Si l'on utilise la fonction $z = e^{sT_s}$ qui transforme les points de s en z , on peut donc définir $z_1 = e^{s_1 T_s}$ et $z_2 = e^{s_2 T_s}$, ce qui résulte :

$$D(z) = z^2 - 2e^{-\xi\omega_n T_s} \cos(\omega_n T_s \sqrt{1 - \xi^2})z + e^{-2\xi\omega_n T_s} \quad (5.25)$$

En faisant des analogies entre l'équation (5.25) et le dénominateur de l'équation (5.24), nous concluons que les valeurs de K et d_{PI} peuvent être déterminées à partir des valeurs de ξ et ω_n . Autrement dit, il est possible de dimensionner le système à partir de la théorie des circuits en temps continus et ensuite faire la conversion pour le domaine discret. Une technique convenable consiste à utiliser l'aide d'un plan polaire contenant les correspondantes à des coefficients d'amortissement et des fréquences naturelles constants ainsi que le lieu de racines. Ensuite il faut choisir le gain de la boucle qui satisfera au comportement dynamique souhaité. Dans la Fig. 5.20 nous avons tracé le lieu de racines en faisant varier le gain K pour deux valeurs de d_{pi} . Nous y remarquons que pour $d_{pi} = 0,99$, les pôles sont réels et le comportement de la boucle sera bien proche de celui de la PLL avec filtre proportionnel. Cela s'explique par l'effet d'annulation des pôles puisque $d_{pi} \approx 1$. Pour $d_{pi} = 0,90$, nous apercevons qu'il existe des pôles complexes dans une région limitée du plan.

Une fois que les valeurs de K et d_{PI} sont déterminées, il faut calculer les paramètres

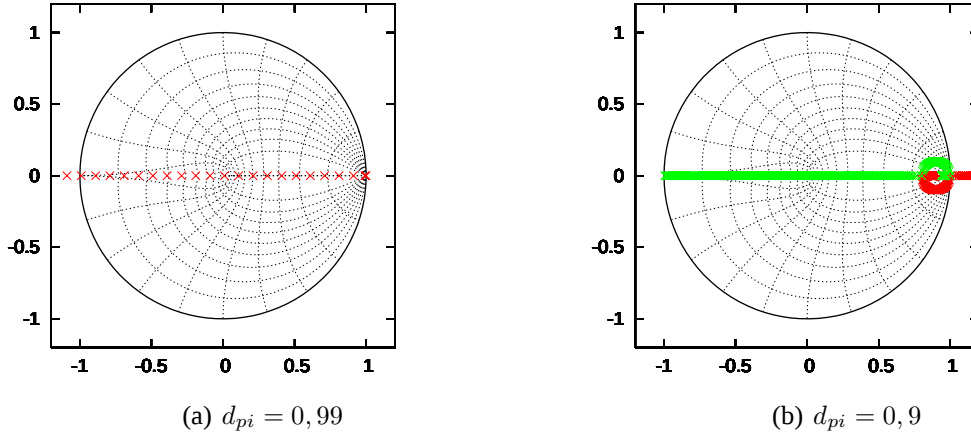


FIG. 5.20 – Lieu des racines de la fonction de transfert de la boucle à verrouillage de phase avec correcteur proportionnel et intégral lorsque le zéro du filtre est 0,9 et 0,99.

du correcteur, G_p et G_i . Pour cela, nous considérerons T_s , K_v , K_p des variables connues, puisqu'elles dépendent des caractéristiques des composants employés. G_p et G_i s'écrivent :

$$G_p = \frac{d_{PI}K}{2\pi K_v K_p T_s} \quad (5.26)$$

$$G_i = \frac{(1 - d_{PI})K}{2\pi K_v K_p T_s} \quad (5.27)$$

Tel que nous l'avons fait pour le correcteur proportionnel, nous calculons l'erreur d'état établi pour un échelon et pour une pente de phase à l'entrée, donnés respectivement par :

$$e(\infty) = \lim_{z \rightarrow 1} \frac{(z-1)^2}{(z-1)^2 + K(z-d_{pi})} = 0 \quad (5.28)$$

$$e(\infty) = \lim_{z \rightarrow 1} \frac{T_s(z-1)}{(z-1)^2 + K(z-d_{pi})} = 0 \quad , \quad d_{pi} \neq 1 \quad (5.29)$$

Notons que l'erreur s'annule lorsque la pente de phase est appliquée, contrairement au cas du correcteur proportionnel. Ce fait se répète sur les Figs. 5.21 et 5.22 où les réponses à un échelon de phase et à une pente de fréquence de 10 kHz sont tracées pour diverses

conditions de gain et de placement du zéro du filtre. Nous observons sur la Fig. 5.21(a) que le temps de réponse dépend directement du gain de la boucle : plus il est important, plus la PLL sera agile. Cependant, le zéro du correcteur jouera moins sur le temps de réponse et plus sur sa forme. Nous remarquons sur la Fig. 5.21(b) que le temps d'amortissement est environ le même pour les trois valeurs de d_{pi} , néanmoins la fréquence naturelle, le temps de montée et la valeur de crête changent sensiblement.

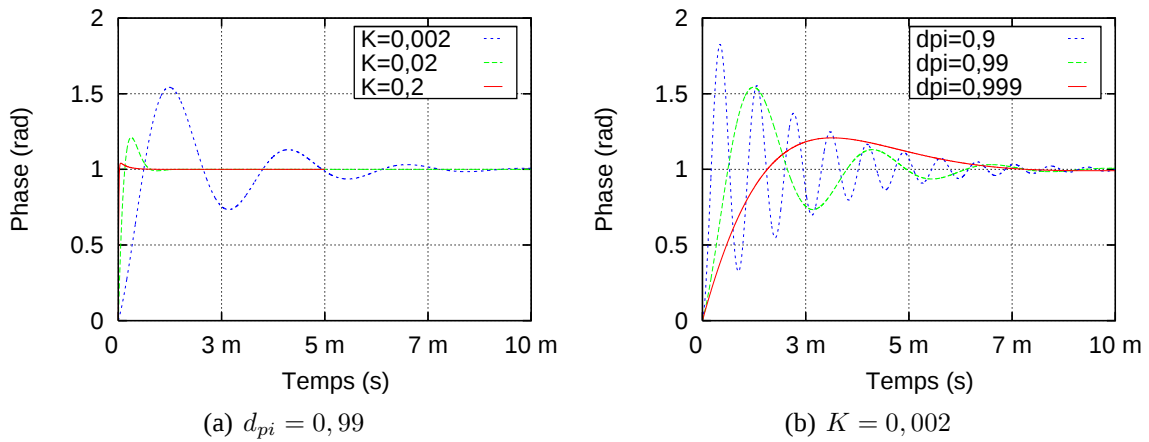


FIG. 5.21 – Réponse de la PLL lorsque un échelon de phase est appliqué à l'entrée pour deux cas : a) zéro du filtre constant et gain de la boucle variable ; b) gain de la boucle constant et zéro du filtre variable.

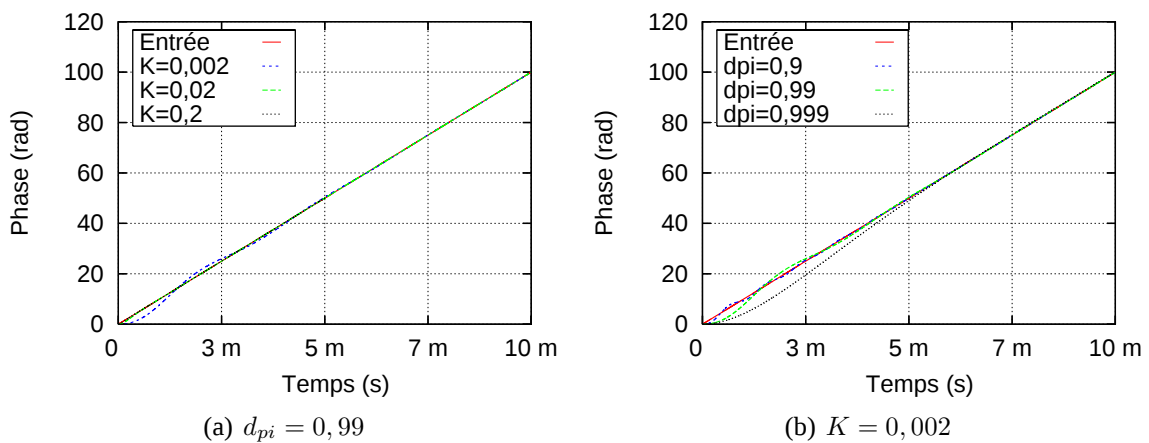


FIG. 5.22 – Réponse de la PLL lorsque une pente de phase de 10×10^3 est appliquée à l'entrée pour deux cas : a) zéro du filtre constant et gain de la boucle variable ; b) gain de la boucle constant et zéro du filtre variable.

Regardons rapidement maintenant comment cette PLL se comporte dans le domaine

fréquentiel. Nous procédons de la même manière que lorsque nous avons déduit la bande passante de la PLL d'ordre 1, soit en calculant le module de $H(f)$. Cela passe par la substitution de z par $1 + j2\pi f$ dans (5.24), ce qui résulte en :

$$H(jf) = \frac{j2\pi fT_s + 1 - d_{pi}}{j2\pi fT_s + 1 - d_{pi} - \frac{(2\pi fT_s)^2}{K}} \quad (5.30)$$

Ensuite, calculons son module :

$$|H(jf)| = \sqrt{\frac{f^2 + \left(\frac{1-d_{pi}}{2\pi T_s}\right)^2}{f^2 + \left(\frac{1-d_{pi}}{2\pi T_s}\right)^2 - 2\frac{1-d_{pi}}{K}f^2 + \left(\frac{2\pi T_s}{K}\right)^2 f^4}} \quad (5.31)$$

L'expression ci-dessus étant assez compliquée pour que l'on puisse aboutir à une quelconque conclusion, nous nous limitons à quelques observations à son propos :

- $f = 0 \Rightarrow |H(jf)| = 1$
- $f \rightarrow \infty \Rightarrow |H(jf)| \rightarrow 0$, avec une pente $1/f$
- $d_{pi} = 1 \Rightarrow |H(jf)| = \frac{\frac{K}{2\pi T_s}}{f + \frac{K}{2\pi T_s}}$, qui est le module de la fonction de transfert de la PLL d'ordre 1.
- Parce que le terme $(2\pi fT_s)^2 + \left(\frac{1-d_{pi}}{T_s}\right)^2$ apparaît dans le numérateur ainsi que dans le dénominateur, le comportement de $|H(jf)|$ peut être évalué en regardant tout simplement le terme $-2\frac{1-d_{pi}}{K}f^2 + \left(\frac{2\pi T_s}{K}\right)^2 f^4$. Par exemple, la fréquence de -3dB peut se calculer en faisant :

$$f^2 + \left(\frac{1-d_{pi}}{2\pi T_s}\right)^2 = \left(\frac{2\pi T_s}{K}\right)^2 f^4 - 2\frac{1-d_{pi}}{K}f^2 \quad (5.32)$$

Dans le cadre des systèmes PLL, une définition utile est la bande passante en bruit donné par :

$$B_N = \int_0^\infty |H(jf)|^2 df \quad (5.33)$$

Pour une boucle d'ordre 2, B_N peut s'exprimer en fonction de la fréquence naturelle w_n et

du coefficient d'amortissement ξ par : $B_N = \frac{\omega_n}{2} \left(\xi + \frac{1}{4\xi} \right)$.

Maintenant que nous connaissons approximativement le comportement de $|H(jf)|$, il est plus simple d'utiliser des outils numériques pour vérifier l'allure de (5.31) en faisant varier le gain de boucle K et l'emplacement du zéro du filtre d_{pi} . Dans la Fig. 5.23 nous voyons que lorsque K est constant et d_{pi} varie, il existe une variation importante sur le coefficient d'amortissement tandis que la bande passante change peu. Néanmoins, quand nous faisons varier K , le coefficient d'amortissement ne subit pas de variations significatives tandis que la bande passante suit les variations du gain.

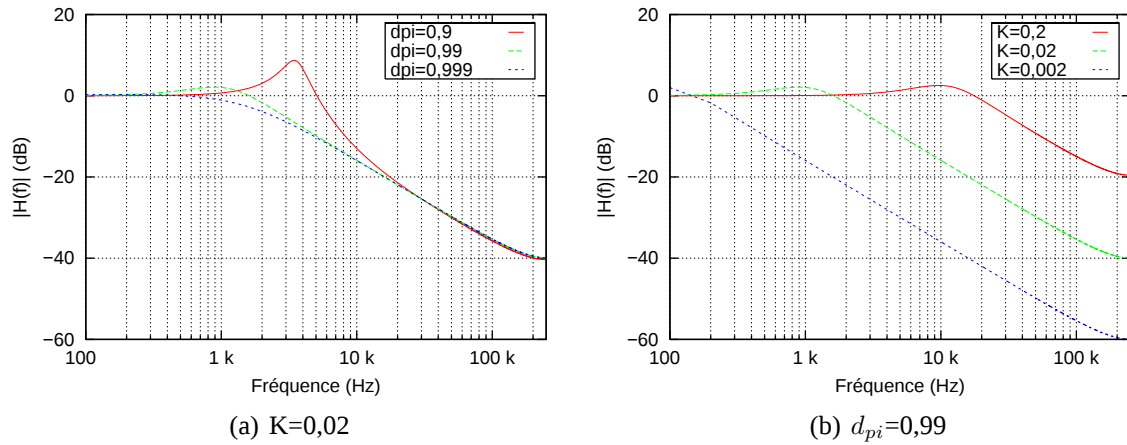


FIG. 5.23 – Réponse fréquentielle de la boucle à verrouillage de phase avec correcteur proportionnel et intégral pour $100 \text{ Hz} < f < 250 \text{ kHz}$ et $f_s=500 \text{ kHz}$ dans les conditions suivantes : a) $K=0,02$ et $d_{pi}=0,9, 0,99$ et $0,999$; b) $d_{pi}=0,99$ et $K=0,2, 0,02$ et $0,002$.

Sur la Fig. 5.24 nous avons tracé les courbes en regard du module de la fonction de transfert en fonction du bruit de phase ($|1 - H(jf)|$). Le comportement d'un filtre passe-haut est observé comme cela a été le cas de la PLL d'ordre 1.

Maintenant considérons la Fig. 5.25 où trois sources de bruit sont représentées :

- S_{RN} : le bruit apparaissant au niveau du signal de référence
- S_{DN} : la contribution de bruit donnée par le détecteur de phase
- S_{PN} : le bruit de phase du VCO.

Les effets dûs aux trois sources sont additionnés d'une façon *rms* pour représenter la

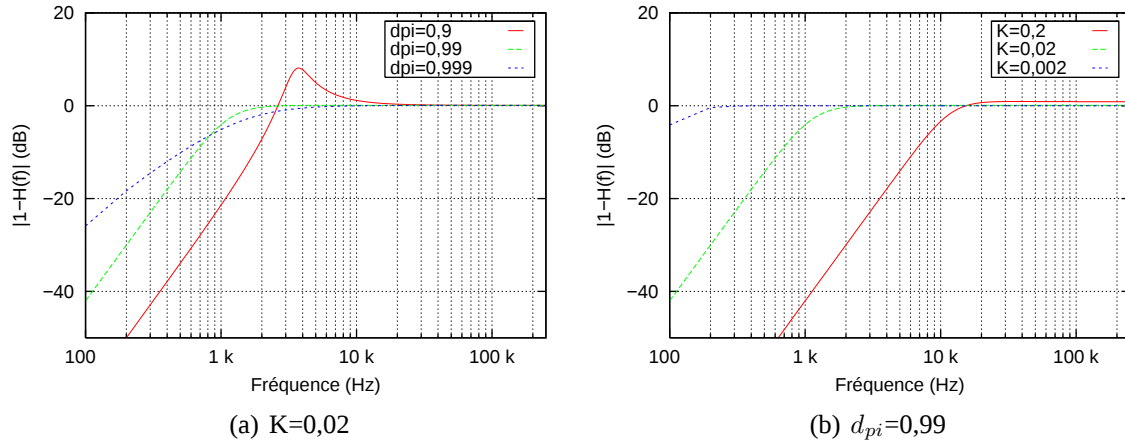


FIG. 5.24 – Réponse fréquentielle de la boucle à verrouillage de phase avec correcteur proportionnel et intégral en fonction du bruit de phase de l'oscillateur pour $100 \text{ Hz} < f < 250 \text{ kHz}$ et $f_s=500 \text{ kHz}$ dans les conditions suivantes : a) $K=0,02$ et $d_{pi}=0,9, 0,99$ et $0,99$. ; b) $d_{pi}=0,99$ et $K=0,2, 0,02$ et $0,002$.

performance de bruit de phase totale du système, ce qui résulte dans l'expression suivante :

$$S_{Ntot}^2 = X^2 + Y^2 + Z^2 \quad (5.34)$$

où

- S_{Ntot}^2 est la puissance du bruit de phase totale à la sortie
- X^2 est la puissance du bruit à la sortie due à S_{RN}
- Y^2 est la puissance du bruit à la sortie due à S_{DN}
- Z^2 est la puissance du bruit à la sortie due à S_{PN}

Ensuite nous vérifions l'influence de chaque terme à la sortie :

$$X^2 = \overline{S_{RN}^2} |H(z)|^2 = \overline{S_{ref}^2} \left| K \frac{z - d_{PI}}{z^2 + z(K - 2) + 1 - Kd_{PI}} \right|^2 \quad (5.35)$$

$$Y^2 = \overline{S_{DN}^2} \left| \frac{H(z)}{K_p} \right|^2 = \overline{S_{pd}^2} \left| \frac{K}{K_p} \frac{z - d_{PI}}{z^2 + z(K - 2) + 1 - Kd_{PI}} \right|^2 \quad (5.36)$$

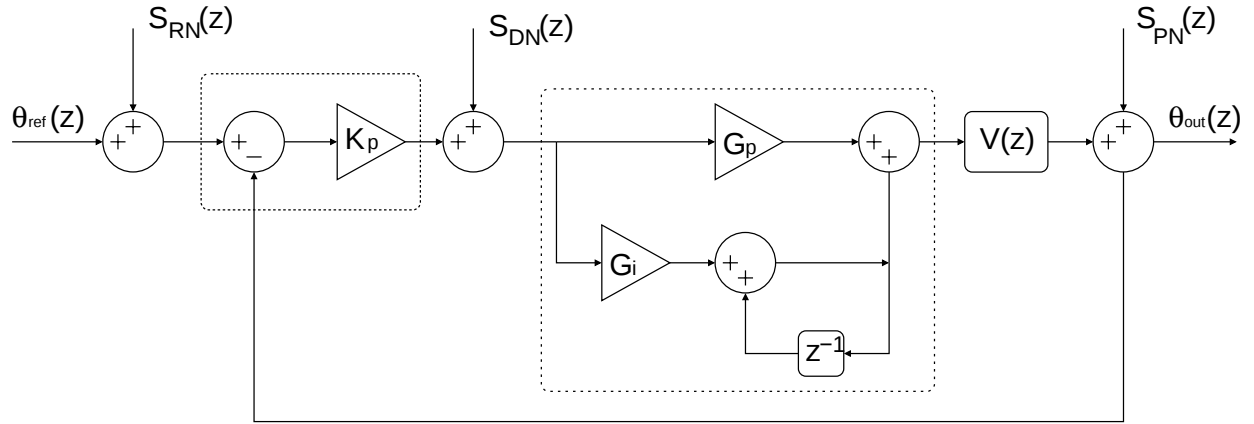


FIG. 5.25 – Schéma synoptique de la boucle à verrouillage de phase avec correcteur proportionnel et intégral considérant le bruit de phase du VCO, le bruit de phase de la source et le bruit ajouté par le comparateur de phase.

$$Z^2 = \overline{S_{PN}^2} \left| \frac{H(z)(z-1)^2}{K(z-d_{PI})} \right|^2 = \overline{S_{vco}^2} \left| \frac{(z-1)^2}{z^2 + z(K-2) + 1 - Kd_{PI}} \right|^2 \quad (5.37)$$

Nous concluons à partir de (5.35), (5.36) et (5.37) que :

- S_{ref} est multiplié par le gain de boucle fermée qui, dans notre cas, diminue en fonction de l'augmentation de la fréquence hors de la bande passante.
- S_{pd} est aussi multiplié par le gain de boucle fermé, mais il est divisé par K_p .
- S_{vco} est multiplié par une fonction dont les pôles sont ceux de la fonction de transfert de la boucle, mais avec deux zéros en $z = 1$. Ces zéros donnent la caractéristique passe-haut de la fonction.
- Enfin on peut dire que le bruit de phase dans la bande passante de la boucle est dû à la référence et au détecteur de phase. En revanche, au-delà de la bande passante, c'est le VCO qui donne la contribution la plus importante.

La stabilité de la boucle se vérifie facilement en regardant le dénominateur de la fonction de transfert (5.24), c'est-à-dire en vérifiant si les pôles sont à l'intérieur du cercle unitaire. De cette façon, le système sera stable si :

$$\left| 1 - \frac{K}{2} \pm j \sqrt{1 - K d_{PI} - \left(\frac{K}{2} - 1 \right)^2} \right| < 1 \quad (5.38)$$

5.1.4 Acquisition

Jusqu'à ce point nous avons fait l'hypothèse que la boucle était accrochée à la phase du signal de référence lorsque les perturbations ont été introduites. Cependant, les conditions initiales ne sont jamais idéales et l'acquisition de la fréquence du signal ne peut pas s'analyser en régime linéaire. Cela se produit aussi lorsque la phase ou la fréquence du signal d'entrée subit un changement important de sorte que l'hypothèse de la linéarité du comparateur de phase n'est plus valable (l'erreur de phase dépasse l'intervalle $[-\pi, +\pi]$ dans le cas du détecteur « *five-port* »). L'analyse de ce phénomène est assez difficile, et la majorité des auteurs choisissent de limiter leurs analyses à l'identification des limites d'opération plutôt que d'effectuer une étude de la boucle fermée en domaine du temps [48, 54]. De notre côté, nous ne saurions nous attarder sur ce sujet au risque d'échapper à notre principal objectif qui est, en effet, la mise en œuvre d'une PLL dont le détecteur de phase est un corrélateur « *five-port* ». Nous nous contentons donc à définir ci-dessous les plages d'opération d'une PLL (Fig. 5.26) :

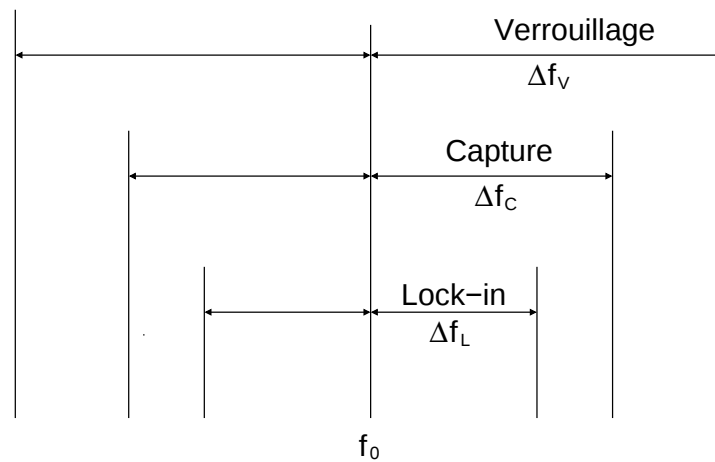


FIG. 5.26 – Acquisition en fréquence

- **Lock-in Range** - C'est l'intervalle de fréquence dans lequel la boucle reste accrochée. Le changement de fréquence du signal du VCO Δf dû à une valeur d'erreur de phase θ_e est donné par $\Delta f = K\theta_e$, où K est le gain de la boucle. Ainsi, pour le cas du corrélateur « *five-port* », la boucle restera en régime linéaire si θ_e se maintient dans $[-\pi, +\pi]$. En conséquence, la *Lock-in range* pour cette boucle sera $\Delta f|_H = \pm K\pi$.
- **Plage de Verrouillage** - C'est la plage de fréquence dans laquelle la boucle restera verrouillée. Autrement dit, si la phase du signal du VCO reste accrochée à celle du signal de référence et l'on varie celle-ci, donc la phase du signal du VCO suivra cette tendance dès que la fréquence du VCO reste dans la plage de verrouillage. La plage d'accord du VCO et la dynamique en tension des circuits qui le précèdent sont les éléments déterminants de ce paramètre.
- **Plage de capture** - Quand un écart de fréquence appliqué à l'entrée de la boucle dépasse la *lock-in range*, la PLL se déverrouille temporairement. Dès que la fréquence de ce signal reste dans la plage de capture, la boucle retrouvera sa condition initiale. Dans le cas contraire, même si la fréquence de ce signal réside dans la plage de verrouillage, il sera impossible de ramener la PLL à la condition d'accrochage. Ce phénomène est présent dans le cas où le filtre de boucle possède une caractéristique passe-bas, de sorte que l'écart de fréquence entre les signaux soit plus élevé que la bande passante du filtre qui ne va présenter aucun signal en sa sortie. Dans le cas de la PLL sans filtre ou avec correcteur proportionnel et intégral, la plage de capture coïncidera avec la plage de verrouillage.

Après avoir effectué ce rappel sur les boucles à verrouillage de phase, nous continuons la description de la PLL, qui est l'objectif partiel de ce travail. Dans cette boucle, un corrélateur « *five-port* » est l'élément comparateur de phase.

5.2 La PLL avec le détecteur de phase « *five-port* »

Dans cette section nous décrivons la boucle à verrouillage de phase réalisée dans le cadre de la thèse rapportée dans ce manuscrit. Le point novateur de cette PLL est l'utilisation d'un corrélateur « *five-port* » jouant le rôle du détecteur de phase. Cette nouvelle approche du problème ouvre une nouvelle perspective : la reconfigurabilité des PLLs hautes-fréquences. Cette flexibilité est issue de la caractéristique mixte du circuit « *five-port* » qui permet de transférer une partie du circuit analogique vers les circuits numériques. La reconfigurabilité du système est une caractéristique recherchée par diverses applications comme la synthèse de fréquence ou la récupération de porteuse demandant un court temps d'acquisition et une bande passante de bruit étroite.

Le schéma synoptique de la boucle à verrouillage de phase est affiché sur la Fig. 5.27. Le comparateur de phase est composé d'un corrélateur « *five-port* » dont les éléments principaux sont une jonction interférométrique, trois détecteurs de puissance, trois convertisseurs analogique-numérique et un circuit de traitement numérique (DSP). Comme nous notons à partir du schéma, le filtre de boucle est implanté dans le même DSP servant au corrélateur « *five-port* ». A la sortie du filtre nous retrouvons un signal numérique qui - avant d'être relié à l'oscillateur contrôlé en tension - est converti en analogique par le biais d'un CNA (convertisseur numérique-analogique).

Nous procédons à une description des éléments de cette PLL dans les sections suivantes.

5.2.1 Comparateur de phase avec un corrélateur « *five-port* »

Le principe de fonctionnement du corrélateur « *five-port* » a été expliqué en détails dans le chapitre 1 où nous avons observé que le rapport complexe entre les signaux reliés aux entrées est déterminé à partir des tensions mesurées aux sorties des détecteurs quadratiques en utilisant (2.31), que nous récrivons ci-dessous :

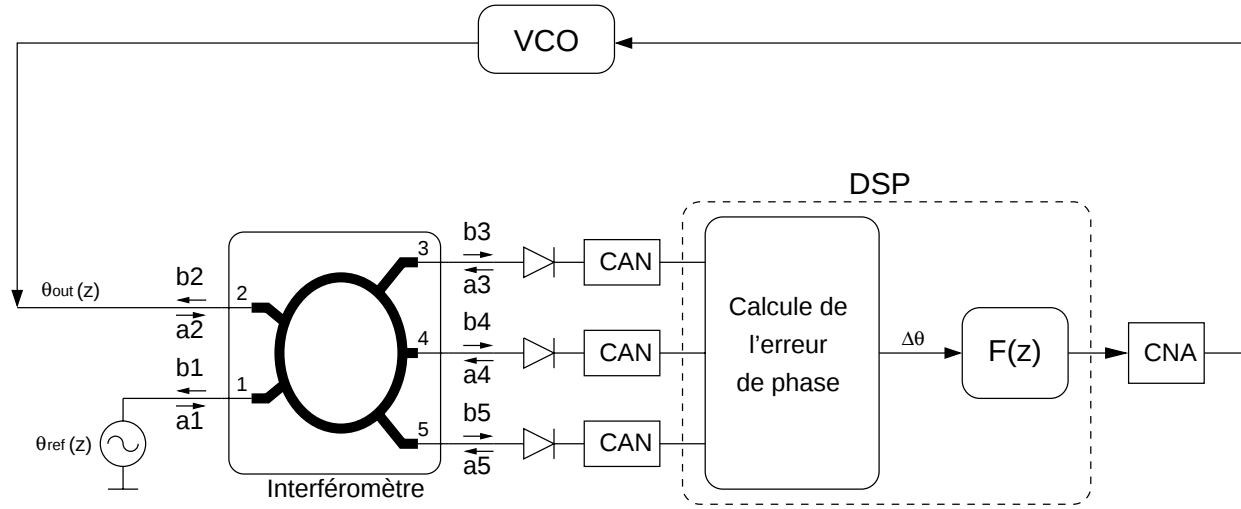


FIG. 5.27 – Schéma synoptique de la boucle à verrouillage de phase utilisant un corrélateur « five-port » comme comparateur de phase.

$$z(n) = rv_3(n) + sv_4(n) + tv_5(n) \quad (5.39)$$

Dans le cadre de la boucle à verrouillage de phase simple, notre centre d'intérêt est la phase de $z(t)$ que nous obtenons en faisant :

$$\Delta\theta(n) = \arctan \frac{z_Q(n)}{z_I(n)} \quad (5.40)$$

où $z_I(n)$ et $z_Q(n)$ sont les composantes de la représentation complexe rectangulaire de $z(t)$.

Les équations ci-dessus sont résolues par le DSP du circuit. Avant de sommer les tensions comme il est indiqué en (5.39) il faudra les corriger par l'algorithme décrit dans le chapitre 3, c'est pourquoi il a été nécessaire choisir un DSP capable de réaliser les opérations du corrélateur « five-port », le filtrage et la mise-à-jour de la boucle dans un cycle d'horloge. La durée d'un cycle ($2 \mu s$) a été choisie de sorte à garantir une boucle avec une bande passante confortable.

La résolution de (5.40) dans le domaine numérique nous permet de concevoir un comparateur de phase linéaire dans une plage de 2π rad. Nous avons mesuré sa caractéristique en appliquant deux signaux aux entrées du comparateur de phase. Le premier étant la référence

avait sa fréquence fixée à 2 GHz tandis que le deuxième, à la même fréquence, avait sa phase modulée par un signal en dent-de-scie d'amplitude 1 V et de fréquence 1 kHz. L'indice de la modulation de phase était π rad/V, ce qui a permis d'obtenir un signal avec une phase variant linéairement entre $[-\pi, +\pi]$. En mesurant la tension à la sortie du CNA relié au DSP, nous pouvons tracer la caractéristique du comparateur de phase comme illustré sur la Fig. 5.28. Nous voyons que le gain du détecteur de phase est $\frac{2,6}{2\pi}$ V/rad.

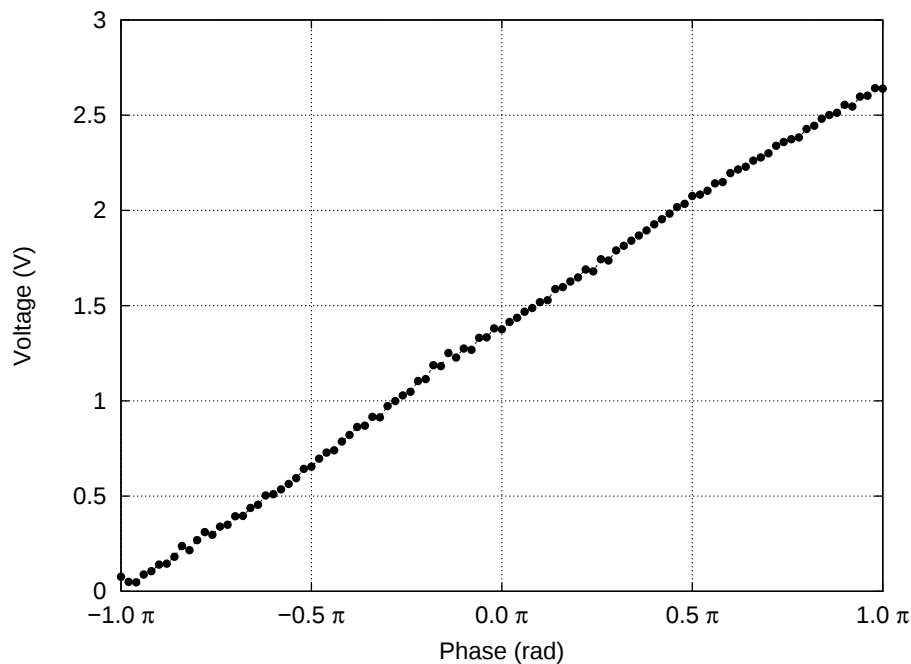


FIG. 5.28 – Caractéristique mesurée du comparateur de phase

Les composants du corrélateur « *five-port* », notamment le circuit interférométrique, les détecteurs de puissance, les CANs, le CNA et le DSP, se trouvent décrits par la suite ci-après.

Le circuit interférométrique et les détecteurs de puissance

Le circuit interférométrique utilisé a été un anneau à cinq branches réalisé en technologie micro-ruban comme celui de la Fig. 5.29. Il réalise l'addition vectorielle des signaux reliés aux accès 1 et 2 et sort trois signaux aux bornes 3, 4 et 5 avec différents angles de phase.

Le dimensionnement de l'anneau à cinq branches en technologie microruban a été

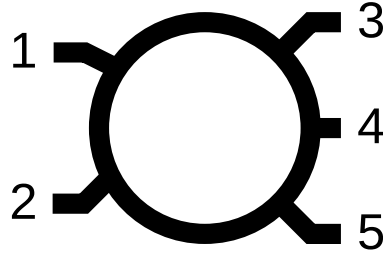


FIG. 5.29 – Anneau à cinq branches

décrit dans plusieurs travaux [9, 61]. Il consiste à définir la longueur électrique θ_A et l'impédance caractéristique Z_A des lignes entre deux accès de l'anneau. Ces grandeurs sont calculées à partir de [34] :

$$\theta_A = \frac{l_A}{\lambda} 360^\circ = \arccos \frac{1}{4} \approx 75,5^\circ \quad (5.41)$$

$$Z_A = \frac{\sqrt{3}}{2 \sin \theta_A} Z_0 \approx 44,7 \Omega \quad (5.42)$$

où λ est la longueur d'onde du signal, l_A est la longueur de la ligne et Z_0 est l'impédance caractéristique des lignes d'accès à l'anneau, soit 50Ω .

L'anneau a été construit sur un substrat du type FR4 avec les caractéristiques suivantes :

- Matériel du diélectrique : époxy
- Épaisseur du diélectrique : $h=1,59 \text{ mm}$
- Permittivité du diélectrique : $\epsilon_R=4,7$
- Pertes diélectriques : $\tan(\delta)=0,02$
- Conducteur double-face cuivré
- Épaisseur du cuivre : $e_c=35 \mu\text{m}$

De cette manière nous avons obtenu (après avoir optimisé sur ADS) les dimensions de lignes suivantes :

- Largeur des lignes de 50Ω : $2,85 \text{ mm}$
- Largeur des lignes de l'anneau $44,7 \Omega$: $2,96 \text{ mm}$

Sur les Figs. 5.30 et 5.31, nous avons tracé respectivement les modules du coefficient de réflexion mesuré à l'entrée 1 et du coefficient de transmission mesuré entre les accès 1 et 2 de l'anneau à cinq branches. Notons que le circuit est bien adapté ($S_{11} < -15$ dB) dans une bande d'environ 700 MHz autour de 2 GHz et que $S_{21} \approx -6$ dB comme il a été prévu théoriquement dans [9, 34].

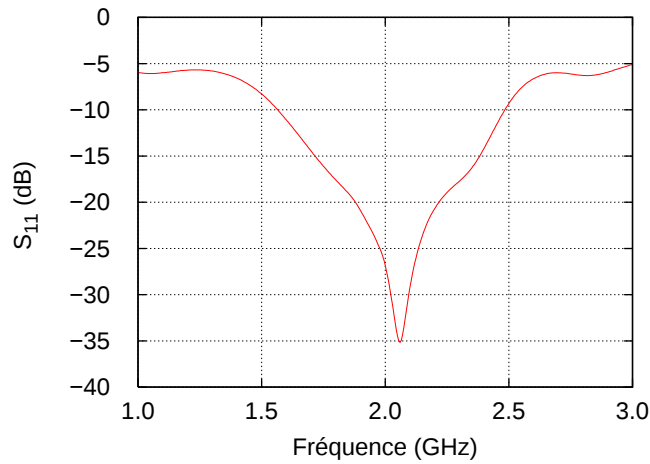


FIG. 5.30 – Module du coefficient de réflexion mesuré à l'entrée 1 de l'anneau à cinq branches

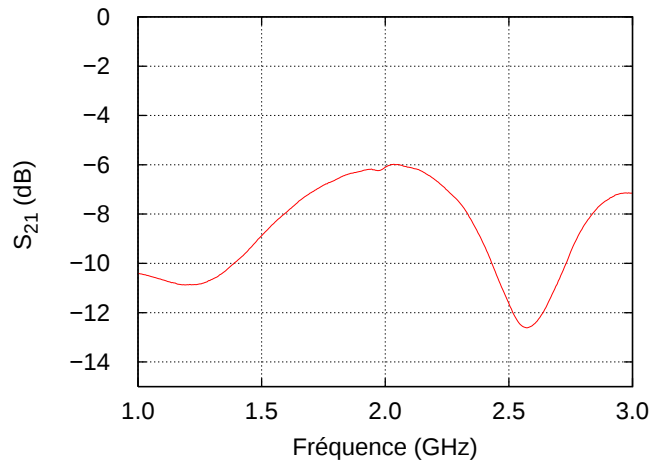


FIG. 5.31 – Module du coefficient S_{21} de l'anneau à cinq branches

Aux trois sorties de l'anneau, nous avons relié les détecteurs de puissance pour récupérer les composantes basses-fréquences servant à estimer la différence de phase des signaux hyperfréquences. Ces détecteurs, dont le schéma est affiché sur la Fig. 5.32, ont été étudiés

dans le chapitre 3. Chaque détecteur utilise une diode Shottky d'Agilent HSMS2850 qui est l'élément non-linéaire du circuit. La composante basse-fréquence du courant traversant la diode - issue de son comportement quadratique prédominant - et la résistance de $50\ \Omega$ développera une tension sur la résistance de sortie ($68\ \text{k}\Omega$) dont la valeur est fonction linéaire des puissance des signaux RF (au moins dans la zone de détection quadratique). La bande passante de ces détecteurs, calculée à partir de (3.13), est d'environ 325 kHz. Remarquons que par rapport au détecteur étudié dans le chapitre 3, nous avons ajouté un *stub* syntonisé en 2 GHz dont la fonction était d'améliorer le filtrage du signal RF en sortie, évitant ainsi que des changements d'impédance (mouvement de câbles, etc.) reliés à la sortie des détecteurs n'interviennent sur les valeurs mesurées.

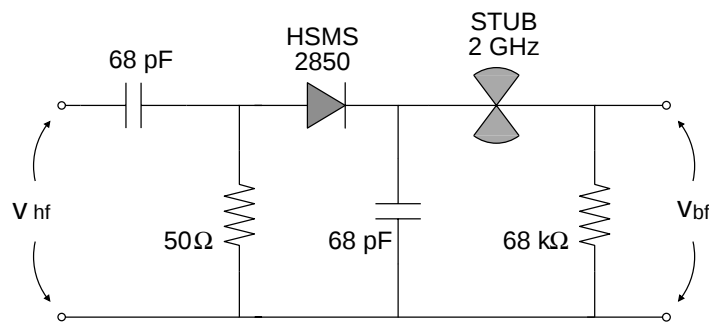


FIG. 5.32 – Détecteur de puissance du comparateur de phase « *five-port* ».

Les trois détecteurs ont été caractérisés dans la plage de puissance $[-20\text{dBm}, +10\text{ dBm}]$ en utilisant le banc de mesure illustré sur la Fig. 5.33. La pente de puissance a été fournie par le générateur Marconi 2030 pendant que le générateur relié à l'accès 2 (Agilent E4432B) était éteint. Les tensions aux sorties de détecteurs ont été mesurées par la carte d'acquisition PCI 6110E de *National Instruments*. Les données acquises ont été traitées par un *script* MATLAB (le code du *script* se trouve dans l'annexe D.1) qui met en œuvre l'algorithme de linéarisation décrit dans le chapitre 3 et dont l'objectif est de trouver les coefficients du polynôme qui étend la zone quadratique du détecteur. Ces coefficients se trouvent dans la table 5.1.

Les tensions mesurées avant et après correction sont affichées sur la Fig. 5.34. Sur la

	Détecteur 1	Détecteur 2	Détecteur 3
b_1	10,035	9,998	9,742
b_2	-41,355	-46,031	-41,305
b_3	118,609	160,429	121,458
b_4	-142,697	-245,582	-148,379

TAB. 5.1 – Coefficients du polynôme d’extension de la région de détection quadratique des détecteurs de puissance

même figure nous avons tracé les rapports de tensions (pente de la courbe) entre deux points consécutifs. Notons que jusqu’à -15 dBm les détecteurs fonctionnent dans la zone quadratique et qu’au delà de cette valeur les tensions mesurées ne suivaient plus la pente de puissance avant la procédure de correction. Les points très écartés de la tendance des courbes situés à environ -7 dBm et +4 dBm sont expliqués par des commutations des circuits du générateur.

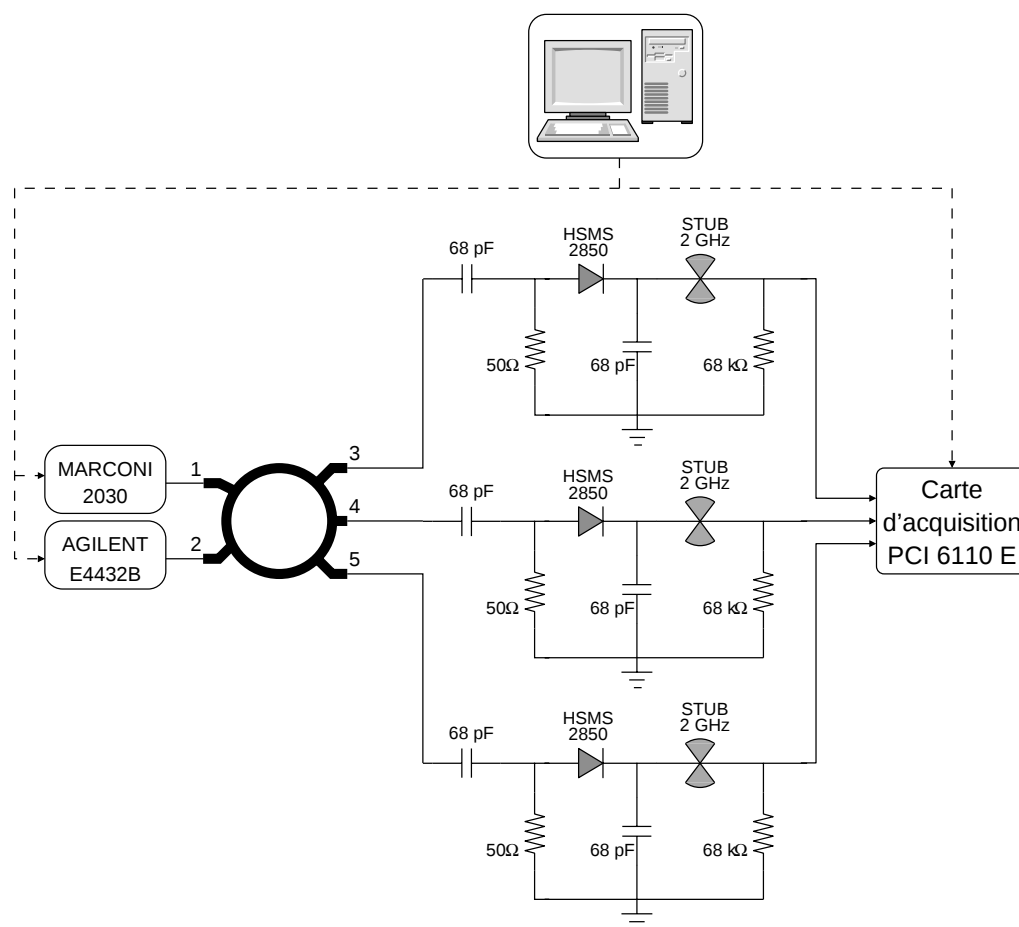
Pour caractériser le corrélateur nous avons utilisé le même banc de mesure qui a servi à linéariser les détecteurs. Le générateur Marconi 2030 a été programmé pour fournir un signal de 0 dBm à 2 GHz alors que le générateur Agilent E4432B fournissait un signal de même puissance mais décalé de 10 kHz. Avec le système d’acquisition PCI 6110E programmé pour échantillonner à un taux de 1 MS/s, 500 points ont été acquis et sauvegardés. Ces données, qui sont affichées sur la Fig. 5.35, ont servi d’entrée au *script* MATLAB qui met au point la méthode de caractérisation décrite dans le chapitre 2. Les coefficients de calibrage de l’anneau sont exposés dans la table 5.2.

Coefficient	Réel	Imaginaire
r	6,33	1,51
s	-13,21	6,02
t	1,77	-9,49
k	-0,36	1,15

TAB. 5.2 – Coefficients de calibrage de l’anneau à cinq branches

La photographie de l’anneau cinq branches réalisé en technologie micro-ruban avec les détecteurs de puissances montés sur le même circuit est montrée sur la Fig. 5.36.

Passons maintenant au circuit d’interface entre les détecteurs de puissance et le DSP.

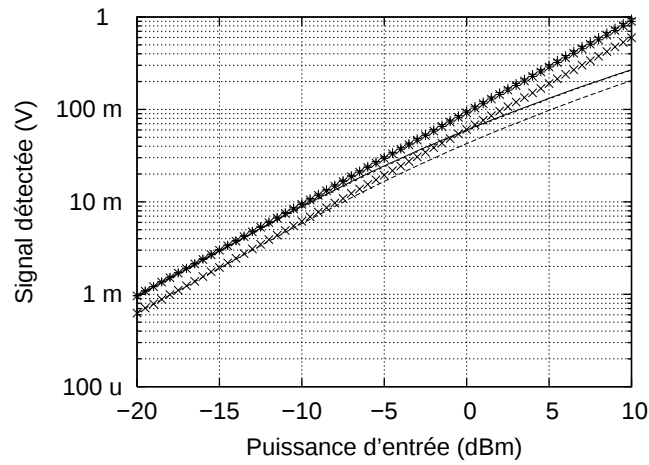
FIG. 5.33 – Banc de mesure utilisé pour caractériser le corrélateur « *five-port* »

CAN et CNA

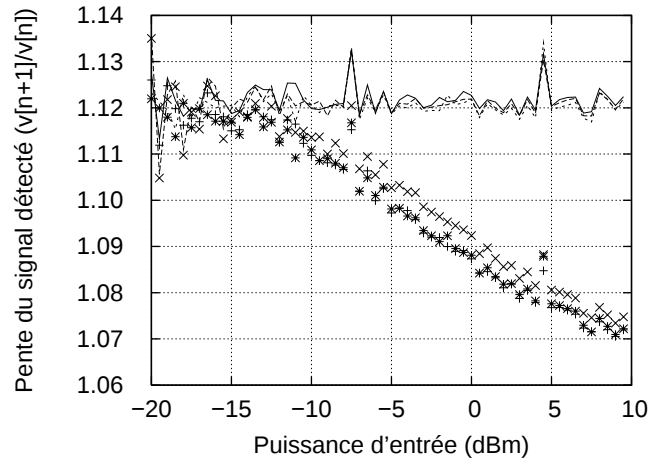
Nous avons observé précédemment que la détermination de l'erreur de phase avec un système « *five-port* » est effectuée par un DSP en domaine numérique à partir des valeurs de tension mesurées aux sorties des détecteurs de puissance. C'est pourquoi il faut un élément d'interface, notamment un CAN.

Nous avons choisi une carte de conversion analogique en numérique fournie par Texas Instruments, la « *THS1206 evaluation module* », qui est basée sur le circuit intégré THS1206 et est entièrement compatible avec le DSP TMS320C6711.

Le CAN THS1206, dont le diagramme de blocs est illustré sur la Fig. 5.37, est un convertisseur analogique-numérique CMOS, à basse consommation et 12 bits qui peut échantillonner



(a) Tension mesurée avant et après correction



(b) Rapports de tension avant et après correction

FIG. 5.34 – Valeurs et rapports de tension mesurés aux sorties des détecteurs de puissance avant et après correction entre -20 dBm et +10 dBm.

à 6 MS/s. Ses quatre entrées sont échantillonnées simultanément et peuvent être configurées pour opérer de façon asymétrique ou différentielle. Les données acquises sont sauvegardées dans une FIFO qui peut emmagasiner jusqu'à 16 codes binaires, permettant ainsi des transferts de données plus efficaces.

La carte d'évaluation ajoute les composants nécessaires pour que le convertisseur opère avec le DSP TMS3206C6711 [62]. Pour cela, on utilise les signaux $\overline{CE2}$, $\overline{SDCAS}$, $\overline{SDWE}$, $EA20$, $EA21$ et EXT_INT4 , c'est-à-dire que pour lire ou écrire une donnée à partir ou dans le THS1206 il faut adresser une position de mémoire telle que :

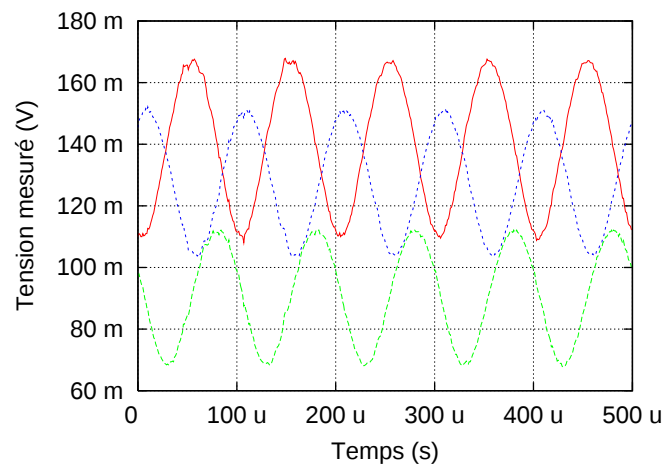


FIG. 5.35 – Tensions mesurées aux sorties des détecteurs de puissance pendant la procédure de caractérisation du corrélateur « *five-port* »

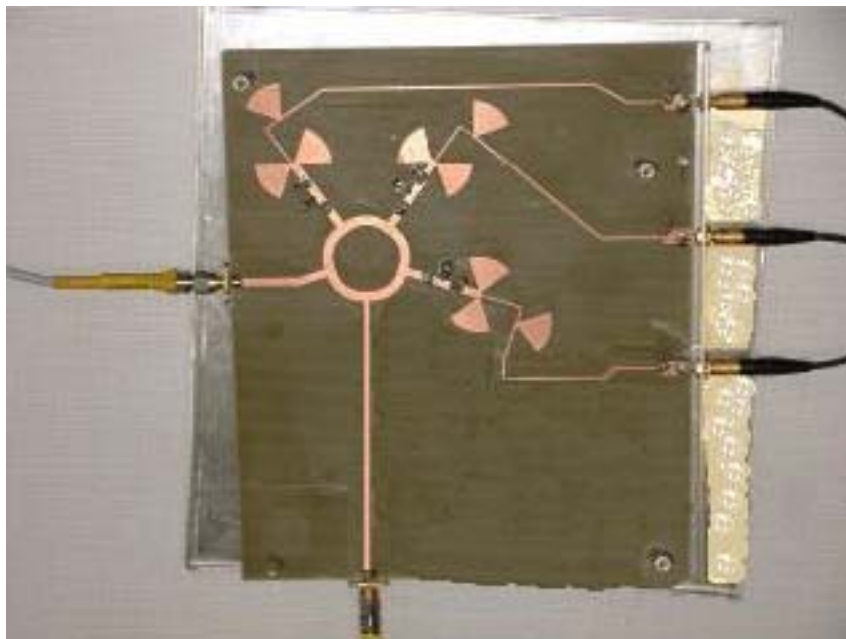


FIG. 5.36 – Schéma synoptique du montage expérimental

(1010 XXXX XX00 XXXX XXXX XXXX XXXX XXXX)_B.

On a choisi donc l'adresse A0000000_H.

Une difficulté mineure concernant la carte d'évaluation existe et peut causer des faux diagnostics : l'impédance des entrées est égale à $50\ \Omega$, ce qui est une condition de projet peu désirable pour les circuits dont les signaux de sortie sont disponibles sous la forme de

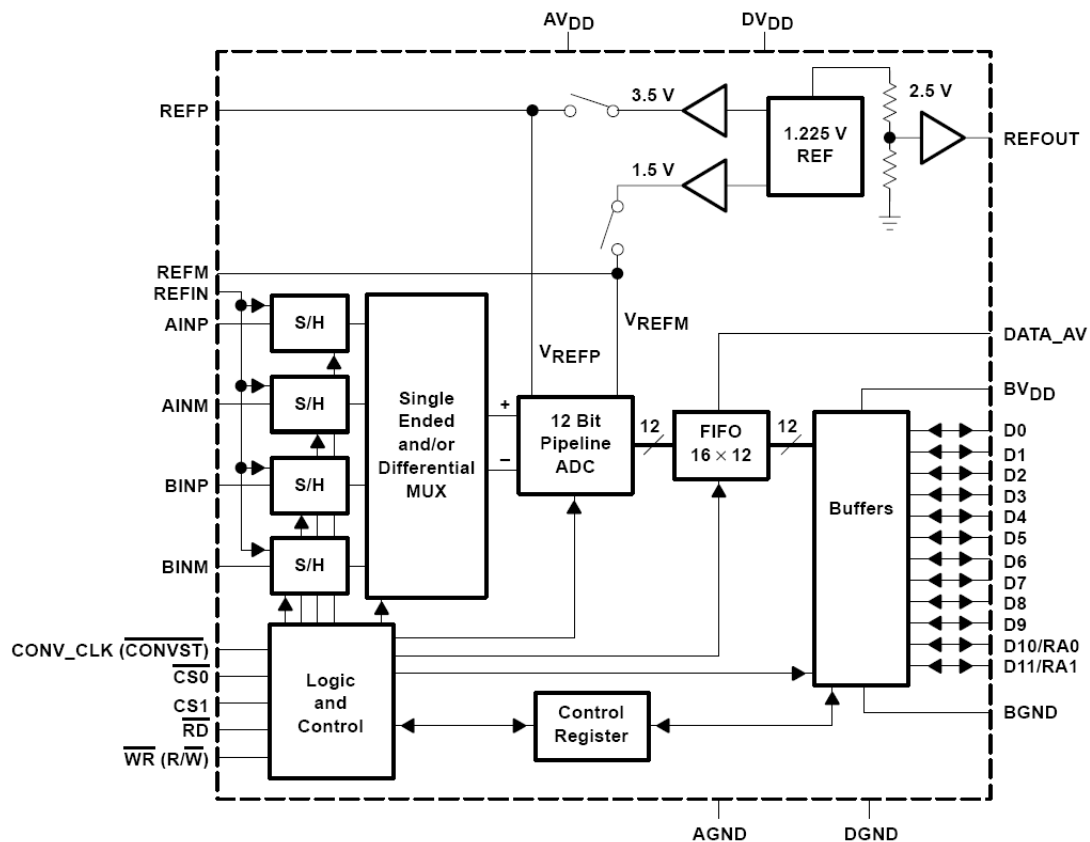


FIG. 5.37 – Diagramme de blocs du convertisseur THS1206

tension. Suite à cette difficulté, il a fallu ajouter des circuits « *buffers* » entre les détecteurs de puissance et les CANs.

Numérique en analogique

Pour faire varier la phase de sortie de l'oscillateur contrôlé en tension il faut appliquer un signal de tension à son entrée. Ce signal doit être, en réalité, le signal de sortie du filtre de la boucle, qui est dans notre cas implémenté par logiciel dans le DSP. Il faut donc un convertisseur numérique analogique.

Texas Instruments ne fournissait pas de cartes totalement compatible avec le « *Starter kit TMS3260C6711* », ce qui a rendu nécessaire la réalisation de notre propre carte. Nous avons sélectionné le convertisseur TLV5619 (Fig. 5.38) dont les principales caractéristiques

sont : 12 bits de résolution, une interface parallèle compatible avec la famille TMS320, une tension d'opération entre 2,7 V et 5,5 V et une entrée « *double buffered* » pour permettre de le mettre à jour de façon asynchrone.

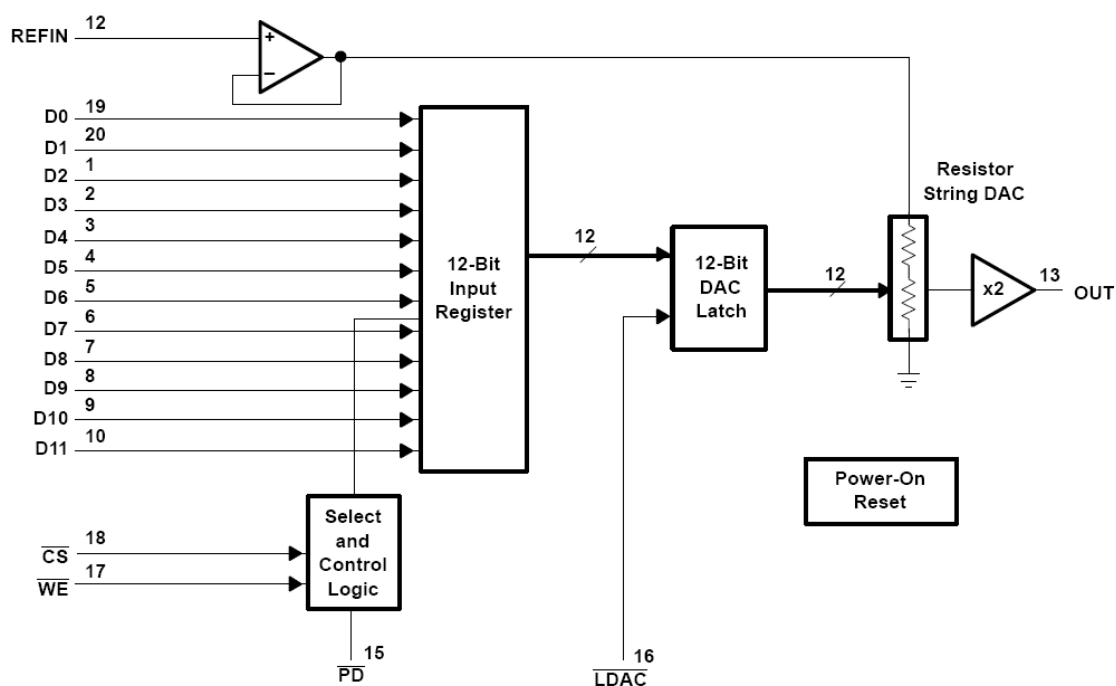


FIG. 5.38 – Diagramme de blocs du convertisseur TLV5619

La carte construite, dont le schéma est présenté sur la Figure 5.39, contient en dehors du circuit intégré TLV5619 lui-même, les circuits nécessaires à réaliser le décodage d'adresse, la source d'alimentation 3,3 V et un circuit pour conditionner le signal de sortie du convertisseur dans la gamme de variation souhaitée. Ce circuit de conditionnement convertit l'intervalle de tension 0- 2,6 V dans l'intervalle $18,5 \text{ V} \pm 12 \text{ mV}$.

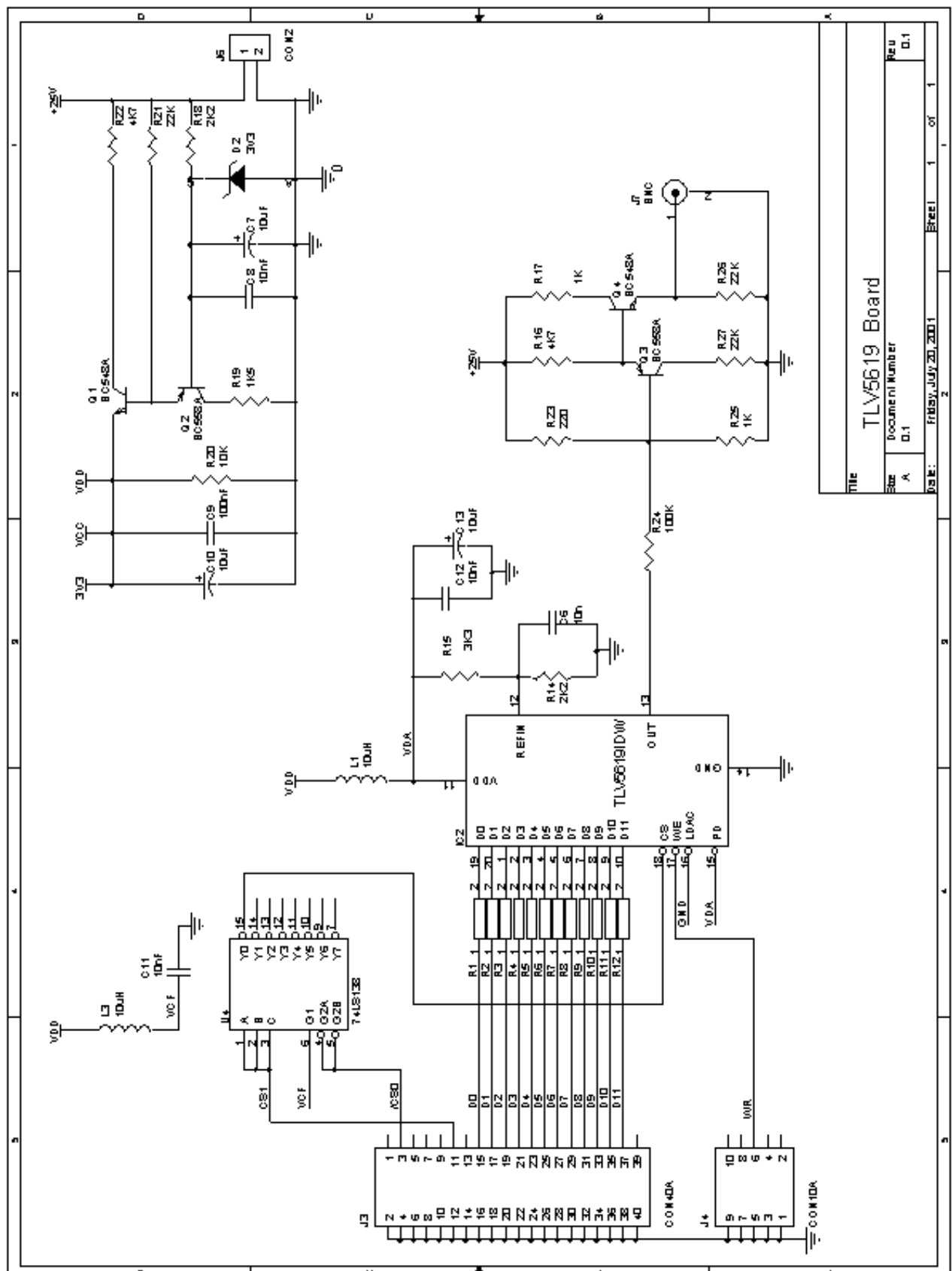


FIG. 5.39 – Circuit de la carte de conversion de numérique en analogique

Pour profiter des circuits de décodage d'adresse de la carte THS1206, l'adresse A0F00000_H a été choisie pour accéder au convertisseur numérique/analogique. Suite à la dégradation du bruit de phase du VCO causée par des mauvais filtrages du signal d'alimentation, nous avons construit deux versions de layout. Ainsi, en filtrant bien les sources DC et en optimisant les chemins des pistes nous avons réussi à neutraliser les problèmes et atteindre une performance assez satisfaisante. Le layout final est montré sur la Figure 5.40.

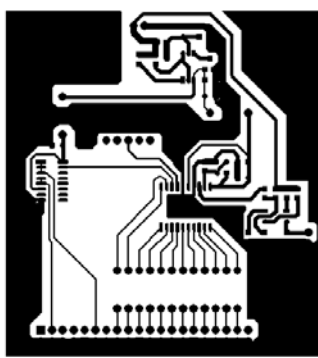


FIG. 5.40 – Layout de la carte de conversion de numérique en analogique

Le circuit de traitement numérique TMS320C6711

Le DSP TMS320C6711 est un processeur de signaux numériques assez sophistiqué qui possède huit unités fonctionnelles indépendantes et 32 registres tout usage avec une longueur de mot de 32 bits. Ces unités fonctionnelles sont composées par quatre unités de logique et arithmétique (ULAs) en virgule flottante/fixe, deux ULAs en virgule fixe et deux multiplicateurs en virgule flottante/fixe. Son diagramme de blocs est montré sur la Fig. 5.41.

L'architecture de mémoire interne du TMS320C6711 est basée sur une mémoire tampon à deux niveaux. Le niveau 1 est divisé entre mémoire tampon de programme (32 kbit) et de données (32 kbits) tandis que le niveau 2 consiste en un espace de mémoire de 512 kbits partagés entre mémoire de programme et de données, pouvant être configuré comme mémoire tampon, SRAM ou une combinaison des deux.

Concernant les périphériques, le TMS320C6711 inclut deux portes séries multi-canaux,

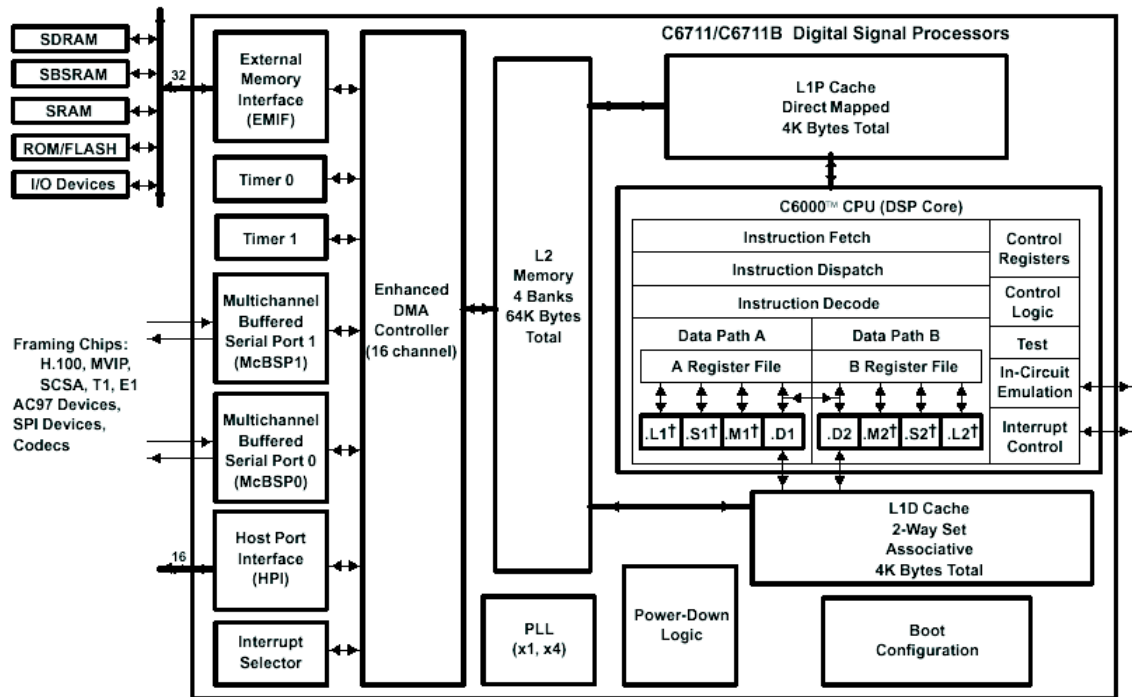


FIG. 5.41 – Le diagramme de blocs du DSP TMS320C6711

deux temporisateurs universels, une interface de centre serveur, seize niveaux d'interruption, un contrôleur d'accès direct à la mémoire et une interface pour la mémoire externe.

Traitement numérique

Pour aboutir à la détermination de l'erreur de phase dans le délai le plus court, nous avons mis en place la technique de tables de correspondance (LUTs) décrite dans le chapitre 4 suivi d'un algorithme pour le calcul rapide de la fonction $\arctan(x)$.

Pour générer les tables associant les codes correspondant aux tensions détectées il faut connaître la dynamique des CANs et définir la résolution des tables. En ce qui concerne les CANs, nous avons signalé précédemment que la résolution du THS1206 était 12 bits, cependant la carte d'évaluation imposait la dynamique de tension aux entrées de ± 1 V. Sachant que les détecteurs de puissance fournissent toujours des tensions positives et que dans l'application concernée elles ne dépassent jamais 0,5 V, nous disposons en réalité d'une dynamique utile de 10 bits. De plus, le bus de données du DSP TMS320C6711 est de 32

bits, par conséquent il est raisonnable que le choix de la résolution des tables soit 16 bits, de sorte qu'une seule opération de lecture dans la mémoire transportera les composantes réelle et imaginaire des valeurs de tension corrigées par les constantes complexes de calibrage vers les registres du processeur. Nous optimisons ainsi le temps de calcul.

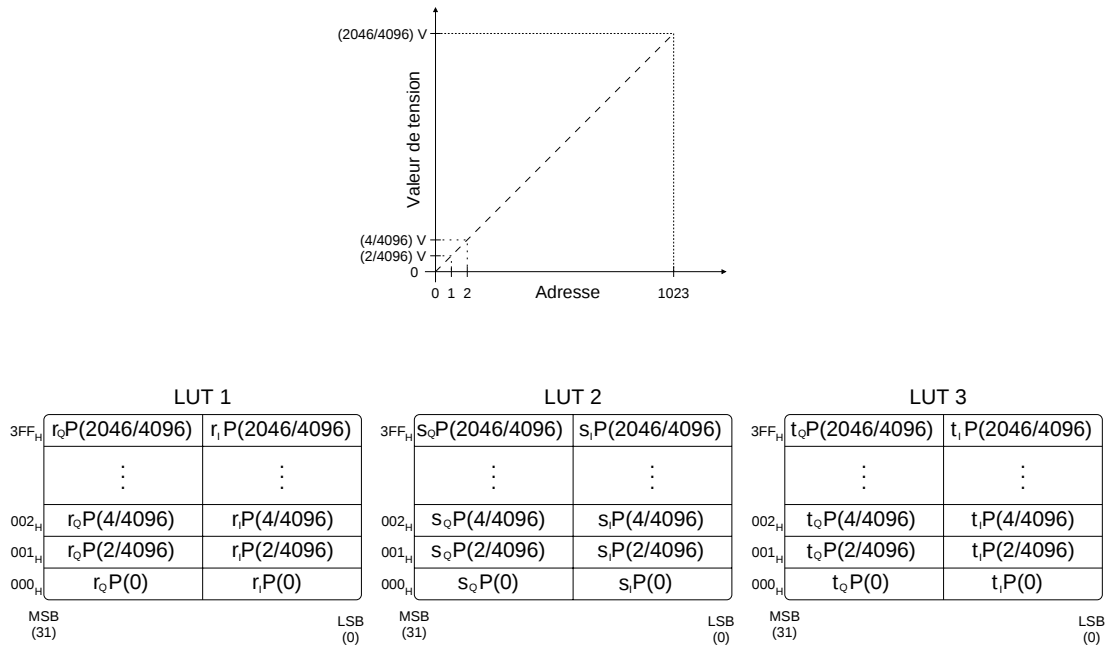


FIG. 5.42 – Tables de valeurs de tension entre 0 et $\frac{2046}{4096}V$ corrigées par la fonction de Potter (3.3) et normalisées par des constantes de calibrage

En ce qui concerne le calcul de l'erreur de phase, il convient d'y appliquer un algorithme rapide pour résoudre (5.40). Pour les processeurs sans implantation matérielle d'un multiplicateur, l'algorithme CORDIC est le plus efficace [63, 64, 65]. Dans le cas contraire, des solutions comme les tables de correspondance deviennent plus intéressantes [66]. Le DSP TMS320C6711 peut multiplier des valeurs représentées en virgule fixe ou flottante dans un délai très court, nous imposant ainsi le choix des LUTs pour le calcul de l'erreur de phase.

Lorsqu'on pense aux tables de correspondance, la première idée qui nous parvient à l'esprit est d'utiliser des LUTs linéaires, soit stocker N valeurs en mémoire correspondantes à N entrées possibles. Dans le cas de la fonction $\arctan(x)$ cette solution se montre inefficace vis-à-vis de la caractéristique fortement non-linéaire de la fonction trigonométrique comme

nous pouvons apercevoir à partir de la Fig. 5.43. Ce choix demandera des tables de très grande capacité pour préserver une résolution moindre sur tout le cercle trigonométrique. Toutefois, cette non-linéarité est faible lorsque $x < 1$ (zoom sur la Fig. 5.43), ce qui nous inspire à trouver un algorithme qui fasse une réduction d'octant avant de chercher les valeurs sur les tables.

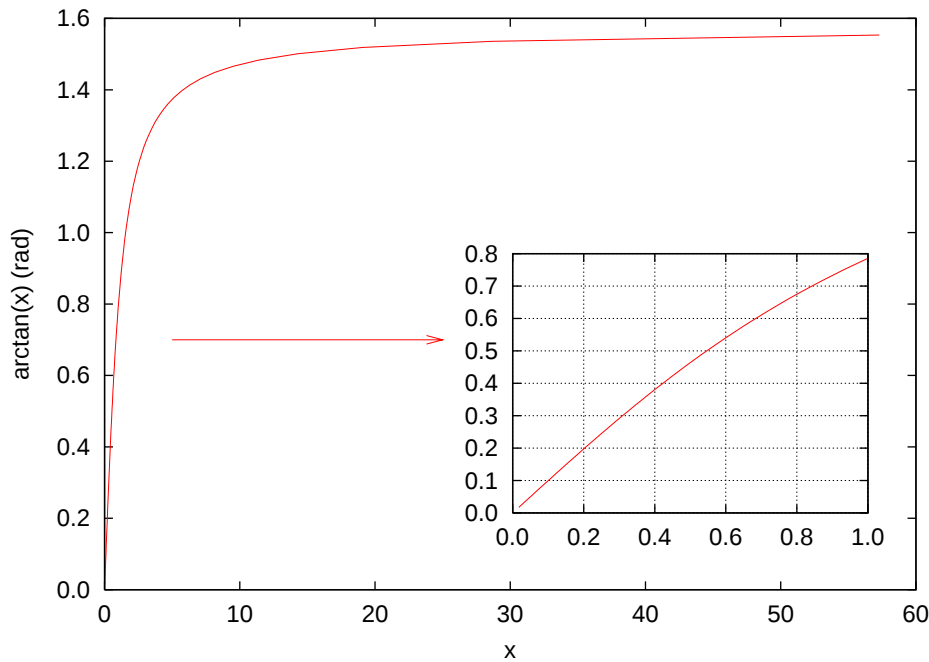


FIG. 5.43 – Fonction $\arctan(x)$ pour $0 < \arctan(x) < \frac{\pi}{2}$

L'algorithme mis en œuvre décrit dans le diagramme de flux sur la Fig. 5.44 reçoit comme entrée les composantes cartésiennes (z_I et z_Q) du vecteur dont nous voulons connaître la phase. Dans un premier temps nous vérifions les signaux de z_I et de z_Q pour identifier le quadrant où se trouve le vecteur $\vec{z}$. Ensuite, pour profiter de la linéarité de $\arctan(x)$ entre 0 et $\frac{\pi}{4}$ et du fait qu'il s'agit d'une fonction impaire, nous testons si $|z_Q| > |z_I|$. Si la réponse est positive, nous calculons $x = \frac{|z_I|}{|z_Q|}$, faisant ainsi la réduction partielle au premier octant. Dans le cas contraire nous procédons comme d'habitude, soit nous effectuons le rapport entre la partie imaginaire et la partie réelle, $x = \frac{|z_Q|}{|z_I|}$. Finalement, la valeur de l' $\arctan(x)$ est récupérée dans la table et une valeur de correction d'octant y est ajoutée.

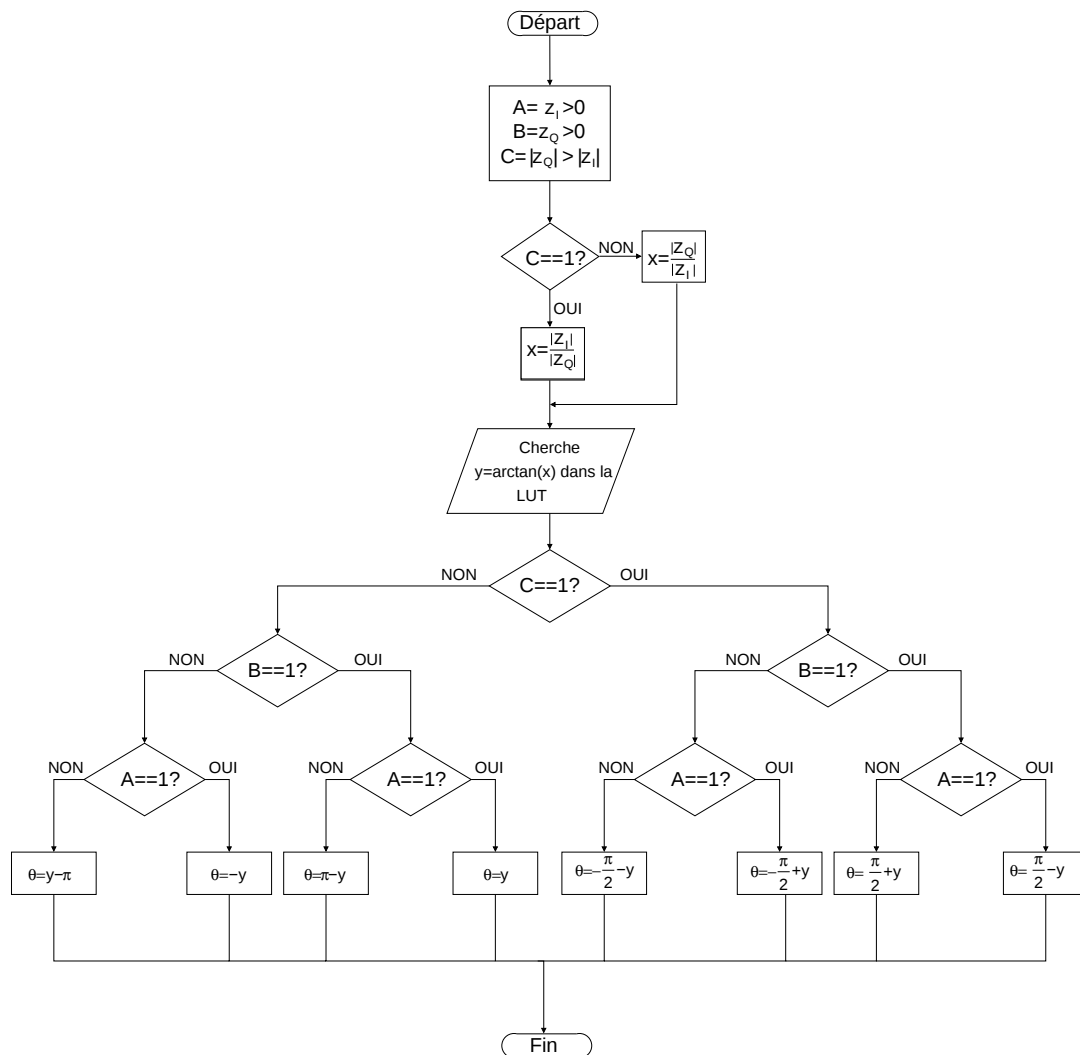


FIG. 5.44 – Diagramme de flux de l'algorithme de détermination de l'arctan(x)

Dans l'implantation en DSP, puisque nous disposons suffisamment de mémoire, nous avons construit huit tables, chacune correspondant à un octant. De ce fait, l'adresse d'une position de mémoire était composée de la valeur de x (LSB) et de trois bits identifiant l'octet comme illustré sur la Fig. 5.45.

5.2.2 Caractéristiques du VCO

L'oscillateur contrôlé en tension choisi à été le PSO-2000A fabriqué par *Minicircuits* dont les caractéristiques rencontrées sur sa feuille de spécification sont résumées ci-dessous :

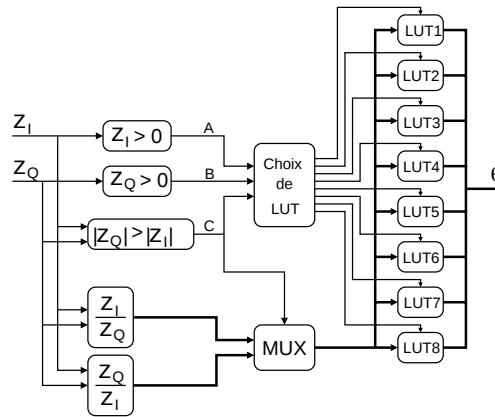
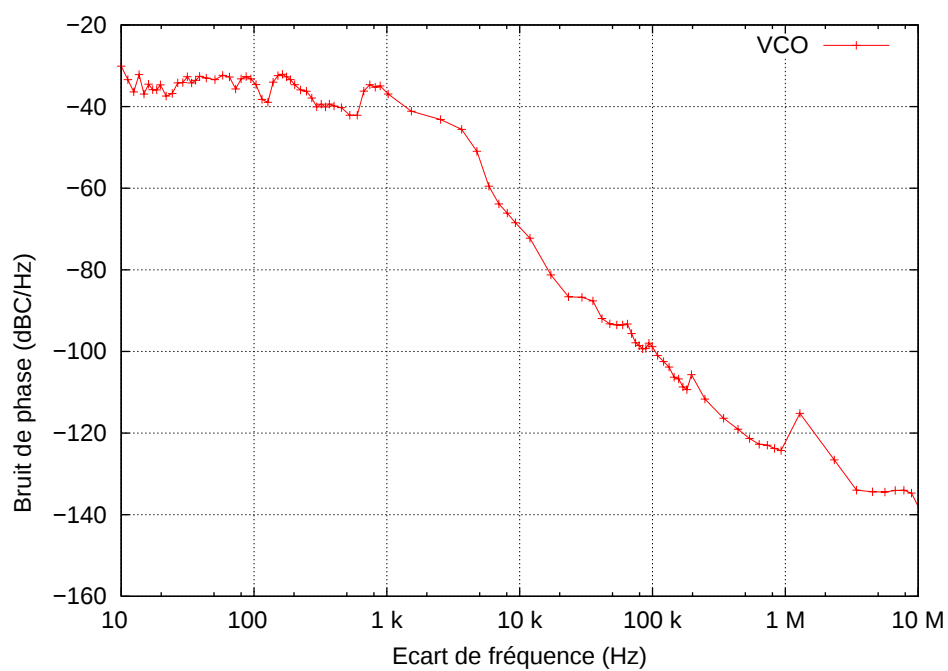


FIG. 5.45 – Diagramme de bloc de l'algorithme de détermination de l'arctan(x) implanté dans le DSP TMS320C6711

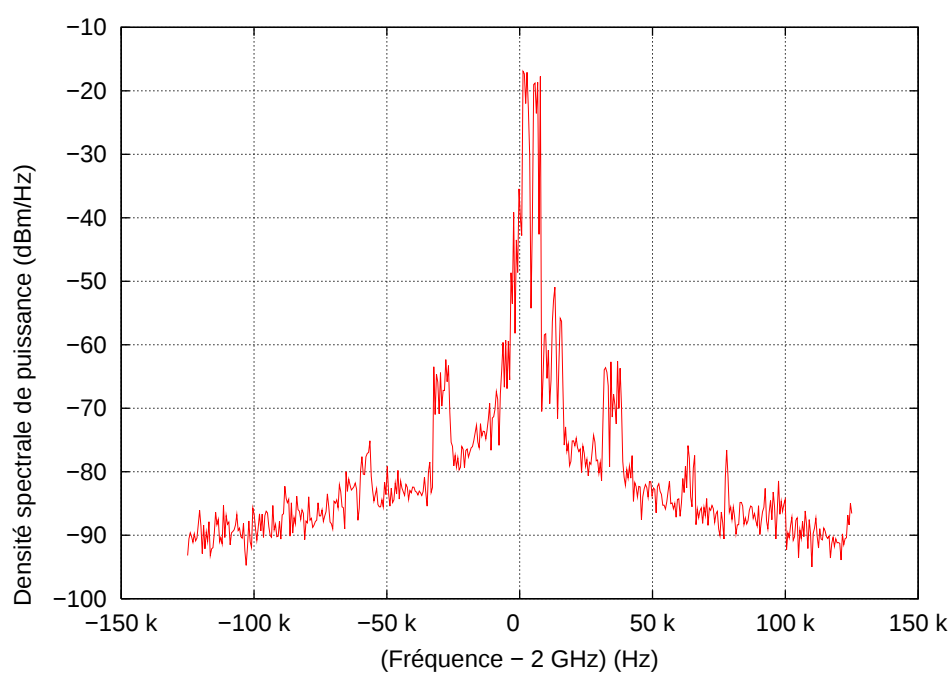
- Fréquence de fonctionnement : 1370 – 2100 MHz
- Puissance de sortie : 11,8 dBm
- Tension de syntonie : 0,5 - 20 V
- Bruit de phase (dBc/Hz) : -70 @ 1 kHz ; -97 @ 10 kHz ; -117 @ 100 kHz ; -137 @ 1 MHz
- Sensibilité (K_v) : 30 - 45 MHz/V

Avant d'utiliser ce VCO dans la PLL, nous avons mesuré son bruit de phase en utilisant un analyseur de signal FSIQ 40 de ROHDE & SCHWARZ lorsque la tension de contrôle a été fixé en 18,5 V, ce qui correspond à la fréquence de 2 GHz. La courbe de bruit de phase et le spectre sont affichés sur la Fig. 5.46.

La première constatation est évidente si l'on compare le bruit de phase mesuré avec celui de la spécification. Il existe plus de 30 dB d'écart à 1 kHz de la fréquence centrale et environ 20 dB pour les déviations supérieures. Cette régression de performance est attribuée surtout aux bruits parasites de la source d'alimentation et des interférences électromagnétiques issues des circuits numériques installés proches du VCO. Nous avons aussi constaté une instabilité de long terme sur la fréquence de cet oscillateur qui faisait varier au cours du temps la fréquence du signal de sortie pour une même valeur de tension de contrôle. Les causes de ces variations sont peut-être reliées à la sensibilité des circuits à la température. Finalement



(a) Bruit de phase



(b) Spectre

FIG. 5.46 – Bruit de phase et spectre du VCO en fonctionnement libre

nous avons mesuré la sensibilité du VCO K_v aux proximités de la fréquence de 2 GHz. La valeur obtenue était 28,96 MHz/V, ce qui est légèrement au-dessous de la valeur spécifiée et

peut être expliquée par le fait que la fréquence choisie soit située dans un extrême de la plage d'accord spécifiée.

5.2.3 Implantation du Filtre de boucle en DSP

Le but principal de la mise en œuvre de cette PLL était la démonstration de son fonctionnement avec le détecteur de phase « *five-port* » et de sa capacité de se reconfigurer. Cette dernière caractéristique est due surtout à l'implantation du filtre de boucle dans le même circuit DSP utilisé dans le détecteur de phase.

Pendant les expériences nous avons mis au point les deux correcteurs expliqués dans la section 5.1.3. Le correcteur proportionnel - étant un simple gain - a été réalisé par une opération de multiplication, de sorte que la valeur numérique envoyée par le DSP au CNA était :

$$y_{CNA}(n) = fix(G'_p \theta(n)) \quad (5.43)$$

où la fonction $fix(\cdot)$ représente la conversion de virgule flottant en virgule fixe et $G'_p = G_p 2^{N_{CNA}} / 2\pi$, où G_p est le gain du correcteur proportionnel et N_{CNA} est le nombre de bits du CNA (12 en effet).

Lorsque le choix était le correcteur proportionnel et intégral, le calcul de la valeur de sortie du filtre s'effectuait en résolvant (5.23) en temps discret, soit :

$$y_{FCPI}(n) = y_{FCPI}(n-1) + G_{pi} \theta(n) - G_{pi} d_{pi} \theta(n-1) \quad (5.44)$$

où G_{pi} est le gain du correcteur, d_{pi} est l'emplacement du zéro de la fonction de transfert du filtre et $y_{FCPI}(n)$ est la sortie du filtre en virgule flottante. Pour la convertir en point fixe avant de la transférer vers le CNA, il faudra la multiplier par $(2^{N_{CNA}}/2, 6)$, 2,6 étant la dynamique de CNA. Cette normalisation est précédée par une opération où nous nous assurons que $0 < y_{FCPI}(n) < 2,6$ se vérifie.

Maintenant que les composants de la PLL ont été exposées, nous allons passer à la des-

cription du montage expérimental et les résultats.

5.3 Description du montage expérimental

La PLL réalisée était composée d'un corrélateur « *five-port* » jouant le rôle du détecteur de phase, d'une carte de conversion de signaux analogiques en numériques, d'un circuit de traitement numérique (DSP), d'une carte de conversion de signaux numériques en analogiques, d'un VCO et des circuits atténuateurs et isolateurs. En rassemblant tous ces composants - dont le fonctionnement a été exposé dans la section précédente - dans un seul schéma et en ajoutant les générateurs et les instruments de mesures, nous parvenons à composer le diagramme de la Fig. 5.47.

Nous remarquons d'après la Fig. 5.47 qu'un diviseur de tension ($A=104$ est l'atténuation) a été ajouté entre le CNA et le VCO. Ce circuit possède un double objectif, le premier consiste à augmenter la résolution du pas de fréquence qui sera de 174 Hz au lieu de 18,5 kHz². Le deuxième objectif est la fixation de la plage de verrouillage de la boucle qui sera donc d'environ $\pm 355,8$ kHz. Même si le pas de fréquence semble être assez important, il a fallu étendre la plage de verrouillage à cause de l'instabilité de fréquence de long terme qui parvenait à plusieurs dizaines de kHz au cours d'une journée, visiblement un effet de la température sur les composants du VCO. La source DC qui suit le diviseur de tension avait la fonction d'établir la fréquence centrale de fonctionnement de la boucle, soit 2 GHz.

A la sortie du VCO nous avons relié un isolateur à 40 dB dont le propos était d'empêcher que le signal de référence provenant du circuit « *five-port* » (l'isolation entre les accès du « *five-port* » était de 6 dB) n'interfère dans l'oscillateur contrôlé en tension (*injection locking*). L'atténuateur qui suivait l'isolateur était nécessaire pour ramener la puissance du signal aux environs de 0 dBm à l'entrée de l'interféromètre.

Pour vérifier le signal de contrôle du VCO nous avons relié un oscilloscope à la sortie du

²Ces valeurs de fréquence sont obtenues en multipliant le pas de quantification du CNA ($\approx 6 \mu\text{V}$ avec le circuit diviseur et $\approx 0,64 \text{ mV}$ sans le diviseur de tension) par le gain du VCO (28,96 MHz/V)

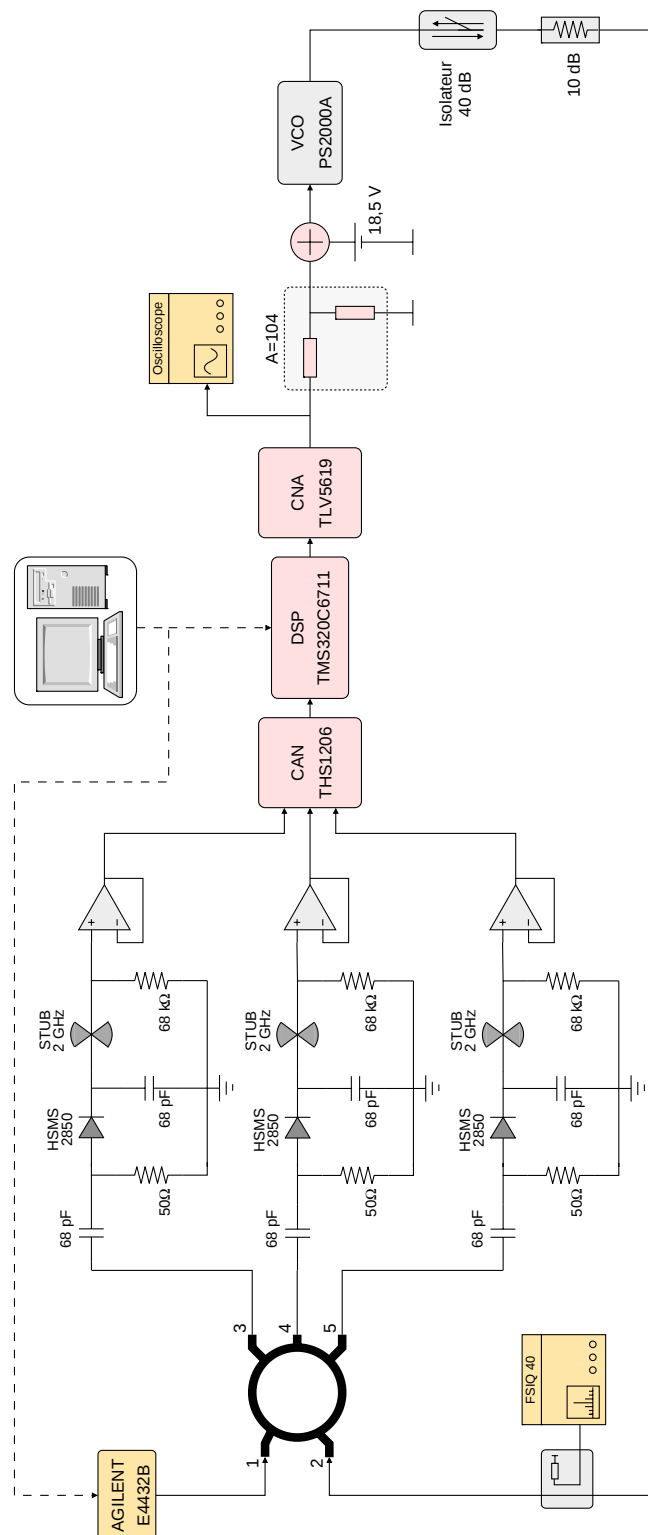


FIG. 5.47 – Schéma synoptique du montage expérimental

CNA, tandis qu'un analyseur de signal ROHDE& SCHWARZ FSIQ40, attaché à un coupleur qui dérive une fraction du signal de sortie du VCO, sert à mesurer son bruit de phase et son spectre.

Cette expérience - photo sur la Fig. 5.48 - nous a fourni plusieurs résultats qui sont exposés dans la section suivante.



FIG. 5.48 – Photo du montage expérimental

5.4 Résultats de mesure

Comme il y a été dit précédemment, à part l'intérêt de démontrer le fonctionnement correct du détecteur de phase « *five-port* », nous étions aussi intéressés par l'aspect de reconfigurabilité de cette PLL, d'où le besoin d'essayer les correcteurs proportionnel et proportionnel-intégral avec plusieurs combinaisons de gain. Dans toutes les expériences décrites par la suite, le signal de référence fourni par le générateur Agilent E4432B avait une puissance de 0 dBm et une fréquence de 2 GHz.

5.4.1 Résultats de mesure de la PLL d'ordre 1

Étant le filtre un simple gain, nous avons testé deux valeurs de gain de boucle : $K=0,2$ et $K=0,5$. D'après (5.16), ces gains sont équivalents aux valeurs de bande passante $f_{bw}=15,92$ kHz et $f_{bw}=39,79$ kHz. Les valeurs du gain du filtre étant calculés à partir de $G_p = \frac{KA}{2\pi T_s K_p K_v}$ sont donc $G_p=0,137$ et $G_p=0,343$ ($T_s=2 \mu s$, $K_p=2,6/2\pi$ V/rad, $K_v=28,96$ MHz/V).

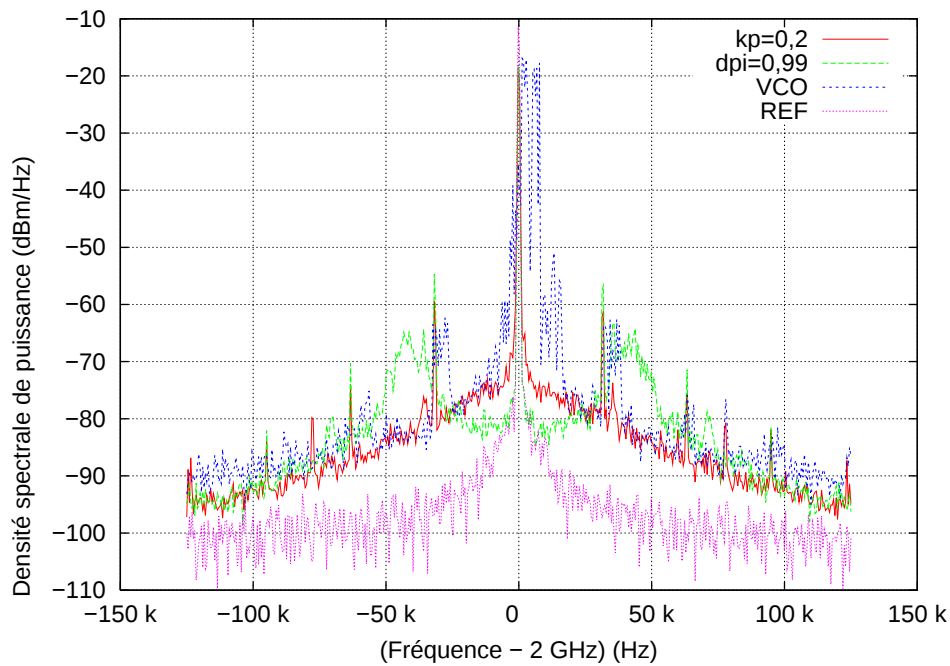


FIG. 5.49 – Spectre du signal de sortie du VCO pour la PLL d'ordre 1 avec deux valeurs de bande passante : $f_{bw}=15,92$ kHz et $f_{bw}=39,79$ kHz

L'effet d'élargir la bande passante est aperçu sur les deux graphiques. Le spectre de la PLL plus agile suit celui de la référence dans un intervalle de fréquence plus important, fait qui est constaté aussi en analysant la courbe de bruit de phase. Le niveau est d'environ 15 dB au-dessous de celui du VCO pour les écarts faibles de fréquence.

Notons aussi que lorsque $K=0,5$, il existe une remontée du spectre pour les fréquences proches de la fréquence de coupure de la boucle. Cet effet est dû au délai correspondant au temps de calcul de l'erreur de phase, qui est équivalent à une période du signal d'échantillonnage. La fonction de transfert de la boucle ouverte (5.2) doit être multipliée par z^{-1} pour prendre en

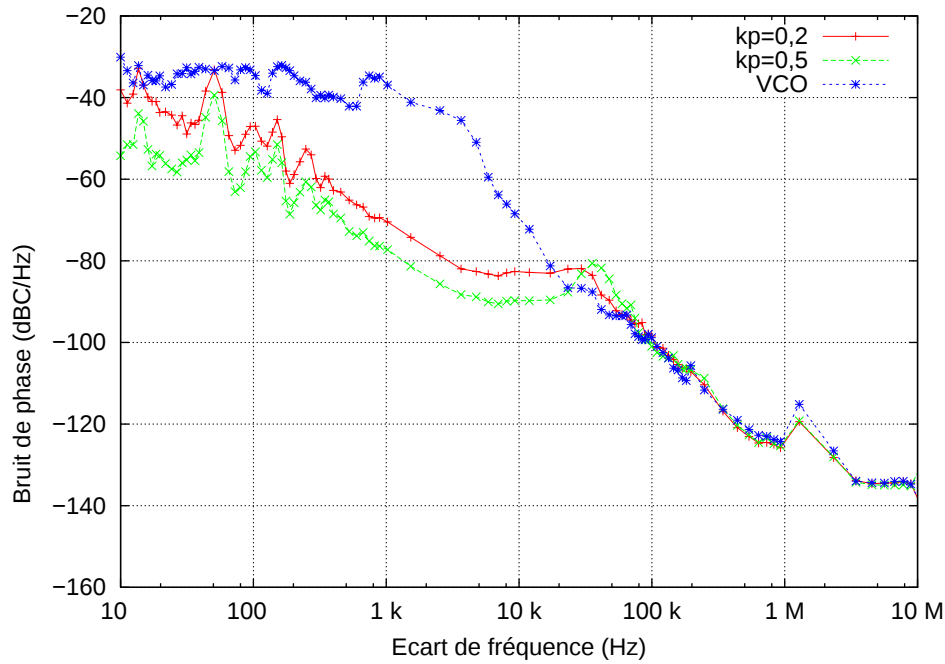


FIG. 5.50 – Courbes du bruit de phase du signal de sortie du VCO pour la PLL de première ordre avec deux valeurs de bande passante : $f_{bw}=15,92$ kHz et $f_{bw}=39,79$ kHz

compte ce retard. De cette manière, la fonction de transfert de boucle fermée (5.3) devient :

$$H(z) = \frac{K}{z^2 - z + K} \quad (5.45)$$

Cette expression explique la remontée du spectre observé pour $K=0,5$, étant donné que les racines du dénominateur sont complexes pour $K > 0,25$.

5.4.2 Résultats de mesure de la PLL avec correcteur proportionnel et intégral

Passons maintenant aux résultats du deuxième cas d'étude où le filtre de la PLL contient un intégrateur pour annuler les erreurs statiques d'ordre 2. Ainsi que pour le cas précédent, nous avons changé, dans le logiciel qui contrôle le DSP, les paramètres du filtre pour démontrer la reconfigurabilité de la boucle. Les combinaisons de gain de la branche proportionnelle (5.26) et de l'intégrateur (5.27) utilisées sont résumées dans le tableau 5.3. Les bandes pas-

santes correspondantes y sont également affichées. Pour calculer les bandes passantes, nous avons utilisé (5.32).

G_p	G_i	K	d_{pi}	$f_{bw}(kHz)$
$5,14 \times 10^{-3}$	$5,71 \times 10^{-4}$	0,02	0,90	5,72
$5,66 \times 10^{-3}$	$5,72 \times 10^{-5}$	0,02	0,99	2,32
$5,14 \times 10^{-2}$	$5,72 \times 10^{-2}$	0,20	0,90	23,16
$5,66 \times 10^{-2}$	$5,72 \times 10^{-2}$	0,20	0,99	15,92
$1,29 \times 10^{-1}$	$1,43 \times 10^{-2}$	0,50	0,90	47,54
$1,41 \times 10^{-1}$	$1,43 \times 10^{-3}$	0,50	0,99	40,58

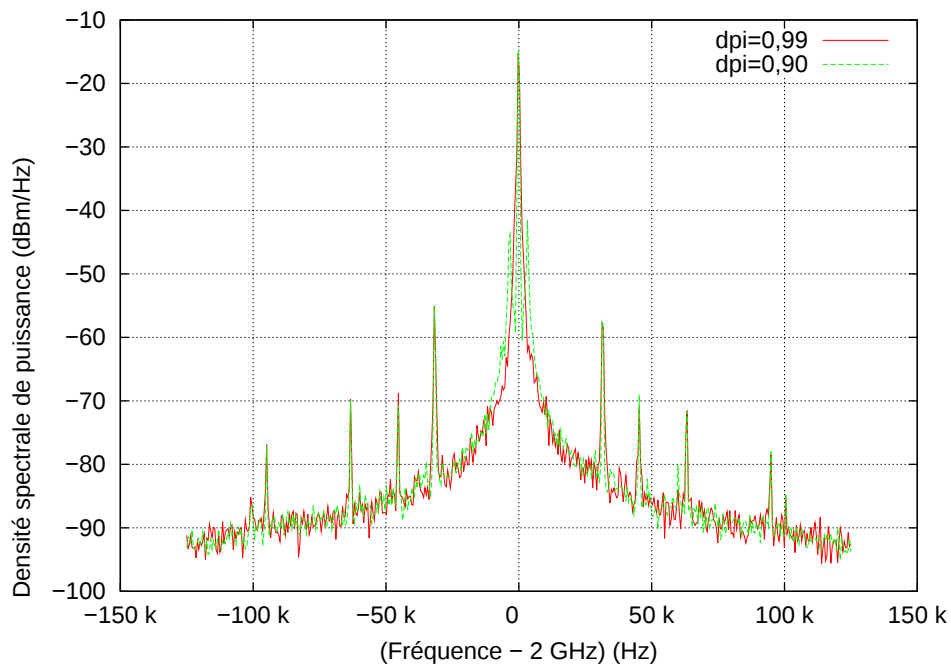
TAB. 5.3 – Paramètres du filtre de la boucle utilisés pendant l'expérience

Voici les autres paramètres de la boucle, valides pendant l'expérience : $T_s=2 \mu s$, $K_p=1$ V/rad, $A=104$, $K_v=28,96$ MHz/V.

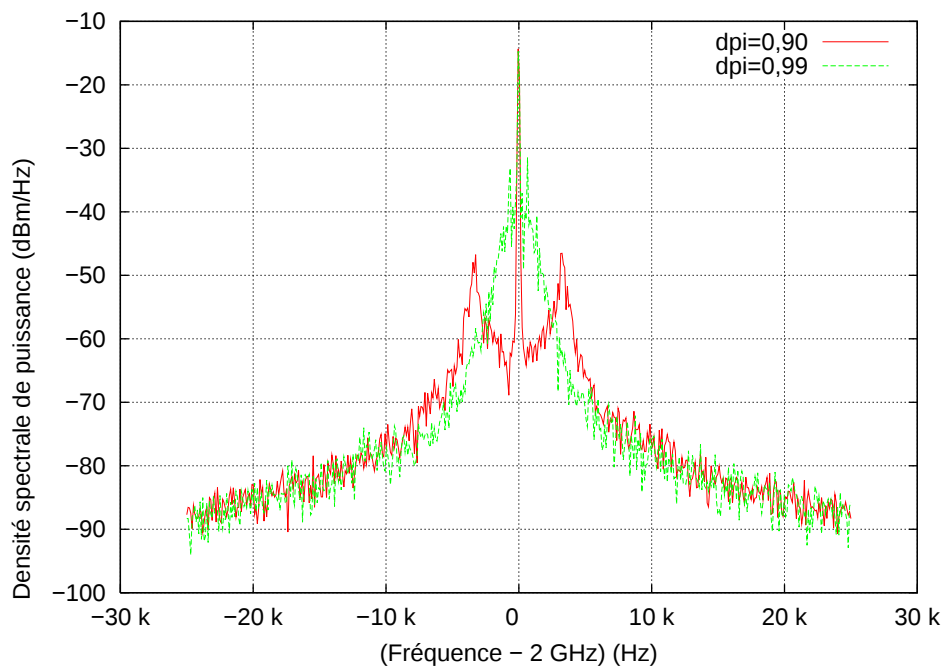
Mesure du bruit de phase et du spectre

Nous avons commencé l'expérience en fixant $K=0,02$ et en attribuant 0,90 et 0,99 à d_{pi} . Nous espérons avoir des valeurs de bande passante d'environ 5,72 kHz et 2,32 kHz respectivement. Il est aussi espéré que le système soit moins amorti lorsque $d_{pi}=0,90$, ce qui sera aperçu par une remontée du spectre aux proximités de la fréquence de coupure (Fig. 5.23(a)). Le spectre du signal de sortie du VCO a été mesuré et son allure peut être aperçue sur les Figs. 5.51(a) et 5.51(b). La première montre le spectre autour de 2 GHz avec une portée de 250 kHz et largeur de bande de résolution (*resolution bandwidth*) de 500 Hz. La deuxième figure montre le même signal, cette fois avec un zoom dans une bande de 50 kHz mesurés en utilisant largeur de bande de résolution de 100 Hz. Il est évident d'après la courbe que le signal synthétisé est bien stable en fréquence et suit le bruit de phase de la référence dans la bande passante de la boucle.

Pour mesurer le bruit de phase du signal nous avons utilisé l'analyseur FSIQ 40. Le résultat s'affiche sur la Fig. 5.4.2. L'atténuation du bruit de phase est supérieure à 30 dB jusqu'à 1 kHz pour $d_{pi}=0,90$, puis elle décroît pour atteindre 10 dB à 10 kHz et finalement à 100 kHz, le bruit de phase est équivalent à celui du VCO en fonctionnement libre. Pour



(a) KPI=0,02 dans une bande de 250 kHz



(b) KPI=0,02 dans une bande de 50 kHz

FIG. 5.51 – Spectre du signal de sortie du VCO lorsque le gain de la boucle est $K=0,02$

$d_{pi} = 0,99$, l'amortissement ainsi que la bande passante sont moins importants, ce qui se traduit dans une performance de bruit de phase inférieure. Cela indique qu'il existe un écart

d'à peu près 20 dB entre les deux courbes.

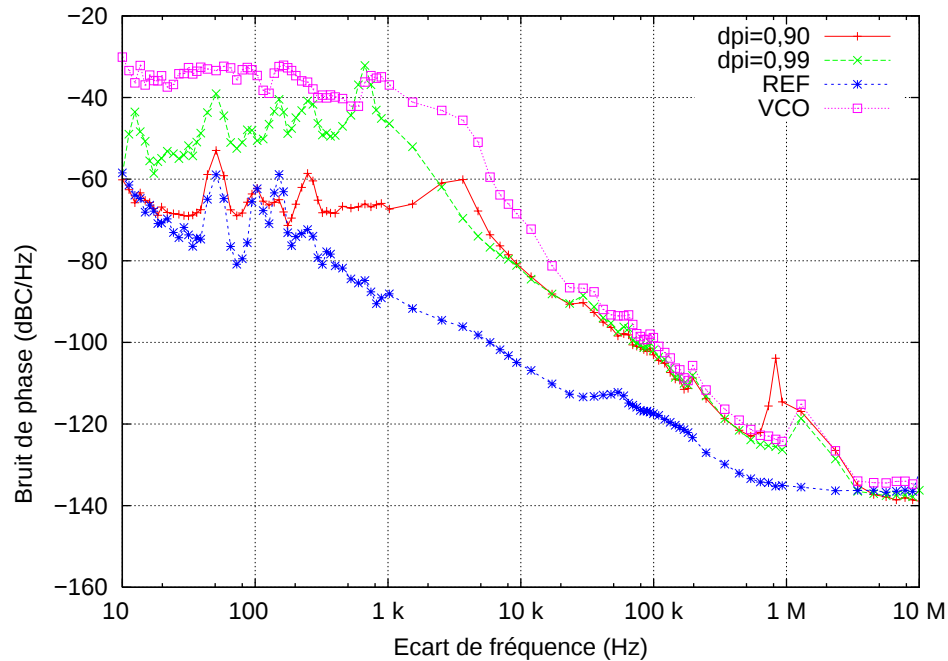


FIG. 5.52 – Bruit de phase du signal de sortie du VCO lorsque le gain de la boucle est $K=0,02$

Nous avons effectué des mesures pour d'autres valeurs de gain, notamment $K=0,2$ et $K=0,5$. Les résultats de ces mesures se trouvent dans l'annexe B. La reconfigurabilité de la boucle a été confirmée en changeant les paramètres K et d_{pi} , qui sont en effet, deux variables du logiciel exécuté par le DSP.

Pour comparer les performances des deux PLLs étudiées (d'ordre 1 et proportionnel et intégral), nous avons tracé les courbes de bruit de phase pour $K=0,2$ (Fig. 5.53). Les différences sont plus évidentes pour les écarts de fréquence plus faibles où la différence entre les bruits de phase de deux PLLs atteint 20 dB, cependant cette discordance décroît jusqu'à 1 kHz où les deux systèmes sont équivalents

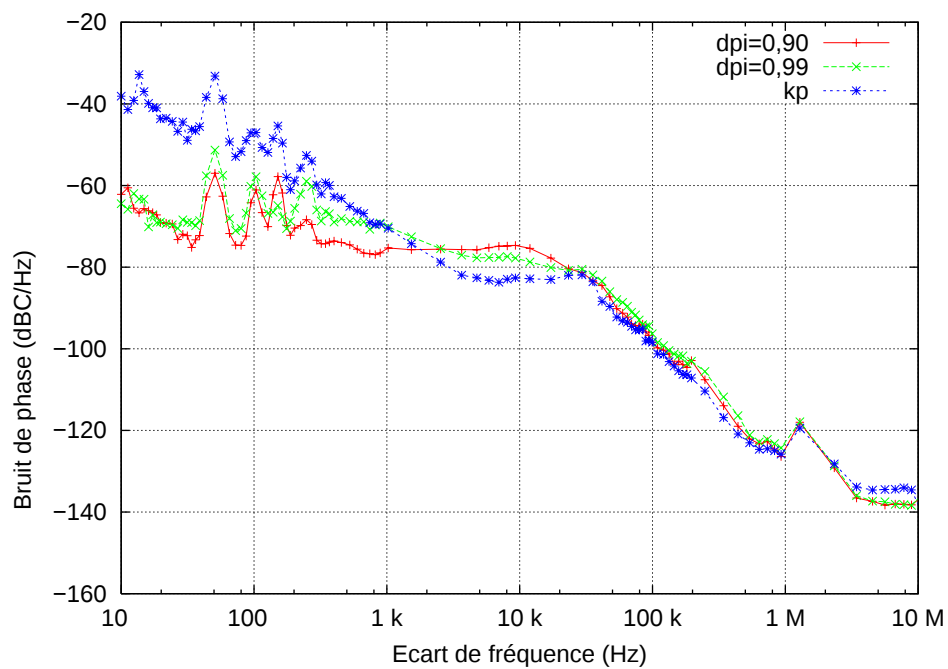


FIG. 5.53 – Bruit de phase du signal de sortie du VCO lorsque $K=0,2$ pour les PLLs d'ordre 1 et proportionnel et intégral

Mesures du temps de réponse aux changements de fréquence

Nous avons réalisé des mesures pour vérifier le comportement de la PLL lorsque la fréquence du signal de référence subissait des changements, ce qui est une condition fréquente lorsque la PLL est appliquée aux synthétiseurs de fréquences. Pour $K=0,5$ et $d_{pi}=0,99$, nous avons relié à l'entrée de la PLL un signal modulé en fréquence par un signal carré d'amplitude 1 V et fréquence 100 Hz. Trois valeurs d'indice de modulation ont été évaluées, notamment 1 kHz, 10 kHz et 25 kHz. Les résultats sont exposés sur les Figs. 5.54, 5.55 et 5.56. Sur les mêmes graphiques nous montrons les sauts de fréquence pour servir de repère (l'axe à droite). Ces résultats ont été obtenus à partir des acquisitions faites sur le signal de sortie du CAN, qui est en réalité la tension de contrôle du VCO. Par conséquent, elle doit refléchir la fréquence du signal hyperfréquence généré par l'oscillateur, ce que nous constatons effectivement. Le bruit sur le signal de sortie du CAN représente les sauts de fréquences nécessaires à corriger le bruit de phase du signal du VCO. Nous observons que la moyenne du signal (traits plus forts) de contrôle suit la même loi que celle du saut de fréquence.

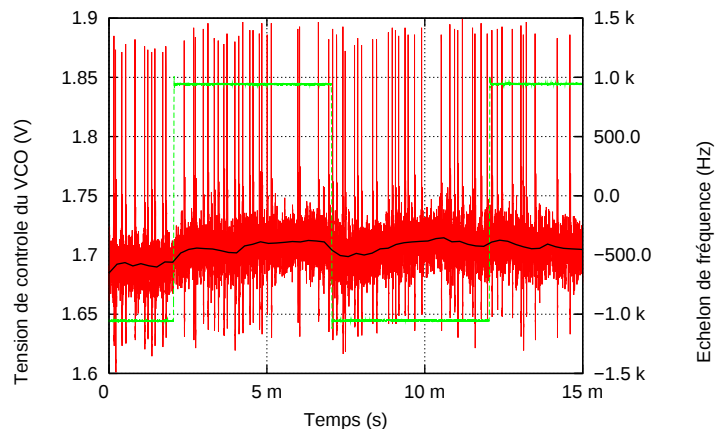


FIG. 5.54 – Réponse de la PLL à un échelon de fréquence de 2 kHz. Le gain de la boucle était $K=0,5$ et $d_{pi}=0,99$.

La dernière expérience a été réalisée en réduisant le gain de la boucle ($K=0,2$) et en évaluant sa réponse à un échelon de fréquence de 10 kHz pour $d_{pi}=0,90$ et $d_{pi}=0,99$. Le

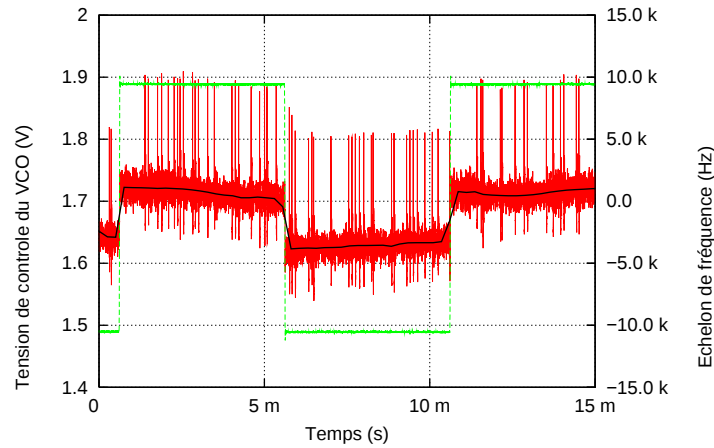


FIG. 5.55 – Réponse de la PLL à un échelon de fréquence de 20 kHz. Le gain de la boucle était $K=0,5$ et $d_{pi}=0,99$.

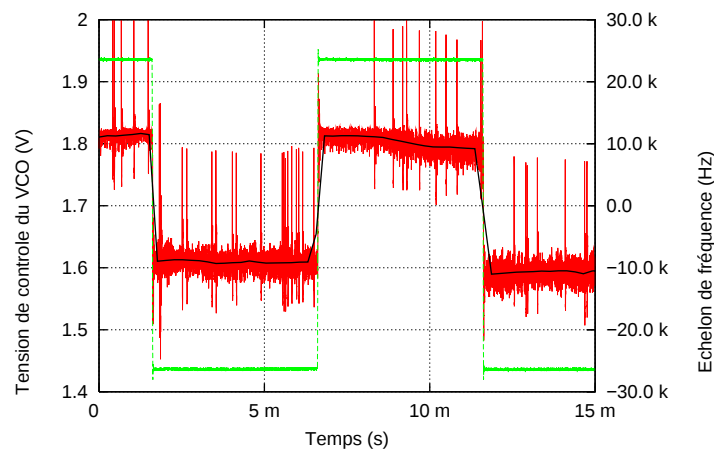


FIG. 5.56 – Réponse de la PLL à un échelon de fréquence de 50 kHz. Le gain de la boucle était $K=0,5$ et $d_{pi}=0,99$.

moindre gain impliquera des réponses plus lentes comme nous pouvons constater sur les Figs. 5.57 et 5.58. Pour $d_{pi}=0,90$, la réponse présente des oscillations qui sont amorties après 1,5 ms, alors que pour $d_{pi}=0,99$ la réponse présente des sauts de cycles. Ce phénomène apparaît quand l'erreur de phase accumulée dépasse les extrêmes du détecteur (saturation), notamment $\pm\pi$ rad. Toutefois, après une dizaine de cycles, la boucle finit par s'accrocher en fréquence grâce à l'intégrateur du filtre.

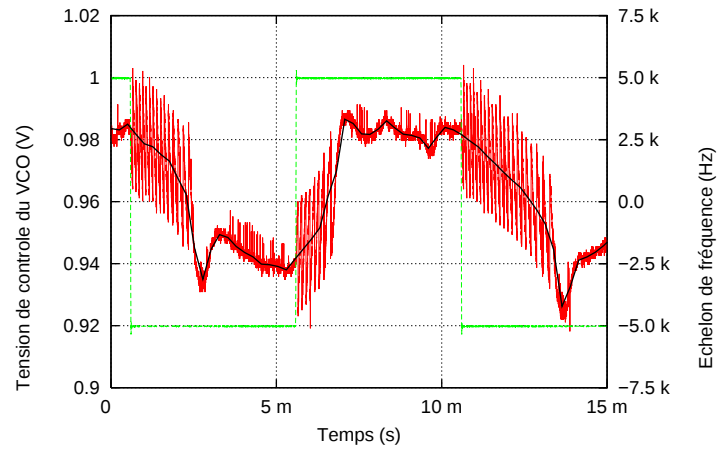


FIG. 5.57 – Réponse de la PLL à un échelon de fréquence de 10 kHz. Le gain de la boucle était $K=0,2$ et $d_{pi}=0,99$.

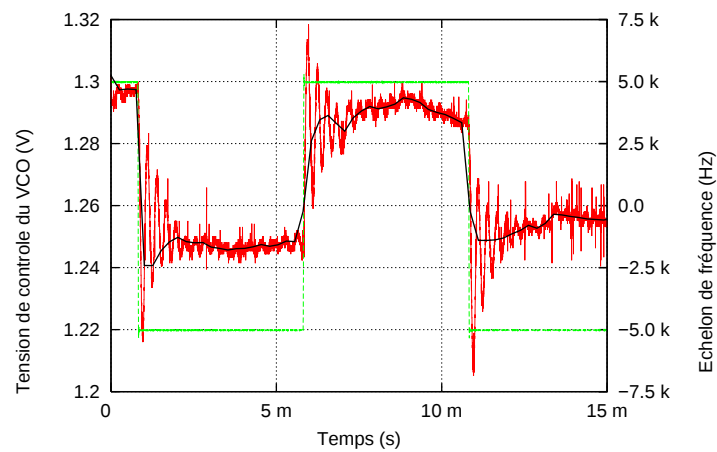


FIG. 5.58 – Réponse de la PLL à un échelon de fréquence de 10 kHz. Le gain de la boucle était $K=0,2$ et $d_{pi}=0,90$.

5.5 Conclusion

Dans ce chapitre nous avons présenté la réalisation d'une boucle à verrouillage de phase dont la principale nouveauté était l'utilisation d'un détecteur de phase basé sur un corrélateur « *five-port* ». Le fait d'utiliser un détecteur de phase « *five-port* » offre l'aspect de reconfigurabilité à la boucle vis-à-vis de sa caractéristique mixte, rendant possible d'intégrer le filtre de boucle dans le même circuit de traitement numérique utilisé pour calculer l'erreur de phase.

Avant de décrire les expériences accomplies, nous avons fait un rappel sur les boucles à verrouillage de phase, utilisant comme outil mathématique la transformation en z pour l'analyse linéaire. Les aspects tels que réponse fréquentielle, réponse aux transitoires, bande passante et stabilité ont été étudiés pour les deux types de PLL mises en œuvre, notamment la PLL d'ordre un et la PLL avec filtre correcteur proportionnel et intégral.

Parce que l'objectif était de démontrer le fonctionnement de cette PLL originelle et non pas de concevoir une boucle pour respecter une norme de télécommunications donnée, nous avons mis au point un banc de mesure à 2 GHz, avec un corrélateur « *five-port* » conçu en technologie micro-ruban sur un substrat FR4. Le traitement numérique a été réalisé par un DSP Texas Instruments relié à des convertisseurs AN et NA faisant l'interface entre les signaux analogiques et numériques.

Nous avons mesuré le spectre, le bruit de phase et la réponse à l'échelon de fréquence pour diverses combinaisons des paramètres des filtres, dont l'objectif était de démontrer la reconfigurabilité de la boucle, vu que chaque paramètre n'était ni moins ni plus qu'une variable du logiciel exécuté sur le DSP. Nous avons réussi à atténuer le bruit de phase de 30 dB dans la bande passante de la boucle, atteignant des valeurs tels que -60 dBC/Hz@100 Hz, -70 dBC/Hz@1 kHz, -80 dBC/Hz@10 kHz, -100 dBC/Hz@100 kHz.

Chapitre 6

Récupération de Porteuse

Les récepteurs homodynes sont devenus la première alternative pour les systèmes de communication grâce à leur faible complexité et leur intégration facile par rapport à leurs contreparties hétérodynes [67]. Le corrélateur « *five-port* » a été proposé comme une implémentation alternative des récepteurs à conversion directe [15, 18] et comme circuit d'entrée des systèmes radio-logiciels [68]. Comme nous avons démontré dans le chapitre 1, le circuit « *five-port* » quand il est appliqué à un récepteur homodyne offre l'avantage de projeter les vecteurs représentant le signal RF reçu sur une base à trois vecteurs, ajoutant un degré de liberté au système. Cette redondance rend le récepteur moins sensible aux imperfections du circuit et permet l'usage de détecteurs quadratiques pour accomplir la conversion de fréquences.

Les récepteurs basés sur un corrélateur « *five-port* » sont des démodulateurs cohérents, signifiant que la phase de l'oscillateur local doit être en synchronie avec celle de la porteuse du signal RF reçu. Etant donné que les bases de temps des deux oscillateurs (transmission et réception) ne sont pas les mêmes, il existera toujours une dérive de fréquence entre les signaux local et reçu. De plus il s'y ajoute les changements de fréquences subis par le signal transmis dûs aux variations du canal. Il est donc impératif d'ajouter un circuit à la réception pour synchroniser les deux signaux RF.

Dans la littérature concernant récepteurs, nous rencontrons plusieurs méthodes de récupération

de porteuse, parmi lesquelles nous citons les boucles à verrouillage de phase [51], la boucle de Costas [52, 69] (*Costas Loop en anglais*) et la boucle de modulation inverse [70]. Les PLLs sont utiles lorsque une composante de la porteuse sans modulation (signal pilote) est transmise en même temps que le signal transportant l'information. A la réception, une PLL accrochera la phase de l'oscillateur local à celle du signal pilote. Cette boucle à verrouillage de phase devra présenter une bande passante assez étroite de façon à ce qu'elle ne soit pas sensiblement affectée par la présence des composantes fréquentielles du signal portant l'information.

La boucle de modulation inverse a été présentée pour un récepteur « *six-port* » dans [70]. Dans ceci, en dehors du corrélateur « *six-port* » effectuant la démodulation du signal, un deuxième « *six-port* » est employé pour re-moduler inversement le signal en bande de base reçu de sorte que la modulation soit annulée. Malgré les bons résultats revendiqués par les auteurs, cette méthode présente les inconvénients de solliciter un nombre conséquent de composants supplémentaires et de requérir une estimation et une compensation précises du délai ajouté par le circuit de re-modulation. Néanmoins, c'est le seul travail connu qui aborde le sujet de la récupération de porteuse dans les demodulateurs « *five-port* » ou « *six-port* ».

La boucle de Costas ¹ est une solution bien connue dans le domaine des circuits pour les communications. Son diagramme de principe pour des signaux BPSK est illustré sur la Fig. 6.1, d'où nous pouvons noter que le signal reçu $s(t) = A(t) \cos(2\pi f_c t + \phi)$, $A(t) \in [-1, +1]$, est multiplié par $\cos(2\pi f_c t + \hat{\phi})$ et par $-\sin(2\pi f_c t + \hat{\phi})$ qui sont les signaux de sortie du VCO. Les deux produits qui suivent sont :

$$y_c(t) = s(t) \cos(2\pi f_c t + \hat{\phi}) \quad (6.1)$$

$$y_c(t) = \frac{1}{2} A(t) \cos \Delta\phi + \text{termes de fréquence double} \quad (6.2)$$

¹Le nom « *boucle de Costas* » est dû à son inventeur, Costas, qui a mis ce système en fonctionnement en 1956.

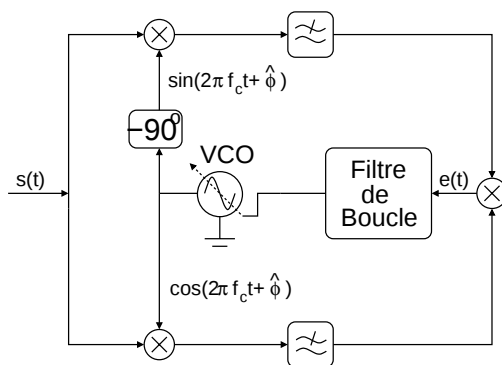


FIG. 6.1 – Schéma élémentaire d'une boucle de Costas

$$y_s(t) = s(t) \sin(2\pi f_c t + \hat{\phi}) \quad (6.3)$$

$$y_s(t) = \frac{1}{2} A(t) \sin \Delta\phi + \text{termes de fréquence double} \quad (6.4)$$

où $\Delta\phi = \phi - \hat{\phi}$ est l'erreur de phase qu'on souhaite corriger. Les termes de fréquence double sont éliminés par les filtres passe-bas suivant les multiplicateurs. Un signal d'erreur est finalement généré à partir de la multiplication des signaux sortant des filtres passe-bas. Ainsi, nous avons :

$$e(t) = \frac{A(t)^2}{8} \sin 2\Delta\phi = \frac{1}{8} \sin 2\Delta\phi \quad (6.5)$$

Le signal $e(t)$ sera filtré par le filtre de boucle avant de contrôler la fréquence du VCO. En observant (6.5) nous remarquons que le signal $A(t)$ a été éliminé par la fonction quadratique, ce qui signifie que les sauts de phase dûs à la modulation disparaîtront. En même temps, l'erreur de phase entre les porteuses $\Delta\phi$ sera annulée par l'action de la boucle à contre-réaction qui est, en réalité, une PLL avec détecteur de phase modifié.

Les boucles de Costas destinées à récupérer la porteuse des signaux BPSK sont assez simples dans une certaine mesure, toutefois pour les signaux de modulation plus complexes il sera nécessaire d'y ajouter des circuits rendant la solution peu attractive du point de vue

économique.

A lumière des contraintes inhérentes à la boucle de Costas, nous avons eu l'idée de profiter de la caractéristique mixte et de la reconfigurabilité de la boucle à verrouillage de phase décrite dans la section précédente pour proposer une nouvelle solution pour la récupération de porteuse dans les circuits récepteurs « *five-port* ».

6.1 Boucle de récupération de porteuse reconfigurable pour les récepteurs « *five-port* »

La boucle de récupération de porteuse pour les récepteurs « *five-port* » mise au point est inspirée à la fois de la boucle de Costas et de la PLL relatée dans le chapitre 5. La nouveauté du système proposé réside dans la construction du circuit détecteur de phase.

En comparant le schéma de la Fig. 6.2 avec celui de la Fig. 5.1, nous notons que le détecteur de phase est le seul élément qui a changé. Nous avons remplacé le comparateur de phase simple par un circuit contenant un comparateur de phase suivi d'un circuit intitulé par nous de *circuit de mise en forme de la phase*. Les paramètres associés au comportement dynamique du système (e.g. bande passante, réponse au transitoire et acquisition) sont identiques à ceux de la PLL du chapitre 5.

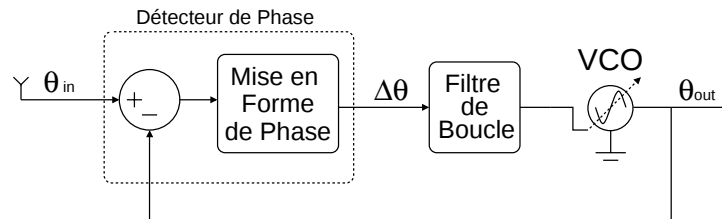


FIG. 6.2 – Schéma synoptique de la boucle de récupération de porteuse proposée

Le but du circuit détecteur de phase dans une boucle de récupération de porteuse est de fournir un signal qui soit simultanément proportionnel à l'erreur de phase entre les signaux de l'oscillateur local et de la porteuse et insensible aux variations de phase du signal reçu

dues à la modulation. Ainsi, pour un signal BPSK où les transitions de phase sont de 180° , il faudra concevoir le détecteur de sorte à filtrer les sauts de phase de 180° . Comme exemple nous présentons sur la Fig. 6.3 la phase d'un signal BPSK reçu comprenant des erreurs et la sortie du détecteur de phase espérée. L'action du circuit de mise en forme annule les sauts de phase de 180° .

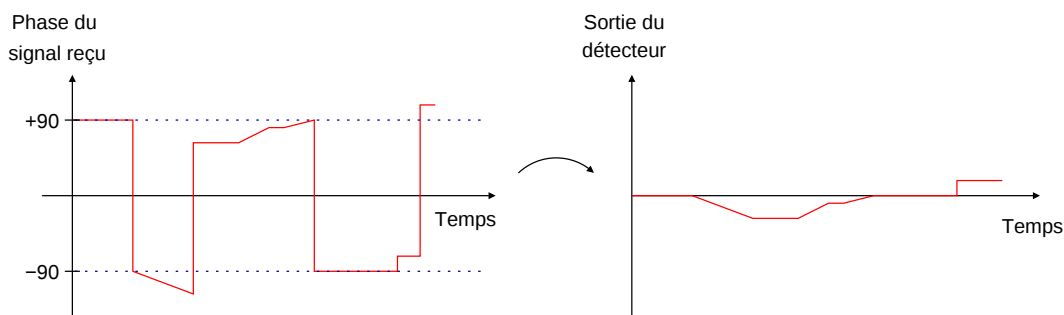


FIG. 6.3 – Réponse souhaitée du détecteur de phase d'une boucle de récupération de porteuse pour un signal BPSK

6.1.1 Détecteur de phase pour une boucle de récupération de porteuse BPSK

Nous présentons le principe du détecteur de phase pour une boucle de récupération de porteuse pour des signaux BPSK. La modulation BPSK a été choisie pour des questions de simplicité, sachant que le principe est extensible à des modulations plus complexes. Le schéma du détecteur de phase proposé est donc montré sur la Fig. 6.4. La détermination de la phase de l'enveloppe complexe est effectuée par le corrélateur « *five-port* » (chapitre 1). Après avoir calculé la différence de phase $\Delta\theta(n)$ entre les signaux $v_{in}(t)$ et $v_{OL}(t)$, la phase due à la modulation sera soustraite pour aboutir au signal $\Delta\tilde{\theta}(n)$ qui ne contiendra que l'erreur de phase entre le signal local et la porteuse du signal reçu.

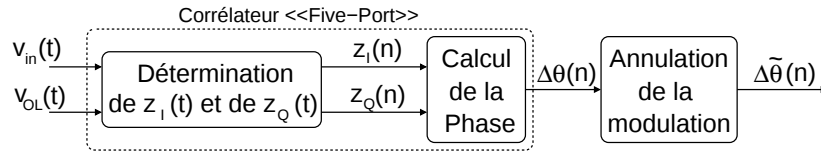


FIG. 6.4 – Diagramme de bloc du détecteur de phase de la boucle de récupération de porteuse

6.1.2 Réalisation du détecteur de phase dans un système « *five-port* »

Dans le chapitre précédent nous avons décrit une méthode de calcul de la phase d'un signal complexe qui utilisait des tables de correspondance pour estimer la fonction $\arctan(x)$. Dans le cadre de la récupération de porteuse nous utilisons le même principe. En réalité nous combinons les deux fonctions, de façon à ce que l'annulation de la phase due à la modulation soit réalisée en même temps que le calcul de la phase. Il faut que le circuit de mise en forme de la phase soit conçu afin qu'il se comporte comme un comparateur de phase linéaire de périodicité $\pm \frac{\pi}{2}$ (Fig. 6.5). Par conséquent, il nous paraît logique de construire des tables qui stockent la valeur de phase sans la modulation. Pour le cas des signaux BPSK par exemple, au lieu de sauvegarder 190° dans l'adresse correspondante, nous y stockons 10° . En effet, nous supposons que les 180° soustraits sont dû à une transition sur la constellation du signal. Ce phénomène est illustré sur la Fig. 6.6, d'où nous pouvons retenir que la réponse des signaux de phase située à l'octet 1 est identique à celles des signaux ayant des phases localisées à l'octant 5.

Au lieu de huit tables - cas d'un détecteur de phase normal - il sera suffisant de construire

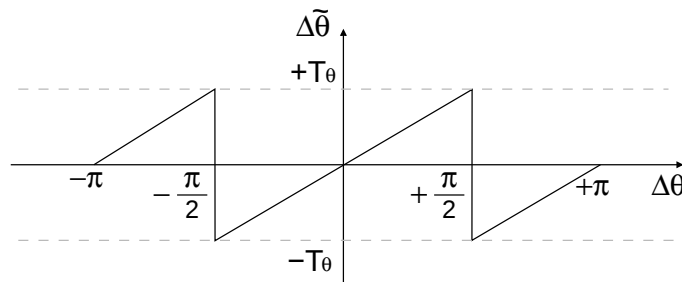


FIG. 6.5 – Fonction de transfert du circuit d'annulation de la modulation BPSK

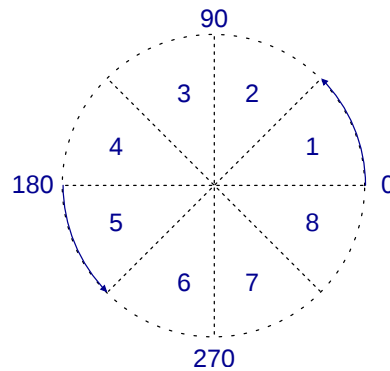


FIG. 6.6 – Cercle trigonométrique divisé en huit octants.

quatre LUTs et de changer la logique d'adressage. De ce fait, nous modifions les schéma du détecteur du chapitre précédent par celui affiché sur la Fig. 6.7, d'où nous pouvons constater la réduction du nombre de tables.

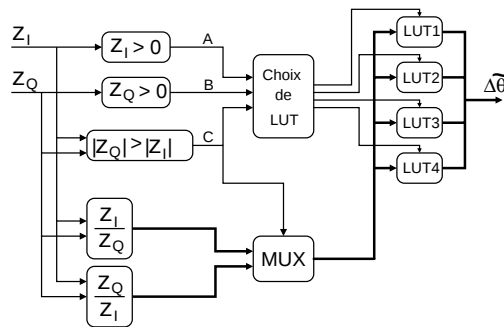


FIG. 6.7 – Diagramme de bloc de l'algorithme de détermination de l'erreur de phase dans un système de récupération de porteuse

En ce qui concerne la logique d'adressage, nous procédons comme illustré dans le diagramme de flux de la Fig. 6.8. Nous observons qu'un même tableau sera adressé lorsque le signal se trouve dans l'octet 1 ou 5. Une correspondance similaire se produira pour les octets 8 et 4, 2 et 6 et 3 et 7.

6.2 Résultats expérimentaux

Pour confirmer notre proposition, nous avons mis au point un banc de mesure à 2 GHz dont le diagramme de bloc est montré sur la Fig. 6.9. Il contient un corrélateur « *five-port* »,

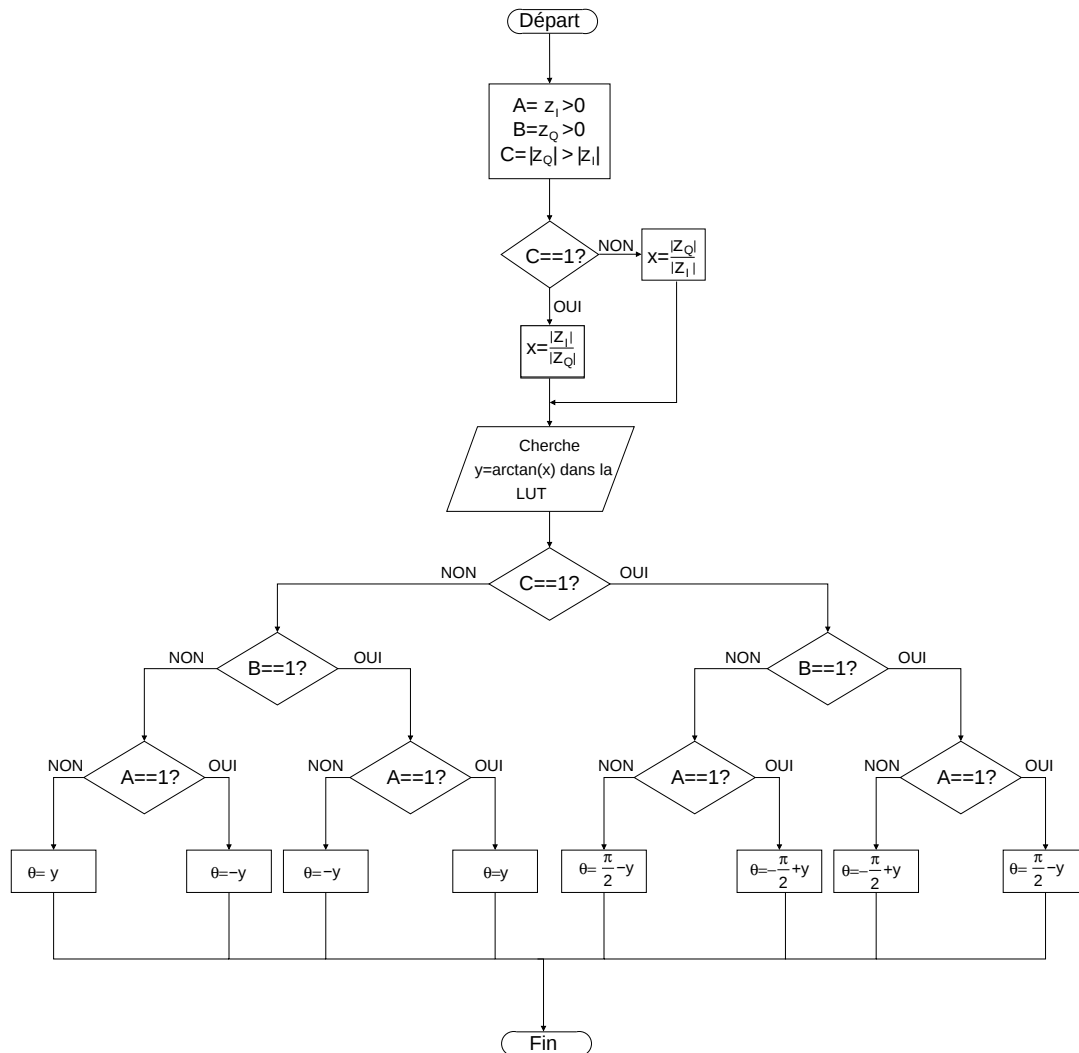


FIG. 6.8 – Diagramme de flux de l’algorithme de détermination choisissant les tables contenant l’erreur de phase dans un système de récupération de porteuse

un circuit de conversion analogique-numérique avec trois canaux, un circuit de traitement numérique (DSP), un circuit de conversion numérique-analogique, un oscillateur contrôlé en tension, un générateur de signaux modulés et un système d’acquisition.

Ce banc de mesure est, en réalité, le même montage mis en œuvre pour vérifier la PLL du chapitre 5, où une description précise de son fonctionnement et de ses composants a déjà été faite. Le seul élément ajouté est le système d’acquisition de tension, lequel nous a permis d’acquérir les échantillons des signaux de sorties des détecteurs de puissance pour effectuer la démodulation du signal BPSK. Nous avons également développé en C++ un

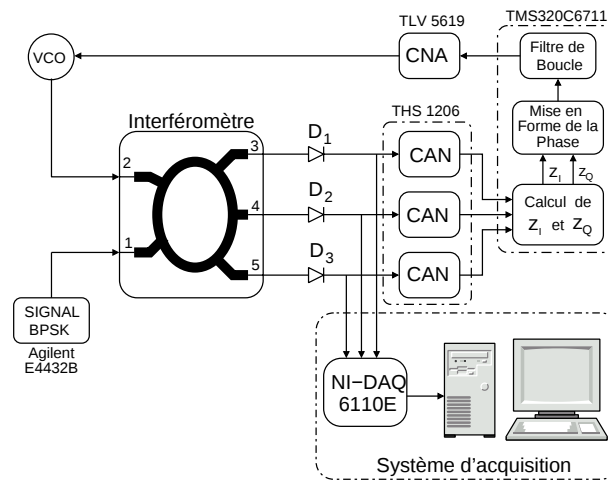


FIG. 6.9 – Banc de mesure employé pour évaluer le système de récupération de porteuse

système d’affichage en temps réel sur l’écran du PC de façon à suivre la constellation du signal modulé à l’entrée du circuit.

Premièrement nous avons mesuré la réponse du détecteur de phase réalisé en effectuant l’acquisition du signal fourni par le CNA lorsque la boucle était ouverte et deux signaux à 2 GHz on été reliés aux entrées du « *five-port* ». Un des signaux était une sinusoïde pure et l’autre était modulé en phase par un signal dent-de-scie d’amplitude 1 V et fréquence 100 Hz. Le coefficient de modulation était π rad/V. Nous avons tracé sur la Fig. 6.10 le signal acquis pendant une période du signal dent-de-scie. Notons qu’il s’agit d’une réponse linéaire périodique dans un intervalle de phase $\pm\pi/2$ rad, ce qui garantira l’annulation de la modulation BPSK. Le gain du détecteur est $\frac{1,25}{\pi}$ V/rad comme nous constatons sur la Fig. 6.10.

Dans un deuxième temps nous avons évalué la performance de la boucle de récupération de porteuse en appliquant à l’entrée des signaux BPSK à 2 GHz avec des débits 270 kS/s et 1 MS/s. Nous avons choisi d’utiliser un filtre correcteur du type proportionnel et intégral avec les paramètres $K=0,2$ et $d_{pi}=0,9$. Ce choix de filtre nous fournira une boucle avec bande passante d’environ 23 kHz. Après avoir atteint l’état de régime établi, nous avons mesuré - avec l’aide de l’analyseur de signal FSIQ 40 - le spectre et le bruit de phase du signal de

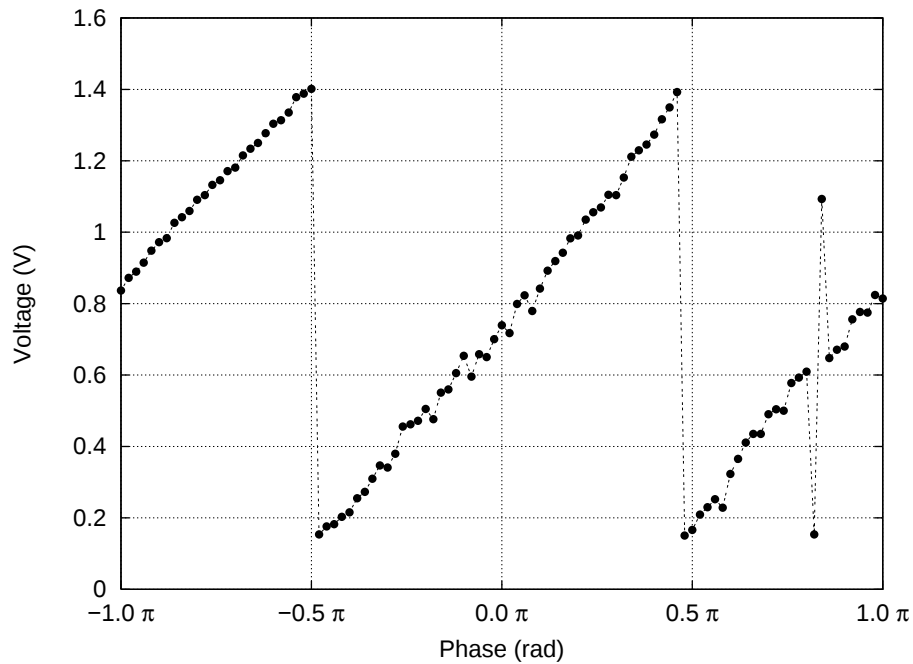


FIG. 6.10 – Fonction de transfert du détecteur de phase

sortie du VCO. Ces résultats sont affichés sur les Figs. 6.11.

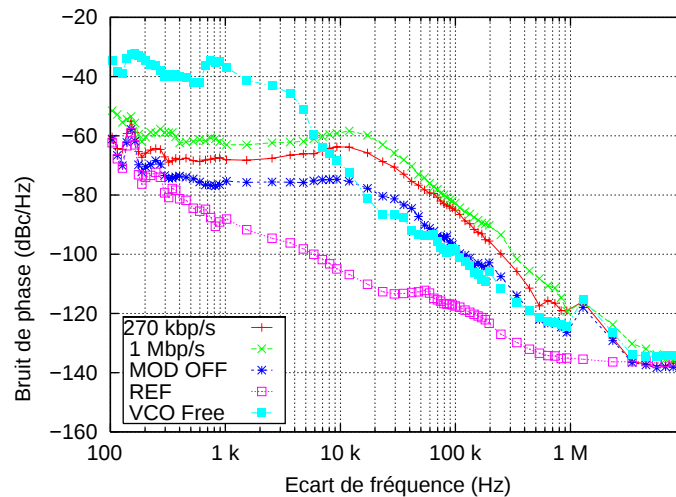


FIG. 6.11 – Bruit de phase du signal du générateur (REF), du VCO en fonctionnement libre (VCO), de la porteuse récupérée lorsque le signal transmis est sans modulation (MOD OFF) et lorsqu'il est modulé en BPSK avec débits de 270 kS/s et de 1 MS/s.

D'après les courbes, nous constatons que la boucle accomplit deux fonctions en même temps, à savoir la récupération de la porteuse et la réduction du bruit de phase du VCO.

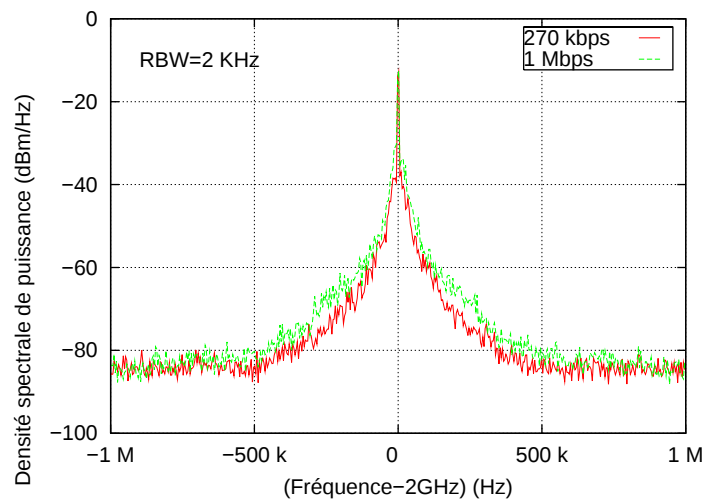


FIG. 6.12 – Spectre de la porteuse récupérée lorsque le signal transmis est modulé en BPSK avec débits de 270 kS/s et de 1 MS/s.

Quand le signal transmis n'est pas modulé, la boucle fonctionne comme une PLL et nous observons l'effet de réduction du bruit de phase du VCO (autour de 30 dB) dans la bande passante de la boucle qui est d'environ 23 kHz (chapitre 5.3). En appliquant le signal modulé en BPSK, nous observons que les allures de la courbe du bruit de phase et du spectre sont celles d'un signal stable. Pour les écarts de fréquences inférieures à 10 kHz le bruit de phase du VCO est réduit d'environ 20 dB, néanmoins nous constatons qu'après 10 kHz, il y a une remontée du spectre d'environ 10 dB. Cela s'explique par le fait que les composantes spectrales du signal modulé dans cette région sont assez fortes, et même après avoir subi l'atténuation par la boucle, il existe tout de même une amplification. Un faible écart de 3 dB est observé entre les spectres régénérées issus des signaux de débits 270 kS/s et 1 MS/s. Une possible explication pour ce fait pourrait être l'augmentation de la probabilité que l'échantillonnage s'effectue pendant les transitions entre les états de la constellation, engendrant du bruit sur le signal d'erreur de la boucle et par conséquent causant des perturbations sur la phase du VCO.

Finalement, nous avons mesuré les signaux en bande de base démodulés avec les porteuses récupérées. Avant la mise en fonctionnement du système de récupération de por-

teuse, l'absence de synchronisation aboutissait à des résultats de démodulations comme celui présenté sur la Fig. 6.13, où la constellation tournait avec une vitesse angulaire proportionnelle à l'écart de fréquence entre les porteuses. Puis, avec l'aide du système de récupération de porteuse, nous avons obtenu les constellations montrées sur les Figs. 6.14 et 6.15. La première constatation est que les étoiles de la constellation sont fixes, signifiant que la dérive de phase a été compensée. Nous notons également que le signal à 1 MS/s est un peu plus bruité que celui à 270 kS/s, confirmant ainsi la constatation faite en examinant la courbe de bruit de phase.

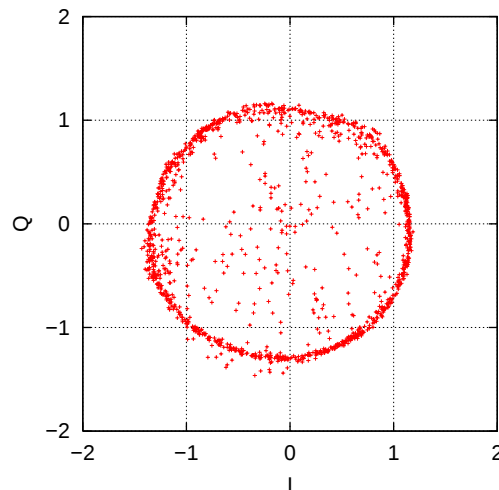


FIG. 6.13 – Diagramme de constellation du signal BPKS à 270 kS/s démodulé avant la mise en fonctionnement du système de récupération de porteuse.

Ce système proposé, dont le détecteur de phase est partiellement réalisé par l'aide des tables de correspondance, est fort flexible. Son utilisation pour un certain type de modulation dépend exclusivement de la configuration des tables. Cela signifie que nous avons remplacé des circuits analogiques par des positions de mémoires, ce qui rend cette solution attractive pour les récepteurs multi-mode.

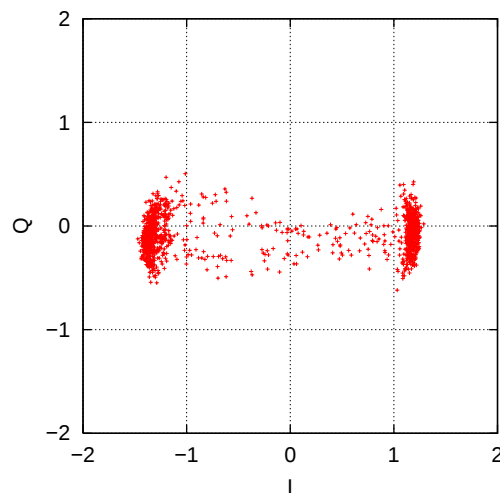


FIG. 6.14 – Diagramme de constellation du signal BPKS à 270 kS/s démodulé avec la porteuse régénérée en utilisant le système « *five-port* » .

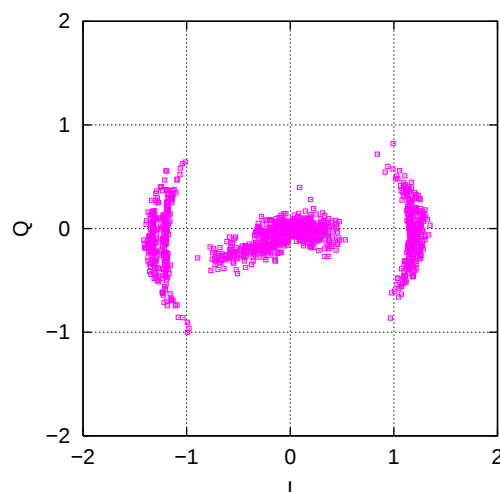


FIG. 6.15 – Diagramme de constellation du signal BPKS à 1 MS/s démodulé avec la porteuse régénérée en utilisant le système « *five-port* » .

6.3 Conclusion

Dans ce chapitre nous avons décrit la mise au point d'un système de récupération de porteuse ayant comme base la boucle à verrouillage de phase exposée dans le chapitre 6. Son principe est inspiré de la boucle de Costas, cependant le fait d'avoir utilisé des tables de correspondance pour réaliser le détecteur de phase apporte une nouveauté attractive pour les systèmes multi-mode basés sur les corrélateurs « *five-port* » . A cette flexibilité nous ajoutons

la reconfigurabilité de la PLL, qui permet de changer la dynamique de la boucle en fonction de la bande passante en bruit et du temps d'acquisition souhaités.

Nous avons démontré la faisabilité du système à partir d'une expérience pratique où deux signaux à 2 GHz modulés en BPSK avec débits de 270 kS/s et 1 MS/s ont été utilisés. Nous avons réussi à démoduler ces signaux en utilisant les porteuses régénérées par le système proposé. Les constellations stables respectives ont été obtenues et affichées sur un diagramme de constellation. Puis nous avons mesuré le spectre et le bruit de phase des porteuses. En ce qui concerne ce dernier, nous avons observé qu'un écart de 3 dB existait entre les porteuses obtenues à partir des signaux BPSK à 270 kS/s et à 1 MS/s. Le bruit de phase du VCO a été réduit d'environ 20 dB dans la bande passante.

Chapitre 7

Modulateur-Démodulateur « *five-port* »

7.1 Introduction

Les systèmes de radiocommunication permettent d'établir une communication entre deux ou plusieurs points par voies hertziennes. L'information à transmettre est toujours convertie en grandeur électrique pour ensuite moduler un signal porteur de fréquence élevée qui sera donc relié à un élément rayonnant. Le signal arrivant à l'antenne du récepteur est, après être amplifié, converti en un signal de fréquence basse pour finalement être démodulé pour restaurer l'information.

Bien que l'architecture de récepteur la plus utilisée soit encore l'architecture hétérodyne, le récepteur par conversion directe de fréquence, ou simplement homodyne, est devenu très populaire vis-à-vis de la simplicité des circuits [67], causant un impact direct sur le coût des applications qui l'utilisent. Son principe de fonctionnement est basé sur la décomposition vectorielle du signal modulé reçu. Puisque ces signaux sont complètement caractérisés par leurs enveloppes complexes, une base composée par deux vecteurs orthogonaux (base cartésienne) est suffisante pour les représenter. Cependant, il est très difficile de réaliser un circuit de deux voies qui garantisse l'orthogonalité entre deux signaux dans un intervalle de fréquence important, ce qui est le cas des systèmes large bande couvrant de multiples bandes.

Une variante des récepteurs par conversion directe plus adaptée aux systèmes large bande et/ou multiple bandes est le récepteur « *five-port* » (ou parfois « *six-port* ») [18, 27, 15]. Ces récepteurs à trois voies utilisent un circuit interférométrique passif à deux entrées et trois (ou quatre) sorties. A partir de la mesure des puissances aux accès de sortie, on peut estimer les composantes cartésiennes de l'enveloppe complexe du signal modulé arrivant, d'où l'on peut récupérer l'information [71, 1]. Un avantage de l'utilisation de cette architecture est l'affranchissement des contraintes d'orthogonalité imposées aux récepteurs cartésiens, ce qui est possible grâce à une procédure de calibrage dans toute la bande de fréquence d'opération [35, 8](voir chapitres 1 et 2). De plus, comme montre le chapitre 1, la redondance ajoutée à la base de vecteurs rend le récepteur moins sensible aux défauts des circuits (effet de la température ou vieillissement).

Dans un système de radiocommunication, une liaison montante est aussi utilisée, ce qui demande un circuit modulateur. Ainsi que les récepteurs homodynes, les émetteurs par conversion directe sont réalisés par des modulateurs à deux voies transportant les signaux de base cartésienne [72]. Cependant, les modulateurs à base de trois vecteurs dépendants ont été déjà proposés, notamment pour les applications concernant les réseaux d'antennes [73, 74]. Par ailleurs, nous avons effectué une étude à propos des modulateurs à cinq accès utilisant la technique de la réflectométrie, dont l'objectif était de vérifier la faisabilité d'un circuit unique pour accomplir les fonctions modulation-démodulation. Cette étude est présentée dans l'annexe C

Les architectures de circuit mettant en application les récepteurs « *five-port* » sont majoritairement inspirées des systèmes « *six-port* » utilisés pour l'analyse vectorielle [75, 9], où la technique de l'interférométrie est employée. Bien qu'il y ait des structures proposées visant l'intégration en MMIC [10], les systèmes « *five-port* » n'ont jamais été vus comme des systèmes à trois voies séparées comme nous avons exposé dans le chapitre 1. N'importe quel récepteur « *five-port* » se modélise comme montre la Fig. 7.1, en divisant les signaux hyperfréquences reçus et de l'OL en trois. Ces trois signaux subissent des déphasages et

des atténuations avant de se combiner par paires pour produire les trois signaux qui seront mesurés par les détecteurs quadratiques.

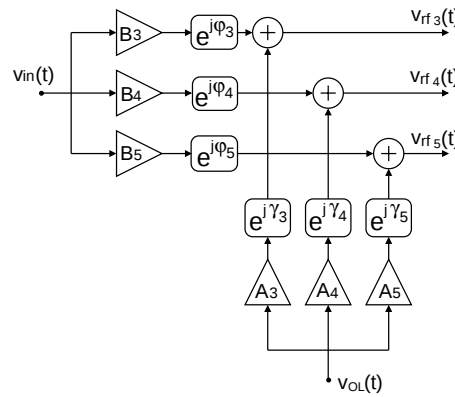


FIG. 7.1 – Modèle de la partie hyperfréquence du « *five-port* »

Cette nouvelle vision du corrélateur « *five-port* » nous a conduit à la recherche de nouvelles structures de circuit mettant en application des récepteurs à trois voies. Ces architectures devaient présenter une bonne symétrie - 120° de déphasage entre les voies - dans toute la bande pour bénéficier de la faible sensibilité aux défauts des circuits, ainsi que fournir une isolation raisonnable entre l'oscillateur local et le signal RF d'entrée. Par ailleurs, nous avons aussi pensé à ajouter la fonctionnalité de modulation, car la redondance de la base vectorielle fournit également des bénéfices pour la modulation.

Dans les sections suivantes nous décrivons l'architecture que nous avons développée et deux exemples de réalisation.

7.2 La nouvelle architecture

Nous proposons ainsi l'architecture à trois vecteurs illustrée sur la Fig. 7.2 qui sert aussi bien à la démodulation qu'à la modulation. Nous avons divisé cette structure en trois parties, à savoir le générateur de base vectorielle (GBV), le démodulateur (DEM) et le modulateur (MOD).

Le générateur de base vectorielle (Fig. 7.3) est obtenu à partir d'un signal RF de référence

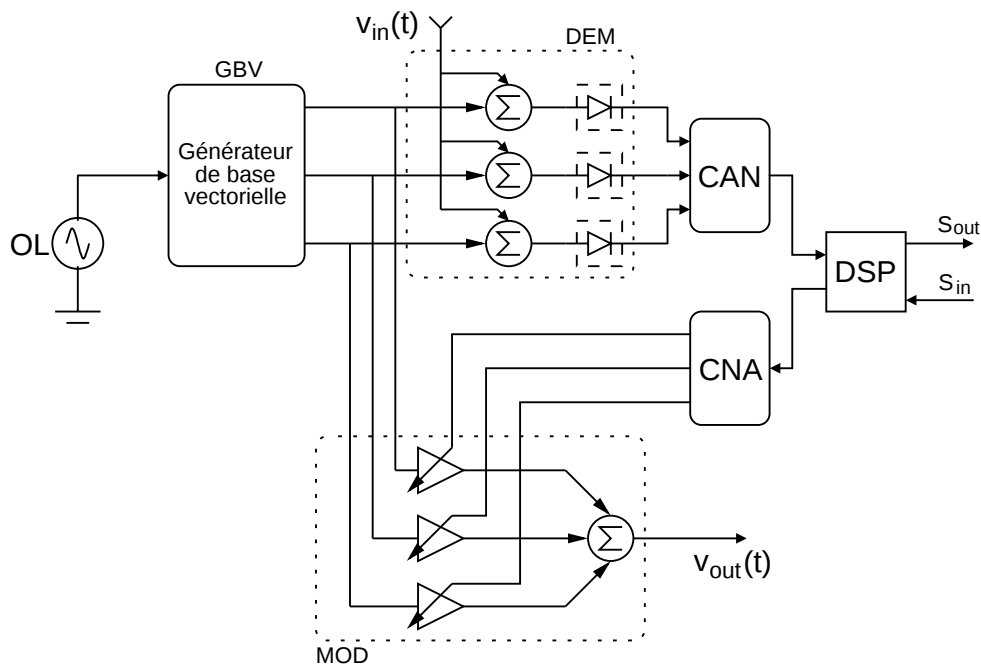


FIG. 7.2 – Schéma synoptique du MODEM « five-port »

(accès 1) divisé en trois voies en égalité de phase et d'amplitude. Chacune des voies est ensuite déphasée par un certain angle, de sorte à garder un déphasage relatif proche de 120° entre elles. Ces déphasages peuvent s'obtenir à partir de filtres passifs, de filtres actifs, de lignes de transmission ou n'importe quel circuit capable de fournir un déphasage à un signal dans un certain intervalle de fréquence sans modifier de manière significative son amplitude. Finalement, chaque voie est divisée en deux autres - une pour le démodulateur et l'autre pour le modulateur - totalisant les six sorties de GBV (accès 2 - 7).

Le démodulateur (Fig. 7.4) est composé d'un circuit diviseur de signaux RF, de trois sommateurs de signaux RF, de trois capteurs de puissance, de trois convertisseurs de signaux analogiques en numériques (CAN) et d'un circuit de traitement numérique (les CANs ne sont pas représentés sur la Fig. 7.4). Le signal RF modulé reçu (accès 1) est divisé en trois voies sans déphasage. Chacune de ces trois voies est ensuite additionnée à une des voies provenant du générateur de base vectorielle (accès 2, 3 et 4). La puissance du signal résultant de l'addition des deux signaux RF pour chacune des trois voies est mesurée par un circuit capteur de puissance qui fournit un signal de tension analogique (v_1 , v_2 , v_3). Dans la partie

numérique, les trois données de puissance sont soumises à un algorithme de traitement de signal qui prend en compte les caractéristiques des capteurs de puissance et des circuits RF précédemment caractérisés. Ensuite, par traitement de signal, les composantes cartésiennes de l'enveloppe complexe du signal modulé reçu sont récupérées.

Le modulateur (Fig. 7.5) est composé d'un circuit de traitement numérique, de trois convertisseurs de signaux numériques en signaux analogiques, de trois circuits RF de gain ajustables et d'un circuit sommateur de signaux RF (les CNAs ne sont pas représentés sur la Fig. 7.5). A partir des composantes cartésiennes du signal numérique à transmettre, trois signaux sont générés par un algorithme de traitement numérique qui prend en compte les caractéristiques des circuits RF. Ces signaux sont convertis en analogique (v_1 , v_2 , v_3) et vont servir à contrôler le gain des trois circuits qui fonctionnent comme amplificateurs ou atténuateurs RF contrôlés. Trois signaux provenant du circuit GBV sont reliés aux entrées de ces amplificateurs (accès 1, 2 et 3). Les signaux aux sorties de ces trois circuits sont sommés, ce qui résulte en un signal modulé (accès 4) dont la fréquence centrale est celle du signal de référence.

L'architecture proposée sert aux applications où on envisage de moduler et démoduler par conversion directe de fréquences les signaux dans un système de radiocommunication dans des conditions que nous détaillons ci-après. De plus, en ce qui concerne le calibrage,

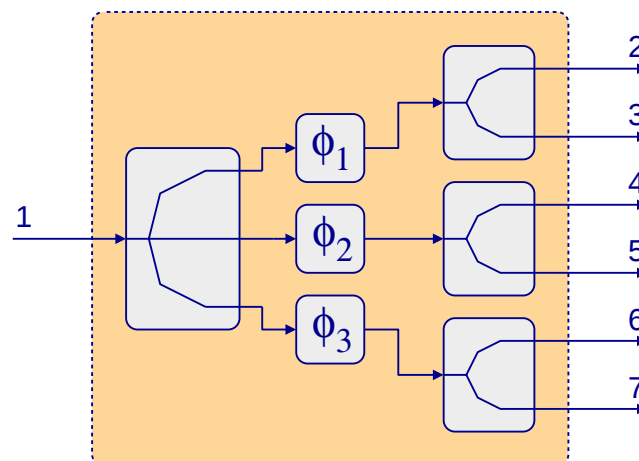


FIG. 7.3 – Générateur de base vectorielle

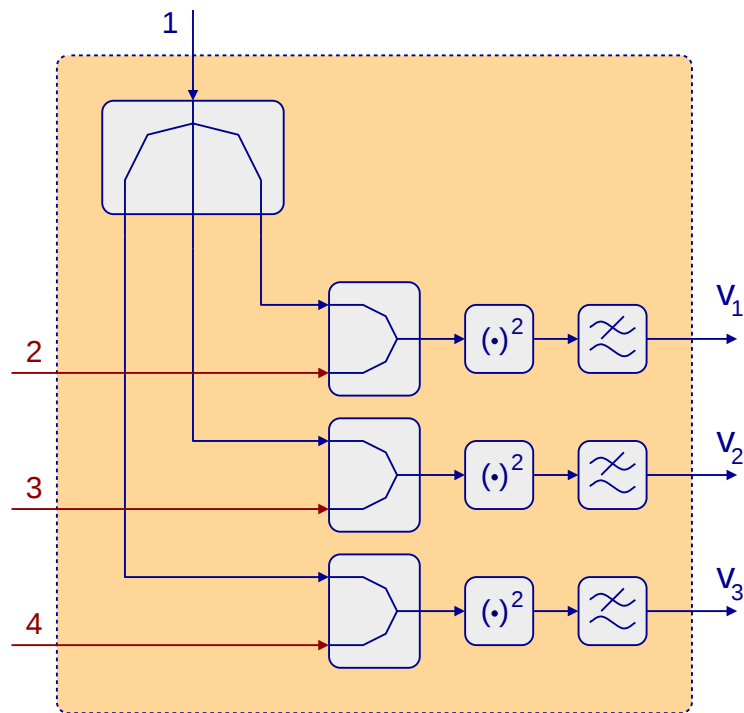


FIG. 7.4 – Schéma du démodulateur

nous pouvons imaginer les scénarios suivants :

- Les circuits modulateur et démodulateur sont caractérisés tous les deux avant la mise en fonctionnement. C'est la méthode la plus traditionnelle et la plus simple.
- Seul le circuit modulateur est caractérisé avant la mise en fonctionnement. Le démodulateur se calibrera à partir des signaux pré-définis générés par le modulateur.
- Seul le circuit démodulateur est caractérisé avant la mise en fonctionnement. Ainsi, le modulateur sera calibré à partir de signaux pré-définis qu'il fournira au démodulateur déjà étalonné.
- Les circuits démodulateur et modulateur sont caractérisés durant le fonctionnement du système en utilisant des séquences d'apprentissage envoyées par les stations de base. C'est le cas le plus complexe, toutefois il est le plus réaliste lorsqu'il s'agit des applications de télécommunications.

Des exemples réels de telles applications sont les systèmes de transmissions de radiocommunications 4G où la reconfigurabilité, les aspects multi-bande et multi-mode s'imposent.

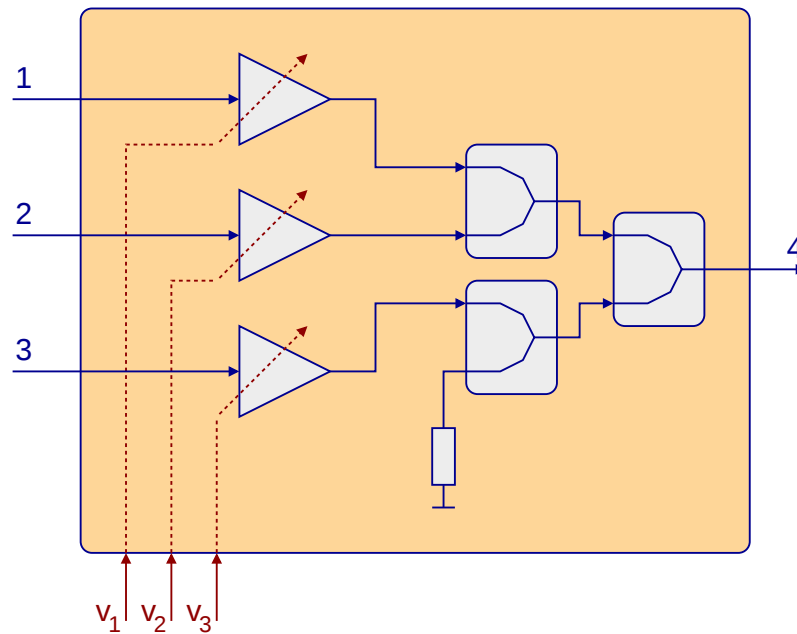


FIG. 7.5 – Schéma du modulateur

On peut aussi envisager son application dans les systèmes de radio logicielle et dans les réseaux de capteurs sans fil. L'architecture proposée se distingue aussi de l'état d'art pour permettre l'utilisation des circuits actifs en technologie intégrée pour réaliser les techniques « *five-port* » et « *six-port* », comme il est démontré d'après l'exemple de circuit dont la mise en application est décrite dans ce chapitre.

7.3 Mise en application de l'architecture d'émetteur-récepteur

L'architecture proposée ci-avant a été vérifiée d'après deux expériences que nous décrivons dorénavant. Pour ce faire, nous avons conçu un prototype en technologie micro-ruban fonctionnant dans la bande 2,0 - 2,6 GHz et un MMIC en substrat d'AsGa opérant dans la bande de 1,8 - 5,5 GHz.

7.3.1 Prototype en micro-ruban

Nous avons reproduit l'architecture de la Fig. 7.2 pour opérer dans la bande 2,0 - 2,6 GHz en concevant trois circuits indépendants mettant en application les modules GBV, DEM et MOD illustrés respectivement sur les Figs. 7.3, 7.4 et 7.5. L'objectif était de démontrer que la fonctionnalité de la structure du « *five-port* » ou le signal de l'oscillateur local était divisé en trois voies indépendantes.

Avec l'aide du logiciel ADS, nous avons dimensionné et simulé les circuits dont la fabrication a été effectuée sur un substrat FR4 avec les propriétés suivantes :

- Matériel du diélectrique : époxy
- Épaisseur du diélectrique : $h=1,59$ mm
- Permittivité du diélectrique : $\epsilon_R=4,7$
- Pertes diélectriques : $\tan(\delta)=0,02$
- Conducteur double-face cuivré
- Épaisseur du cuivre : $e_c= 35$ μm

Générateur de base vectorielle

Le diviseur par trois du GBV a été construit à partir du circuit proposé en [76], grâce à sa mise en œuvre facile en technologie micro-ruban. Aux trois sorties du diviseur, nous avons ajouté des morceaux de lignes pour aboutir aux déphasages relatifs de 120° comme demande le système « *five-port* ». Finalement, nous avons additionné un diviseur de Wilkinson [77] à chaque voie déphasée de façon à ce que le GBV puisse alimenter à la fois le démodulateur et le modulateur. Le masque de ce circuit est présenté sur la Fig. 7.6.

Sur la Fig. 7.7 nous présentons les coefficients de réflexion simulés et mesurés des accès 1, 2, 4 et 6 (nous supposons que les accès 3, 5 et 7 fournissent des résultats identiques à ceux des accès 2, 4 et 6 respectivement). nous constatons un écart entre simulation et mesure, cependant les valeurs sont inférieures à -15 dB dans la bande d'intérêt (2,0 - 2,6 GHz), ce

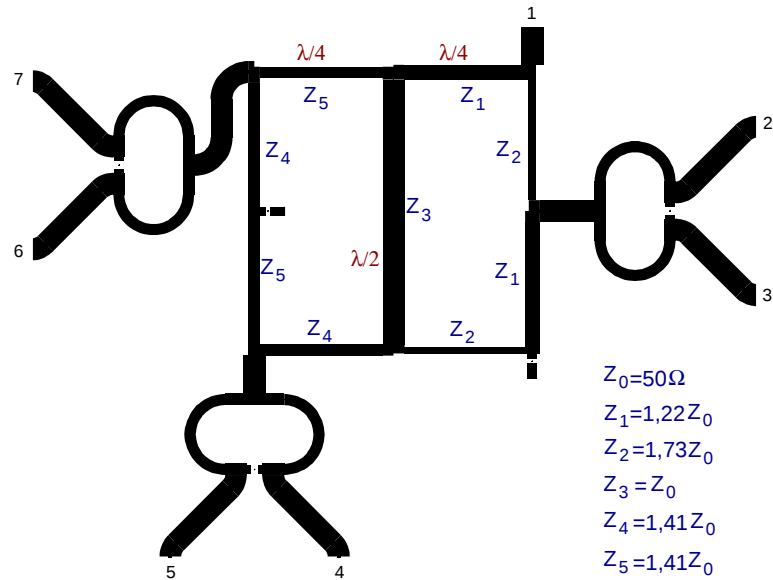


FIG. 7.6 – Masque du générateur de base vectorielle

qui est assez satisfaisant.

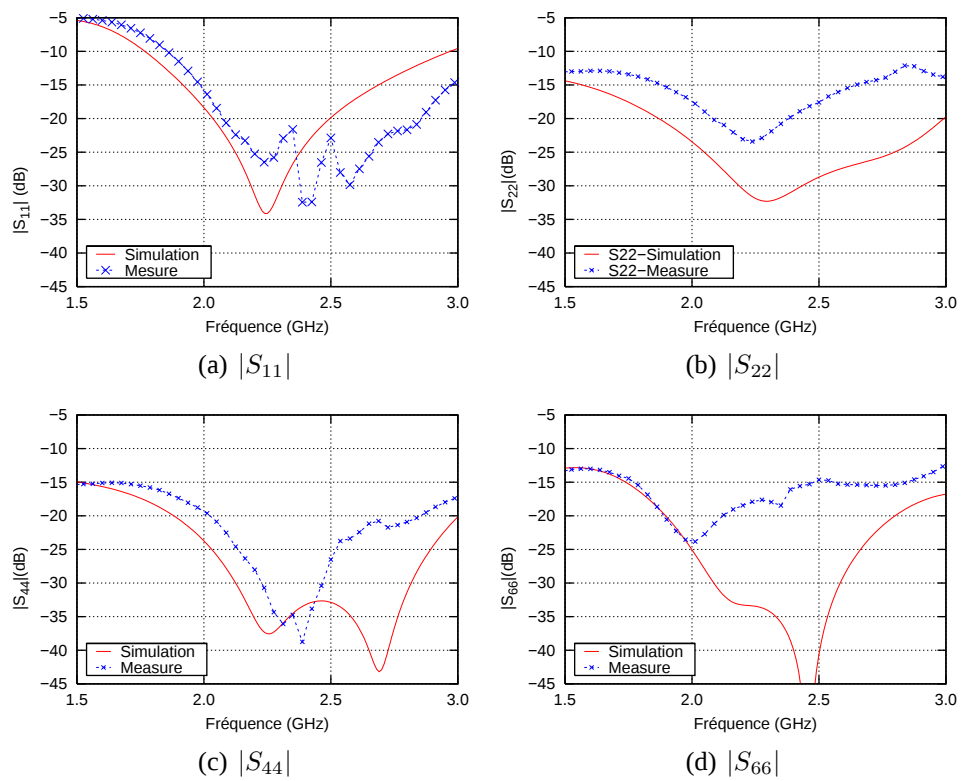


FIG. 7.7 – Coefficients de réflexion du GBV

Nous avons aussi mesuré les coefficients de transmission de GBV. Leurs magnitudes et

phases sont affichées sur les Figs. 7.8 et 7.9. Entre 2,0 - 2,6 GHz nous observons des valeurs d'atténuation autour de 9 dB (les oscillations sur les mesures sont peut être dues à des défauts de calibration de l'analyseur de réseaux). Concernant les déphasages mesurés, leurs valeurs sont restées dans l'intervalle compris entre 100° et 140° . Même si la valeur idéale est 120° , les déphasages obtenus garantissent une bonne symétrie à la base vectorielle.

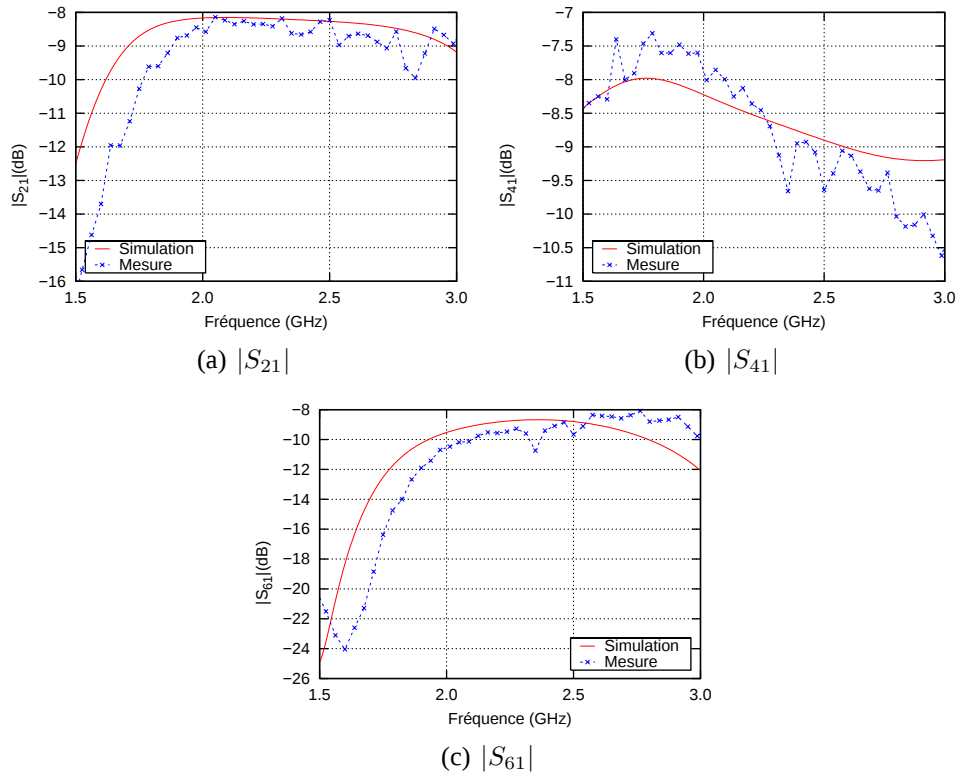


FIG. 7.8 – Coefficients de transmission du GBV

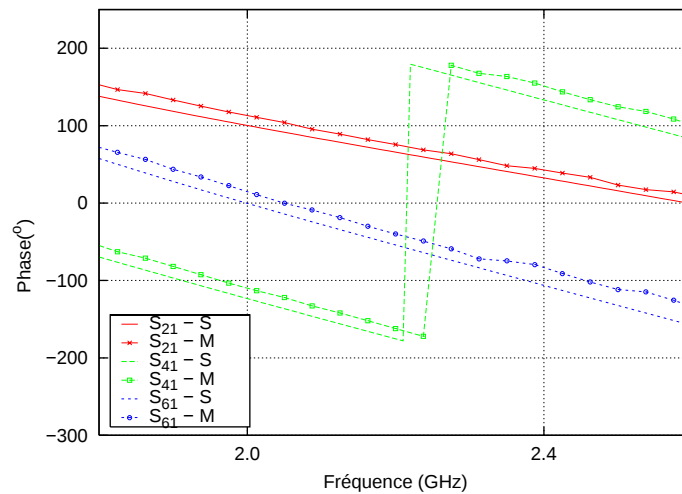


FIG. 7.9 – Déphasages obtenus para simulation (S) et mesure (M) entre les accès 2, 4 et 6 du GBV.

Démodulateur

Tel que nous avons fait pour le GBV, le diviseur par trois du circuit démodulateur (Fig. 7.4) a été celui proposé dans [76]. En revanche, pour que les trois sorties soient en phase, nous avons dû compenser les désappariements de phase imposés par le circuit diviseur en ajoutant des lignes de transmission. Les additionneurs indiqués sur la Fig. 7.2 ont été réalisés avec des « combineurs » de Wilkinson. De ce fait, les trois signaux fournis par le GBV et les trois signaux sortant du diviseur par trois sont combinés et délivrés aux détecteurs quadratiques. Ces derniers ont été réalisés comme décrit dans les sections 3.3 et 5.2.1. Le masque de ce circuit démodulateur est présenté sur la Fig. 7.10

Nous avons mesuré les coefficients de réflexion aux accès du circuit démodulateur avec un analyseur de réseaux. Ces valeurs sont affichées sur la Fig. 7.11, notamment avec les courbes de simulation. Malgré les écarts entre la simulation et la mesure, les pertes par réflexion sont inférieures à -15 dB dans la bande de conception, à l'exception de S_{11} qui est de -11 dB à 2 GHz et atteint -15 dB à 2,1 GHz.

Ce démodulateur a été calibré en utilisant la technique décrite dans le chapitre 2 pour

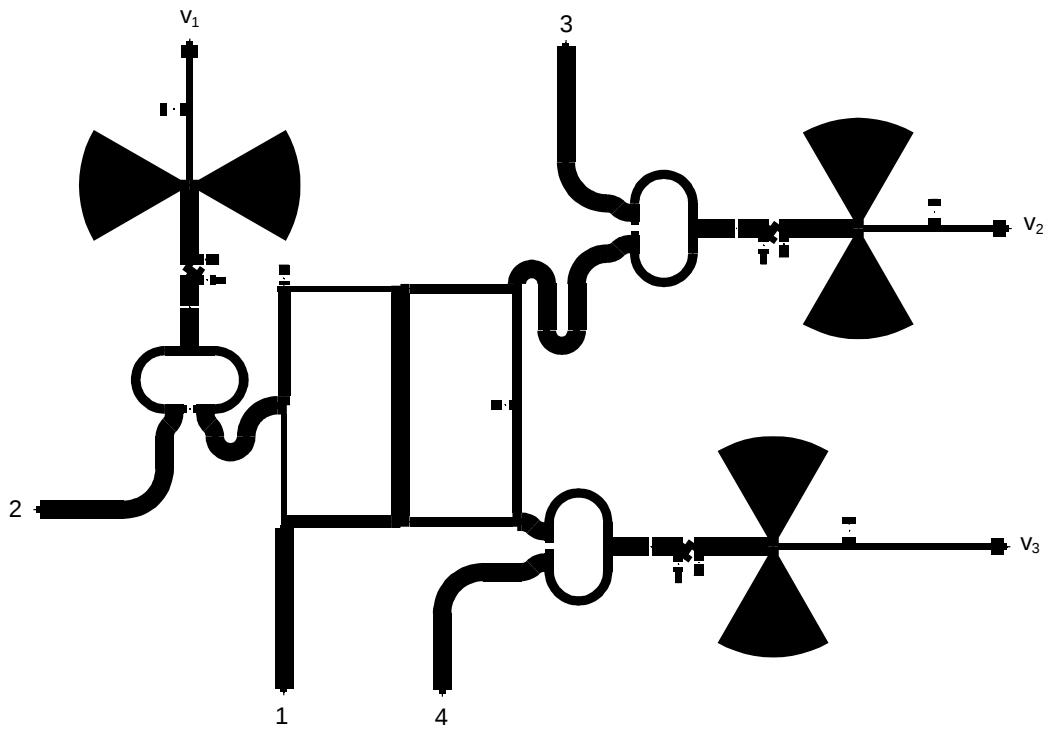


FIG. 7.10 – Masque du démodulateur

trois valeurs de fréquence, à savoir : 2,0 GHz, 2,4 GHz et 2,6 GHz. Dans les trois cas, la puissance de l'oscillateur local a été fixée en 0 dBm. Les détecteurs de puissance ont été caractérisés avec une pente de puissance variant de -20 dBm à +10 dBm. Après avoir été calibré le système, nous avons appliqué à l'entrée RF, des signaux de niveau 0 dBm modulés en QPSK avec un débit de 100 kS/s. Pour chacune des trois fréquences (2,0, 2,4 et 2,6 GHz), nous avons acquis 2.000 symboles (avec un taux d'acquisition de 10 points par symbole). Ensuite, nous avons linéarisé les tensions acquises et appliqué les constantes complexes de calibrage, obtenant ainsi les composantes de l'enveloppe complexe du signal reçu. Nous présentons ces composantes sur la Fig. 7.12. Nous constatons que pour la constellation issue du signal QPSK à 2,0 GHz il existe une perturbation qui ne se présente pas sur les deux autres cas. La fonction de transfert du GBV varie beaucoup à 2 GHz (voir Fig.7.8) et le circuit est calibré à la fréquence fixe de 2 GHz. Pour un signal modulé à cette fréquence, la réponse n'est pas plate et aucun procédé d'égalisation de canal n'a été appliqué dans le processeur.

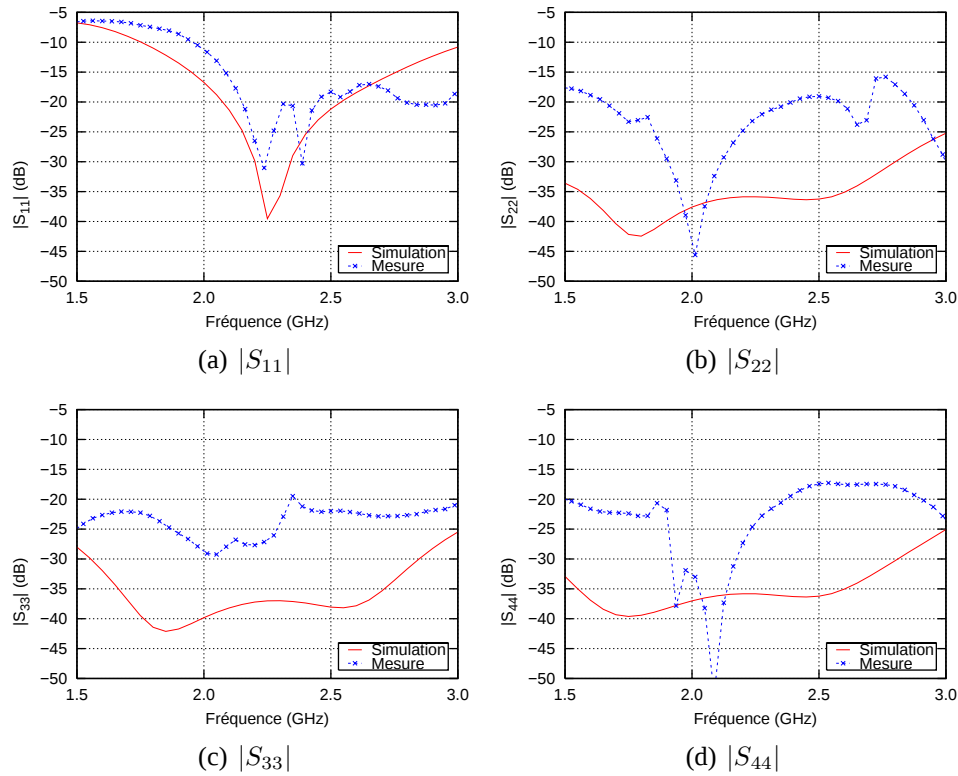


FIG. 7.11 – Coefficients de réflexion du démodulateur

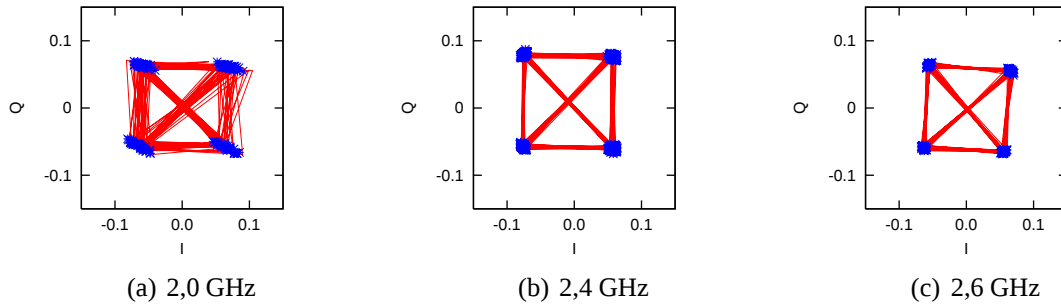


FIG. 7.12 – Signal QPSK -20 dBm/100 kS/s demodulé

Modulateur

Le circuit modulateur est composé de trois atténuateurs contrôlés suivis d'un circuit combineur. Chacun de ces atténuateurs a été conçu avec un transistor bipolaire monté comme montre la Fig. 7.13(a). En faisant varier le courant de base du transistor - ce qui est possible à partir de la variation de v_c - le gain du circuit change comme illustré sur la Fig. 7.13(b). Une plage de 15 dB avec variation de phase maximale de 5° est obtenue lorsque la tension

de contrôle est balayée entre 1 V et 5 V.

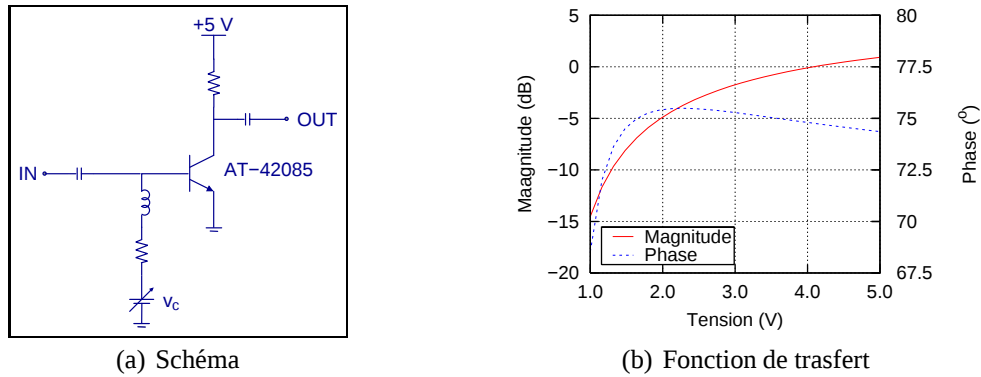


FIG. 7.13 – Schéma simplifié et fonction de transfert de l'atténuateur

Nous avons utilisé trois combineurs de Wilkinson pour additionner les signaux fournis par les atténuateurs. Le masque du circuit final est affiché sur la Fig. 7.14

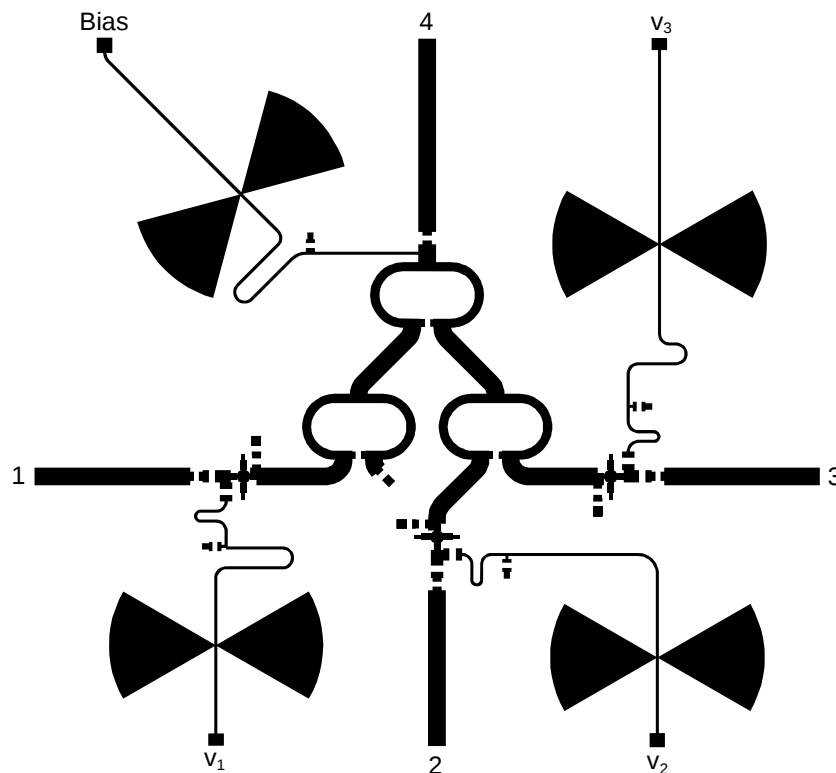


FIG. 7.14 – Masque du modulateur

L'adaptation du circuit modulateur a été mesurée et les résultats se présentent sur la Fig. 7.15. Les écarts entre mesure et simulation sont probablement dus au mauvais modèle du

transistor AT-42085. Les modules des coefficients de réflexion mesurés sont inférieurs à -10 dB dans la bande d'intérêt.

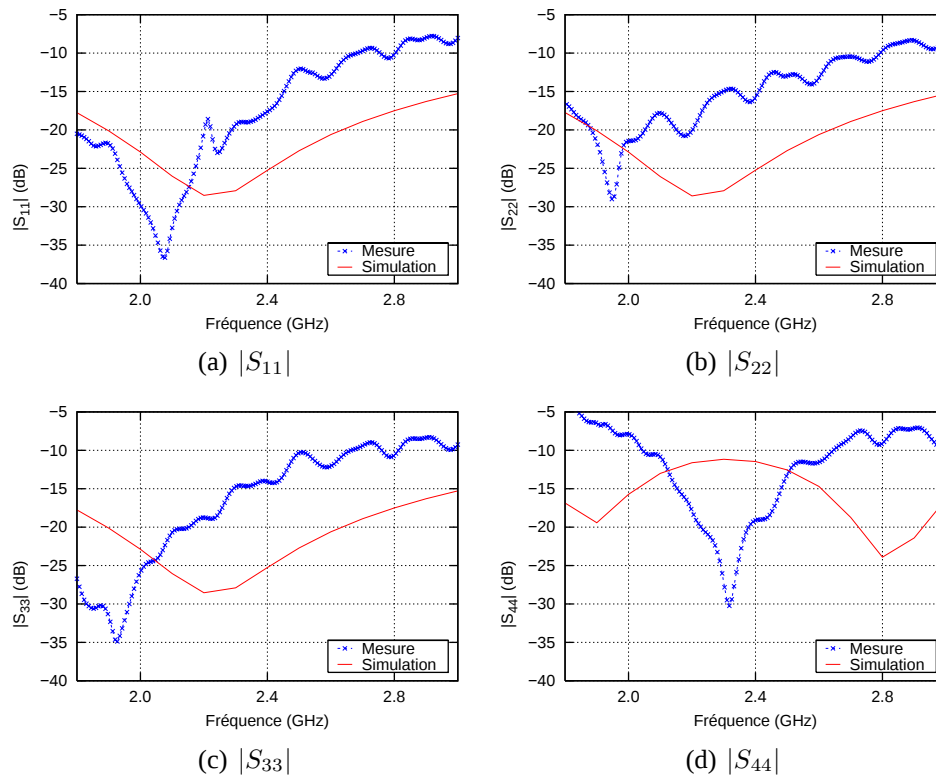


FIG. 7.15 – Coefficients de réflexion du modulateur

La fonction de transfert du circuit a été mesurée en faisant varier les tensions de contrôle du circuit et en mesurant les coefficients de transmission. En balayant la plage de tension entre 0,7 V et 4 V, nous avons obtenues les réponses affichées sur la Fig. 7.16 pour les fréquences de 2,0, 2,4 et 2,6 GHz. La figure est intéressante parce qu'elle montre les bases vectorielles qui permettront d'obtenir n'importe quel vecteur dans le plan complexe. Bien évidemment, à cause de la non-linéarité entre tension et atténuation, il faudra caractériser le circuit de façon à ce que la loi soit établit entre les tensions de contrôle et l'amplitude et la phase du signal modulé en sortie.

La conception en technologie micro-ruban nous a imposé des limites, notamment la bande passante et les dimensions physiques du circuit. C'est pourquoi nous nous sommes lancé vers la mise en application de la structure proposée en technologie intégrée.

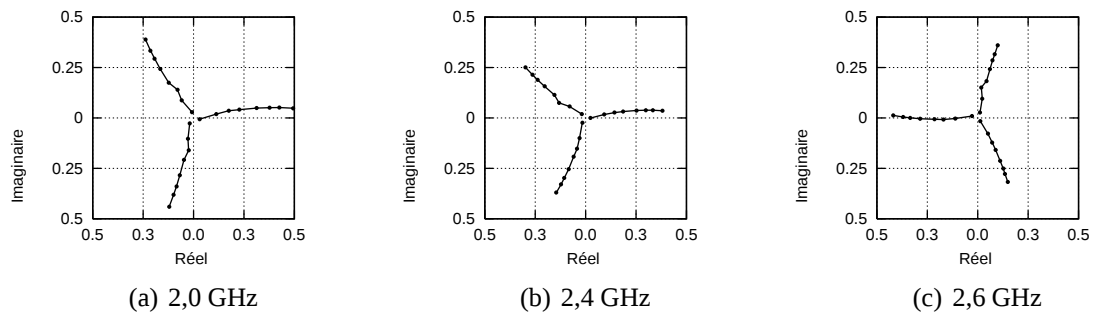


FIG. 7.16 – Bases vectorielles pour des tensions de contrôle variant de 0,7 à 4 V

7.3.2 Prototype en technologie AsGa

Nous avons choisi la technologie AsGa 0,2 μm ED02AH de la fonderie OMMIC-PHILIPS pour des raisons simples : c'était la seule fonderie - dont nous avons l'accès à partir des programmes universitaires - qui approvisionnait des modèles fiables pour le logiciel ADS d'Agilent.

Le schéma électrique simplifié du circuit est présenté sur la Fig. 7.17 et son masque de dimension 3 mm $\times$ 2 mm s'affiche sur la Fig. 7.18. On remarque qu'un circuit commutateur a été ajouté à l'architecture initiale. Son objectif est de permettre de calibrer un circuit à partir de l'autre comme nous avons supposé auparavant. Par exemple, si le démodulateur est calibré par des séquences d'apprentissage, nous pouvons relier la sortie du modulateur directement à l'entrée du démodulateur et utiliser un procédé de calibrage pour corriger ses défauts.

Contrairement aux circuits « *five-port* » et « *six-port* » connus jusqu'à aujourd'hui, notre puce MMIC utilise des composants actifs pour accomplir une partie des fonctions que nous décrivons ci-après.

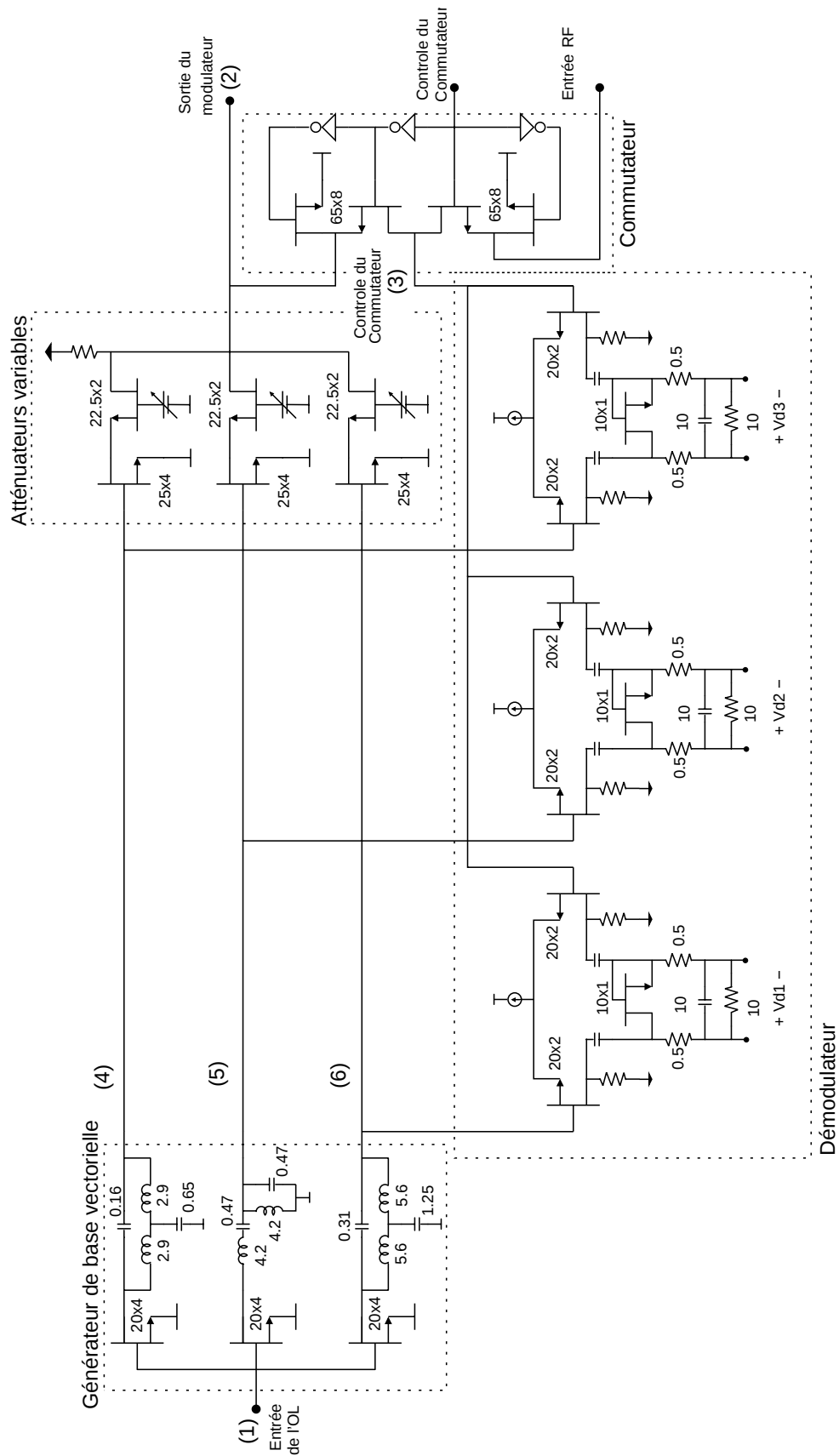


FIG. 7.17 – Schéma électrique de l'émetteur-récepteur « five-port » en technologie AsGa. Les valeurs des résistances sont en kΩ, des inducteurs en nH et des capacités en pF.

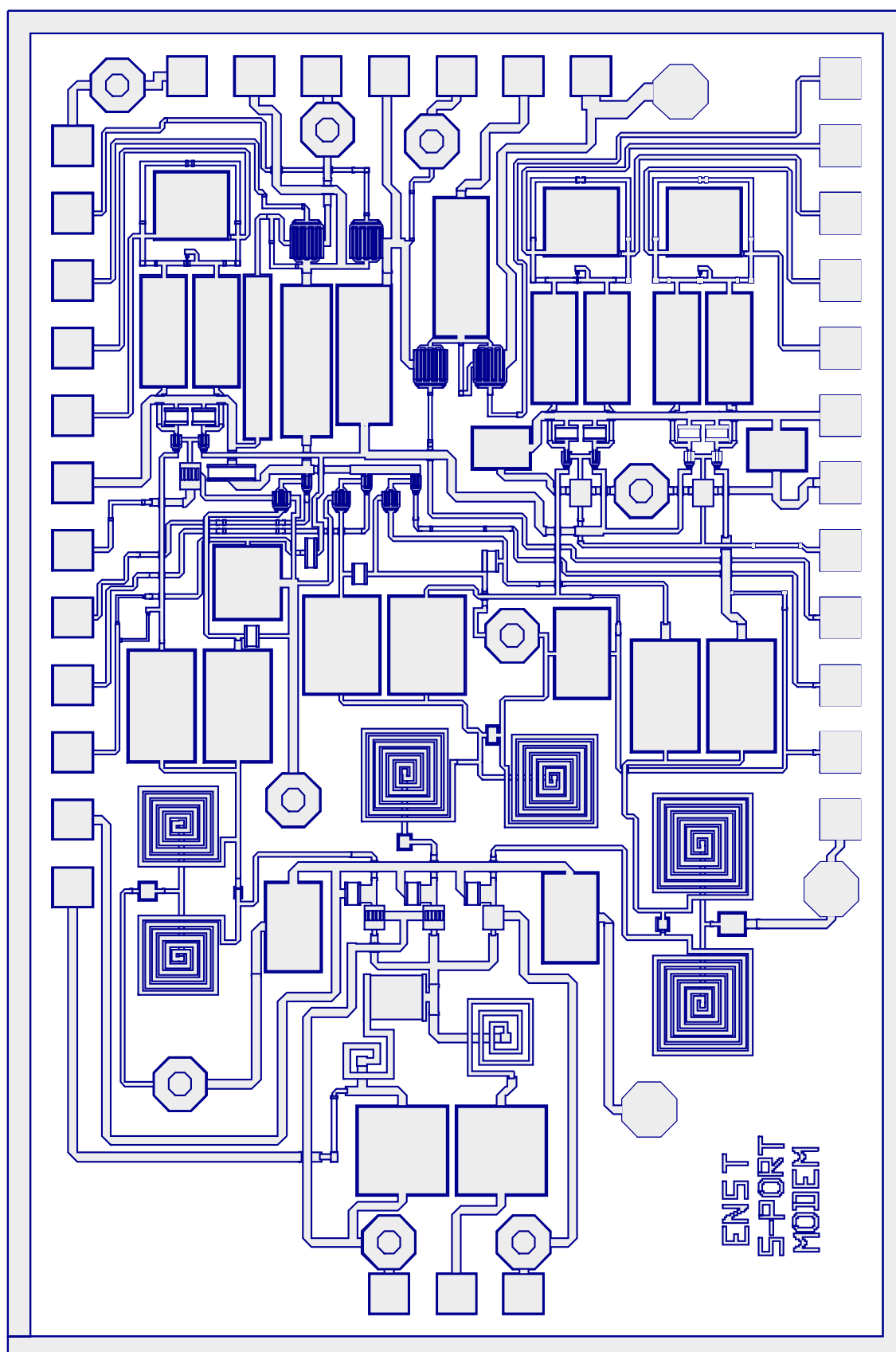


FIG. 7.18 – Masque du MMIC émetteur-récepteur

Générateur de base vectorielle

Le circuit générateur de base vectorielle doit recevoir un signal RF provenant de l'oscillateur local et fournir trois signaux de même amplitude et déphasés, dans le cas optimal, de 120° .

Dans le circuit que nous avons réalisé, le signal RF à l'entrée est relié aux grilles de trois transistors P-HEMT OFF¹ de dimension 20×4 ($\mu\text{m} \times \text{doigts}$) configurés en source commune [74]. Au drain de chacun des transistors, nous avons relié les déphaseurs, notamment deux filtres passe-tout dimensionnés pour fournir 240° de déphasage entre ses deux sorties à la fréquence centrale [78] et un filtre passe-bande pour déphaser la troisième voie et obtenir le déphasage de 120° relatif entre les trois sorties [73].

La vérification du fonctionnement du circuit a été effectuée dans un banc de mesure dont la photo s'affiche sur la Fig. 7.19. Le circuit a été monté sur une station de mesure sur pointe qui était reliée à des sources d'alimentation et des signaux RF, ainsi qu'à des instruments de mesure (analyseur de réseau, analyseur de spectre).

Du fait qu'il est impossible de tester chacun des modules du circuit de façon indépendante, nous avons dû utiliser quelques artifices. Par exemple, les coefficients de transmission du GBV ont été mesurés à la sortie du modulateur. Pour cela, nous avons atténué au maximum deux voies en même temps que le signal à la troisième branche subissait une réduction moindre. Cette procédure a été répétée pour les trois voies et de cette manière nous avons pu tracer les courbes de la Fig. 7.20.

D'abord nous identifions le filtre passe-bande (S_{51}) dont la fréquence de coupure inférieure est d'environ 1,8 GHz. Pour les fréquences supérieures, il existe un comportement passe-bas présenté par les trois filtres, sans doute dû aux capacités de couplage entre les modules et aux capacités parasites. La magnitude des coefficients de transmission se situe entre -7 dB et -17 dB dans la bande comprise entre 1,8 GHz et 5,5 GHz. Bien évidemment, ces valeurs

¹Nous adoptons la nomenclature de la librairie, qui utilise OFF pour les transistors à enrichissement et ON pour les transistors à appauvrissement



FIG. 7.19 – Photo du banc de mesure

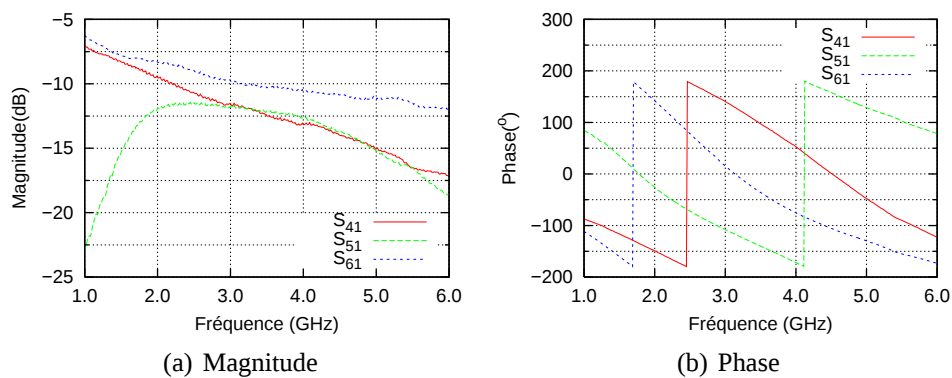


FIG. 7.20 – Coefficients de transmission du GBV mesurés à la sortie du modulateur

comprennent toute la chaîne entre l'entrée du GBV et la sortie du modulateur. En ce qui concerne le déphasage, nous obtenons 120° relatifs entre les trois voies aux environs de 3,5 GHz, et aux extrémités le écarts de phase sont d'environ 80° et 160° .

Démodulateur

Une bonne partie de l'innovation de ce circuit consiste à utiliser des paires différentielles pour combiner les signaux RFs. Un signal provenant du GBV est appliquée à une entrée du combineur, tandis qu'une partie dérivée du signal de l'OL est reliée au deuxième accès. Le détecteur de puissance se connecte aux drains des transistors de la paire différentielle. Ce détecteur utilise un transistor sans polarisation opérant dans la zone quadratique comme proposé dans [79]. A la sortie du détecteur nous mesurons les tensions basses-fréquences proportionnelles aux puissances des signaux RFs combinés.

Les détecteur ne pouvant pas être caractérisé de façon isolée, nous avons appliqué une pente de puissance variant de -10 dBm à + 10 dBm à l'entrée du circuit démodulateur pour deux fréquences distinctes, à savoir 2 GHz et 5 GHz. Les tensions mesurées avant et après la correction (voir chapitre 3) sont présentées sur la Fig. 7.21. Nous constatons que ces détecteurs se comportent de manière différente des détecteurs à diode, car la pente de la courbe de tensions mesurées après la zone quadratique est croissante dans un premier temps et décroît par la suite (après environ 2 dBm), tandis qu'elle est toujours décroissante pour les détecteurs quadratiques. Ses pentes sont affichées sur la Fig. 7.22.

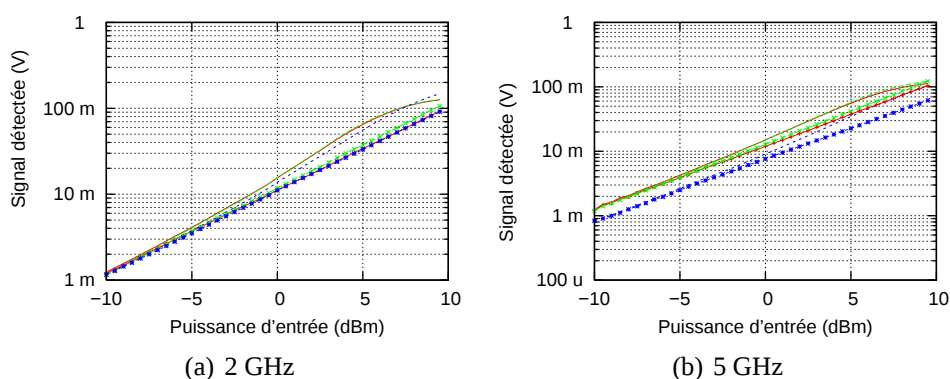


FIG. 7.21 – Tensions détectées aux sorties des détecteurs quadratiques avant (lignes) et après (lignes avec des points) linéarisation

Pour la mesure des signaux modulés, le banc de mesure présentait un inconvénient considérable, notamment la bande passante des pointes de mesures basse-fréquence. Ces

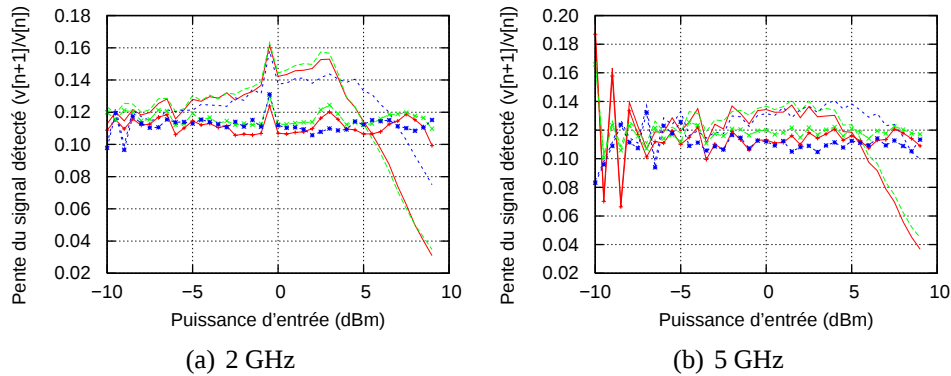


FIG. 7.22 – Pente des tensions détectées aux sorties des détecteurs quadratiques avant (lignes) et après (lignes avec des points) linéarisation

pointes ont été toujours conditionnées pour alimenter des circuits avec des signaux continus et contiennent des filtres passe-bas intégrés pour réduire l'introduction de signaux parasites dans le circuit. Ainsi, nous étions limités aux débits au-dessous de 5 kHz. De plus, les générateurs fournissant des signaux modulés dont nous disposons au laboratoire ne fonctionnaient que pour des fréquences inférieures à 3 GHz. Pour ce faire nous nous sommes limité aux mesures de signaux CW légèrement décalés en fréquence, ce qui nous a permis au moins de calibrer le système.

Nous avons relié un signal à 0 dBm à l'entrée du GBV et un autre signal à -3 dBm à l'entrée du démodulateur. Nous avons effectué des mesures à 2 GHz et à 5 GHz toujours en fixant un décalage de 1 kHz entre les deux générateurs. Les tensions mesurées s'affichent sur la Fig. 7.23. Comme nous apercevons, les tensions provenant des mesures à 5 GHz sont fort bruitées. Nous avons vu ce phénomène lorsque la combinaison des générateurs fonctionnant aux fréquences au-dessus de 3 GHz était employée. Malgré ce fait, nous avons réussi tout de même à calibrer le démodulateur pour les deux cas évalués. Sur la Fig. 7.24 nous avons tracé la représentation sur le plan complexe du décalage de fréquence de 1 kHz entre les signaux RF. Nous constatons que les points forment un cercle, même dans le cas où le signal est très corrompu par le bruit.

Même si cela n'est pas représentatif, nous avons démodulé un signal QPSK à -10 dBm

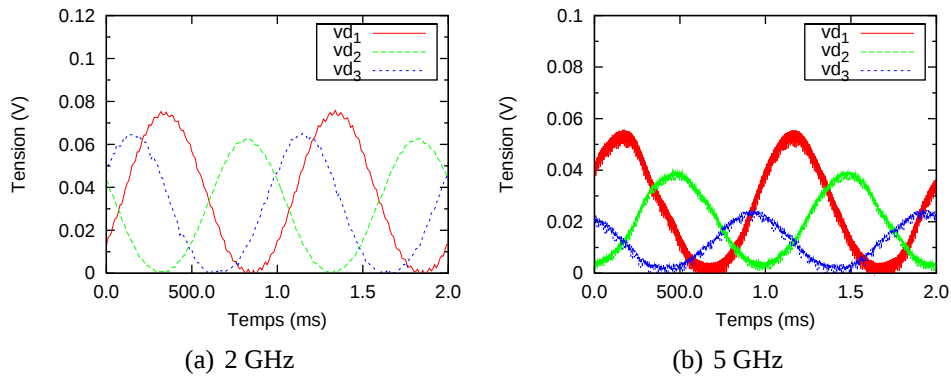


FIG. 7.23 – Tensions mesurées aux sorties des détecteurs

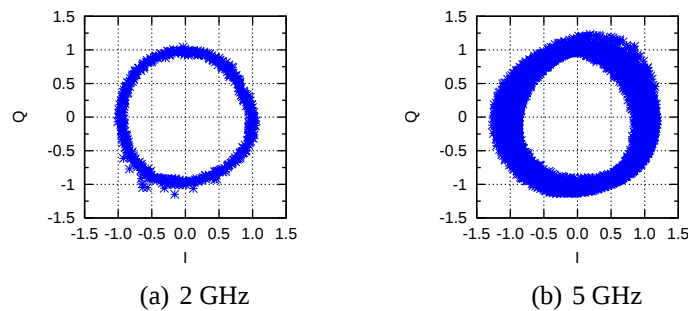


FIG. 7.24 – Représentation sur le plan complexe du décalage de fréquence de 1 kHz entre les signaux RF

et 2,0 GHz, avec débit de 1 kS/s. La constellation de ce signal est correcte et montrée sur la Fig. 7.25.

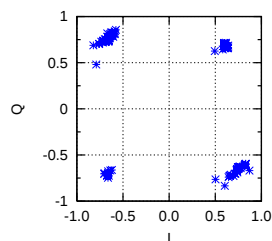


FIG. 7.25 – Diagramme de constellation d'un signal QPSK à -10 dBm et 2,0 GHz, avec débit de 1 kS/s démodulé avec l'aide du MMIC « *five-port* »

Modulateur

Le module effectuant la fonction modulation est composé fondamentalement de trois atténuateurs recevant chacun à l'entrée un des signaux dérivés du circuit GBV. Ces atténuateurs

sont obtenus avec l'aide de deux transistors en montage *cascode*, avec un de transistors (entrée RF) ayant sa polarisation de grille-source fixe et sa tension de drain-source modifiée en fonction de la tension de grille du deuxième transistor. De cette manière, il est possible d'obtenir un atténuateur contrôlé en tension. Cette configuration a été choisie pour fournir une haute isolation entrée-sortie [80] et pour ne pas ajouter au signal RF des déphasages variables en fonction de la polarisation. Les courants alternatifs aux sorties des trois atténuateurs seront combinés dans la charge reliée au modulateur.

Nous avons évalué ce circuit en mesurant - avec l'aide d'un analyseur de réseau - le coefficient de transmission du circuit comprenant le GBV et les atténuateurs et en faisant varier les tensions de contrôle des atténuateurs. A la porte 1 de l'analyseur nous avons relié l'entrée du circuit GBV, alors que la sortie du modulateur a été appliquée à la porte 2 du VNA². Nous avons effectué des mesures entre 1 GHz et 6 GHz pour des valeurs de tension de contrôle entre -0,5 V et +1 V. Nous montrons sur la Fig. 7.26 les résultats à 2 GHz et à 5 GHz. La dynamique observée est d'environ 20 dB et les déphasages sont pratiquement constants entre 0 V et 1 V. Dans cet intervalle la dynamique d'atténuation est d'environ 15 dB.

Pour des raisons de temps, nous n'avons pas conçu l'algorithme pour étalonner le circuit modulateur. C'est une partie importante pour démontrer la revendication de calibrage de l'émetteur-récepteur qui sera mise en place certainement dans un travail futur.

Concernant encore les tests, nous avons subis des grandes difficultés lors des mesures vis-à-vis du nombre de pointes DC à poser sur la puce (24 pour un test complet). Dans une nouvelle conception il faudra intégrer des circuits de polarisation de façon à demander une seule connexion d'alimentation. En réalité, une meilleure performance serait acquise si le circuit intégré était mis en boîtier, de sorte qu'on puisse le monter sur une carte, ce qui nous affranchirait de la station de mesure sur pointe.

²VNA - Vector network analyser (analyseur de réseau en Français)

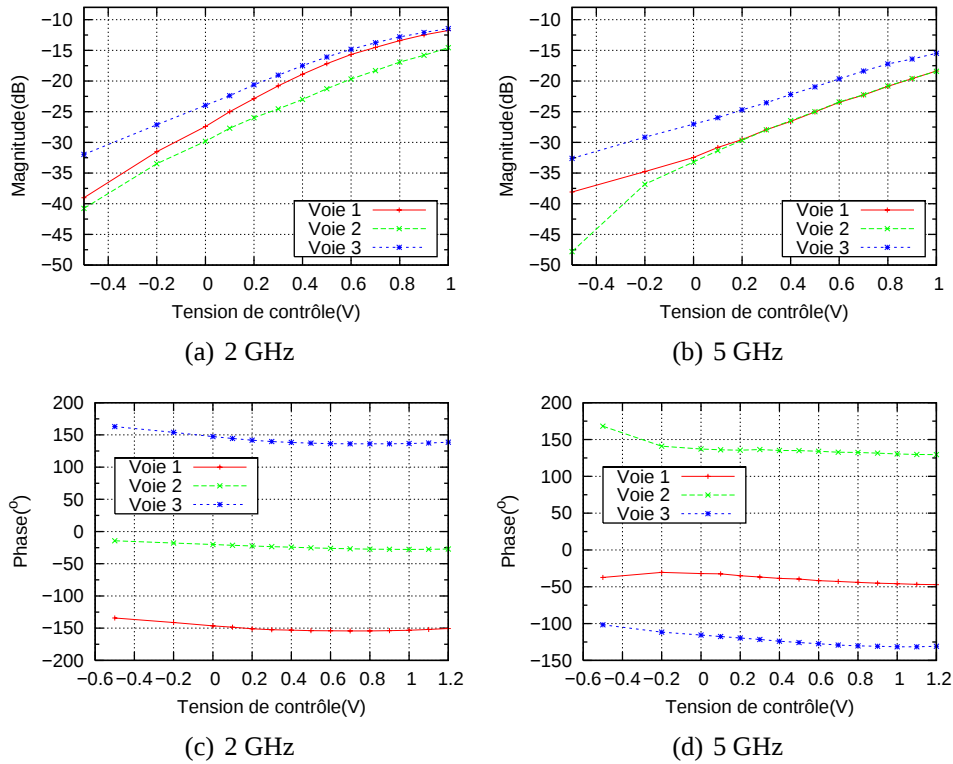


FIG. 7.26 – Coefficient de transmission du circuit modulateur à 2 GHz et à 5 GHz

7.4 Conclusion

Dans ce chapitre, nous avons proposé une architecture d'émetteur-récepteur basée sur la technique « *five-port* ». Cette architecture est inspirée de la modélisation présentée dans le chapitre 1, où un tel système est vu comme un circuit contenant trois éléments faisant la transposition de fréquences. Ainsi, pour le mettre en application nous avons divisé l'émetteur-récepteur en trois modules, à savoir un générateur de base vectorielle, un démodulateur et un modulateur.

Pour valider la proposition, nous avons construit deux prototypes, un réalisé en technologie microruban fonctionnant dans la bande 2,0 - 2,6 GHz et un deuxième en technologie AsGa intégrée opérant dans la bande 1,8 et 5,5 GHz. Ces circuits ont été construits et testés.

Nous avons mesuré les coefficients de réflexion de toutes les portes du circuit réalisé en micro-ruban et les valeurs des modules sont restées au-dessous de -15 dB. Nous avons démodulé des signaux QPSK à -20 dBm et à 2,0, 2,4 et 2,6 GHz avec débit de 100 kS/s.

La fonctionnalité de la puce MMIC a été évaluée à partir de la caractérisation des détecteurs de puissance, de la démodulation de signaux et à partir de la vérification des atténuateurs. Concernant le circuit GBV, la magnitude des coefficients de transmission mesurés se situe entre -7 dB et -17 dB dans la bande comprise entre 1,8 GHz et 5,5 GHz. Bien évidemment, ces valeurs comprennent toute la chaîne entre l'entrée du GBV et la sortie du modulateur. En ce qui concerne le déphasage, nous obtenons 120° relatifs entre les trois voies aux environs de 3,5 GHz, et aux extrémités, les écarts de phase sont d'environ 80° et 160° . Nous avons démontré la capacité du système à démoduler des signaux de débits de 1 kS/s. Ce débit est faible dû aux limitations de la station de mesure. La dynamique des atténuateurs observée est d'environ 20 dB et les déphasages sont pratiquement constants lorsque la tension de contrôle varie de 0 V à 1 V. Ainsi, nous parvenons à démontrer les fonctions de démodulation et de modulation basées sur la technique « *five-port* » en utilisant une puce de 6 mm².

Conclusion générale

Nous avons présenté dans ce rapport de thèse, quelques contributions au domaine de la radiocommunication mobile, notamment aux émetteurs-récepteurs multi-bande et multi-mode. Plus précisément, nous avons appliqué le corrélateur « *five-port* » à une boucle à verrouillage de phase qui est par la suite utilisée dans le cadre d'un système de récupération de porteuse. Nous avons également proposé et vérifié une architecture originale d'émetteur-récepteur fondée sur le principe du corrélateur « *five-port* ». Par ailleurs, nous avons présenté une méthode de calibrage qui se distingue de l'état d'art par sa faible complexité de calcul et une technique d'accélération du traitement numérique minimum nécessaire aux corrélateurs « *five-port* » grâce à l'utilisation des tables de correspondance.

Dans un premier temps, nous avons présenté le composant central utilisé dans ce travail, soit le corrélateur « *five-port* ». Nous avons commencé par un rappel du réflectomètre « *six-port* » mettant en évidence son application dans un analyseur vectoriel destiné aux mesures d'impédances complexes. Ensuite nous avons modélisé le circuit du « *five-port* » et dérivé les équations régissant son comportement. L'impact du passage de six à cinq accès a été étudié de façon analytique, nous permettant de prévoir l'erreur introduite sur les signaux mesurés lorsque l'amplitude de l'oscillateur local varie. Nous avons constaté que les variations de l'OL apparaissent proportionnellement sur le module du signal en bande de base. De plus, nous avons montré que le corrélateur « *five-port* » projette le vecteur correspondant au signal RF reçu sur trois vecteurs appartenant à un plan. Ce vecteur supplémentaire est nécessaire pour éliminer l'ambiguïté due à la détection quadratique et s'avère utile aussi pour réduire

l'impact des désappariements de phase et gain introduits par des défauts des circuits. Cette hypothèse a été confirmée par simulation : en ajoutant un vecteur, l'EVM d'un signal 16 QAM est amélioré d'environ 4,5 dB lorsqu'un déphasage de 5° est ajouté à une des voies. Pareillement, une amélioration de 3,5 dB est observée lorsque un désappariement en amplitude de 10% est introduit.

Une nouvelle méthode pour caractériser les corrélateurs d'ondes « *five-port* » basée sur la technique *double-ton* a été proposée dans le deuxième chapitre. La plus importante caractéristique de ce procédé est la simplicité de son implantation dans des systèmes comportant des circuits de traitement numérique de faible capacité. Nous avons résolu le système d'équations qui décrit le comportement du corrélateur « *five-port* » de façon analytique. Ensuite nous avons détaillé la procédure qui permet de déterminer les paramètres du système à partir de deux signaux RF légèrement décalés en fréquence. La méthode a été validée selon les données obtenues par simulation et mesure à 2 GHz.

Nous avons consacré le troisième chapitre à un bref récapitulatif des détecteurs quadratiques, notamment ceux qui sont utilisés dans les circuits corrélateurs « *five-port* ». De plus, nous avons expliqué comment la dynamique de détection de ces détecteurs peut être étendue à partir d'une méthode de linéarisation basée sur une technique connue de la littérature avec des modifications concernant son implémentation. Ensuite, nous avons effectué des simulations sur un détecteur quadratique à diode Shottky qui est utilisé dans le cadre de la boucle à verrouillage de phase. Les résultats nous ont montré qu'au-dessous de -55 dBm le bruit thermique est prédominant et que la région quadratique n'est plus valable au-delà de -20 dBm. La technique de linéarisation a été validée entre -40 dBm et +10 dBm en utilisant un polynôme d'ordre six.

L'utilisation de tables de conversion a été proposée pour accélérer le temps de calcul des systèmes qui utilisent le corrélateur « *five-port* ». Ces tables sont adressées par les mots correspondant aux tensions de sortie des détecteurs quadratiques et fournissent des valeurs correspondant aux tensions corrigées par la fonction de Potter et normalisées par

les constantes caractérisant le circuit « *five-port* ». Puis, nous avons dérivé des expressions analytiques qui nous permettent d'estimer l'incertitude ajoutée aux résultats due à la quantification. Nous avons évalué la validité des équations avec un montage expérimental. D'après l'étude réalisée, nous espérons avoir des erreurs de phase inférieures à $1,5^\circ$ pour des systèmes utilisant des CANs de 10 bits et des LUTs de 14 bits pour des signaux RFs de puissance de l'ordre de -10 dBm.

Le cinquième chapitre portait sur l'application du corrélateur « *five-port* » à une boucle à verrouillage de phase. Cette approche nous a permis de réaliser une PLL reconfigurable grâce à l'intégration du filtre de la boucle dans le circuit de traitement numérique utilisé pour calculer l'erreur de phase. Nous avons fait un rappel sur les boucles à verrouillage de phase utilisant comme outil mathématique la transformation en z pour l'analyse linéaire. Les aspects tels que la réponse fréquentielle, la réponse aux transitoires, la bande passante et la stabilité ont été étudiés pour les deux types de PLL mises en œuvre, notamment la PLL d'ordre un et la PLL avec filtre correcteur proportionnel et intégrateur. Parce que notre objectif principal était de démontrer le fonctionnement de cette PLL originale et non pas de concevoir une boucle pour respecter une norme de télécommunications donnée, nous avons mis au point un banc de mesure à 2 GHz, avec un corrélateur « *five-port* » conçu en technologie micro-ruban sur un substrat FR4. Le traitement numérique a été réalisé par un DSP Texas Instruments relié à des convertisseurs AN et NA faisant l'interface entre les signaux analogiques et numériques. Nous avons mesuré le spectre, le bruit de phase et la réponse à un échelon de fréquence pour diverses combinaisons des paramètres des filtres, afin de démontrer la reconfigurabilité de la boucle, sachant que chaque paramètre n'était qu'une variable du logiciel exécuté sur le DSP. Nous avons réussi à atténuer le bruit de phase de 30 dB dans la bande passante de la boucle, atteignant des valeurs telles que -60 dBC/Hz@100 Hz, -70 dBC/Hz@1 kHz, -80 dBC/Hz@10 kHz, -100 dBC/Hz@100 kHz. Cette PLL appliquée à la synthèse de fréquence a fait l'objet d'un brevet déposé en 2002 et délivré en janvier 2004.

Cette PLL a servi de base à la mise au point d'un système de récupération de porteuse. Cette boucle utilise des tables de correspondance pour réaliser un détecteur de phase dédié au type de modulation qu'on veut démoduler. Cette innovation rend le système flexible, ce qui est souhaitable pour les démodulateurs multi-mode. De plus, sa dynamique est ajustable grâce à la reconfigurabilité héritée de la PLL. Nous avons démontré sa faisabilité à partir d'une expérience pratique, dans laquelle deux signaux à 2 GHz modulés en BPSK avec des débits de 270 kS/s et 1 MS/s ont été utilisés. Nous avons réussi à démoduler ces signaux en utilisant les porteuses régénérées par le système proposé. Les constellations respectives correspondant aux enveloppes complexes obtenues après démodulation se sont avérées stables. Puis nous avons mesuré le spectre et le bruit de phase des porteuses. Le bruit de phase du VCO a été réduit d'environ 20 dB dans la bande passante.

Finalement, nous avons présenté dans le septième chapitre une architecture nouvelle d'émetteur-récepteur à trois voies. Cette structure est basée sur un modèle du circuit « *five-port* » représentant ce dernier comme une combinaison de trois mélangeurs réalisant la transposition de fréquence. Nous avons donc divisé le système en trois blocs, à savoir le générateur de base vectorielle (GBV), le démodulateur et le modulateur. Le GBV fournit aux deux autres modules trois signaux déphasés idéalement de 120° . Le démodulateur somme ces signaux au signal qu'on souhaitait démoduler et mesure leurs puissances, ce qui est équivalent à accomplir le mélange entre les signaux. Du côté modulateur, les amplitudes des signaux issus du GBV sont ajustées par trois signaux de contrôle dérivés du signal modulant. Pour valider la proposition, nous avons construit deux prototypes, le premier réalisé en technologie micro-ruban fonctionnant dans la bande 2,0 - 2,6 GHz et le deuxième en technologie intégrée sur substrat de AsGa opérant dans la bande 1,8 et 5,5 GHz. Ces circuits ont été construits et testés. Nous avons mesuré les coefficients de réflexion des portes du circuit réalisé en micro-ruban et les valeurs des modules sont restées au-dessous de -15 dB. Nous avons démodulé des signaux QPSK de niveau -20 dBm à 2,0, 2,4 et 2,6 GHz avec un débit de 100 kS/s. La fonctionnalité de la puce MMIC (6 mm²) a été évaluée à partir de la caractérisation des

détecteurs de puissance, de la démodulation de signaux et à partir de la vérification des atténuateurs. Concernant le circuit GBV, la magnitude des coefficients de transmission mesurés se situe entre -7 dB et -17 dB dans la bande comprise entre 1,8 GHz et 5,5 GHz. En ce qui concerne le déphasage, nous obtenons 120° relatifs entre les trois voies aux environs de 3,5 GHz, et aux extrémités, les décalages de phase sont d'environ 80° et 160° . La dynamique des atténuateurs observée est d'environ 20 dB et les déphasages sont pratiquement constants lorsque la tension de contrôle varie de 0 V à 1 V. Cette architecture et son implantation font l'objet d'un dépôt de brevet actuellement en cours d'analyse.

Ce travail de thèse nous a apporté des connaissances dans plusieurs domaines, notamment dans les systèmes de télécommunications et des communications numériques, dans la conception des circuits microondes et la conception de MMIC ainsi que dans le traitement numérique de signaux. Les difficultés propres à toute conception d'un système se sont concentrées, surtout au début, à la mise en application d'une grande quantité d'outils qui peuvent apparaître secondaires par rapport aux concepts fondamentaux que nous voulions démontrer dans cette thèse. La plupart de ces outils sont des logiciels pour commander des cartes d'acquisition, piloter les instruments de mesures et contrôler le DSP utilisé par la PLL, aussi bien que des cartes pour installer les convertisseurs numérique-analogique et le VCO et pour fournir les différentes sources d'alimentation requises par le circuit intégré.

Comme en toute activité de recherche, notre travail est loin d'être conclusif. Bien au contraire, nous identifions divers axes de continuité qui pourront faire l'objet d'investigations futures. Citons-en quelques-unes :

- Les détecteurs quadratiques sont traditionnellement utilisés dans les corrélateurs « *five-port* ». Grâce à la redondance de la base à trois vecteurs, les défauts de ces « mélangeurs » à faible coût peuvent se corriger. Néanmoins, un problème grave survient à cause des détecteurs quadratiques : la perte de résolution des CANs suivant les détecteurs. Cela se produit lorsqu'un signal interférent est présent à l'entrée du « *five-port* ». Puisque le gain de conversion du terme IM2 est le même pour le signal utile et pour le si-

gnal interférent, ce dernier ne pourrait pas s'annuler par un circuit de compensation d'offset ou CAG. De ce fait, la résolution effective du convertisseur sera fortement affectée. Ainsi, nous proposons le remplacement des détecteurs quadratiques par des mélangeurs qui présentent un certain rejet naturel aux effets quadratiques.

- Il faudra faire une évaluation du taux d'erreur binaire (TEB) en fonction des désappariements de phase et de gain tel que nous l'avons fait pour le calcul de l'EVM. Il faudrait inclure les éléments de la chaîne numérique, comme les filtres adaptés, l'égalisation, etc. Également, il serait important d'évaluer le TEB pour différentes configurations de base à trois vecteurs.
- Concernant la boucle de récupération de phase de porteuse, il faudra évaluer la reconfigurabilité dans un environnement multi-mode avec le démodulateur intégré.
- Un nouveau prototype du circuit intégré s'impose, préférentiellement sur substrat silicium, dans lequel les sources d'alimentation seraient intégrées et la puce serait mise en boîtier.

Bibliographie

- [1] C. A. Hoer. The six-port coupler : A new approach to measuring voltage, current, power, impedance and phase. *IEEE Transactions on Instrumentation and Measurements*, IM-21 :466–470, November 1972.
- [2] C. A. Hoer and Keith C. Roe. Using an arbitrary six-port junction to measure complex voltage ratios. *IEEE Transactions on Microwave Theory and Techniques*, 23(12) :978–984, December 1975.
- [3] Glenn F. Engen. The six-port reflectometer : An alternative network analyzer. *IEEE Transactions on Microwave Theory and Techniques*, 25(12) :1075–1080, December 1977.
- [4] F. Wiedman. *Développements pour des applications grand public du réflectomètre six-port : algorithme de calibrage robuste, réflectomètre à très large bande et réflectomètre intégré MMIC*. PhD thesis, École Nationale Supérieure des Télécommunications, 1997.
- [5] Glenn F. Engen and Cletus A. Hoer. Thru-reflect-line : An improved technique for calibrating the dual six-port automatic network analyzer. *IEEE Transactions on Microwave Theory and Techniques*, 27(12) :987–993, December 1979.
- [6] F. Wiedman, Bernard Huyart, Eric Bergeault, and Louis Jallet. A new robust method for six-port reflectometer calibration. *IEEE Transactions on Instrumentation and Measurements*, 48 :927–931, 1999.
- [7] F. R. Sousa, B. Huyart, and R. N. de Lima. A new method for automatic calibration of 5-port reflectometers. *Journal of Microwaves and Optoelectronics*, 3 :135–144, July 183

2004.

- [8] Ji Li, Renato G. Bosisio, and Ke Wu. Dual-tone calibration of six-port junction and its application to the six-port direct digital millimetric receiver. *IEEE Transactions on Instrumentation and Measurements*, 44(1) :93–99, 1996.
- [9] E. R. Bertil Hansson and G.P. Riblet. An ideal six-port network consisting of a matched reciprocal lossless five-port and a perfect directional coupler. *IEEE Transactions on Microwave Theory and Techniques*, 31(3), March 1983.
- [10] F. Wiedman, Bernard Huyart, Eric Bergeault, and Louis Jallet. New structure for a six-port réflectomètre in monolithic microwave integrated-circuit technology. *IEEE Transactions on Instrumentation and Measurements*, 2 :527–530, April 1998.
- [11] Serioja Ovidu Tatu, Emilia Moldovan, Ke Wu, and Renato G. Bosisio. A new direct millimeter-wave six-port receiver. *IEEE Transactions on microwave theory and techniques*, 49(12) :2517–2522, December 2001.
- [12] Ji Li, Renato G. Bosisio, and Ke Wu. A collision avoidance radar using six-port phase/frequency discriminator (spdf). In *1994 IEEE National Telesystems Conference*, pages 55 – 58, 1994.
- [13] César Gutiérrez Migélez, Bernard Huyart, Eric Bergeault, and Louis P. Jallet. A new automobile radar based on the six-port phase/frequency discriminator. *IEEE Transactions on vehicular technology*, 49(4) :1416–1423, July 2000.
- [14] E. Moldovan, S.-O. Tatu, T. Gaman, and R.G. Ke Wu ; Bosisio. A new 94-ghz six-port collision-avoidance radar sensor. *IEEE Transactions on Microwave Theory and Techniques*, 52(3) :751 – 759, March 2004.
- [15] W.Z. Xiong and V.F. Fusco. Wideband 0.9 ghz to 5 ghz six-port and its application as digital modulation receiver. *IEE Proceedings - Microwave, Antennas and Propagation*, 150 :301–307, August 2003.

- [16] M. Abe, N. Sasho, V. Brankovic, and D. Krupezvic. Direct conversion receiver mmic using six-port technology. In *Proceedings of the European Conference on Wireless Technology*, 2000.
- [17] Jari Hyrylainen and Leonid Bogod. Six-port direction conversion receiver. In *Proceedings of the 27th microwave conference and exhibition*, pages 341–346, 1997.
- [18] Torsten Mack, Alexander Honold, and Johann-Friedrich Luy. An extremely broadband software configurable six-port receiver platform. In *Proceedings of the 33rd European Conference on Wireless Technology*, 2003.
- [19] G. Neveux, B. Huyart, and J. Rodriguez. Auto-calibrage d’un demodulateur utilisant la technique five-port”. In *13^{émes} Journées Nationales Microondes*, may 2003.
- [20] Bernard Huyart, Jean-Jacques Laurin, Renato G. Bosisio, and Dave Roscoe. A direction-finding antenna system using an integrated six-port circuit. *IEEE Transactions on antennas and propagation*, 43(12) :1508–1512, December 1995.
- [21] Beatriz Amante Garcia. *Conception d’un radar d’aide à la conduite automobile utilisant un système discriminateur de fréquence type « six-port »*. PhD thesis, École Nationale Supérieure des Télécommunications, 2003.
- [22] Norman S. Nise. *Control Systems Engineering*. Wiley, 3 edition, 2000.
- [23] Keith B. Schaub and Joe Kelly. *Production Testing of RF and System-on-a-chip Devices for Wireless Communications*. Artech House, 2004.
- [24] Agilent. *Agilent PN 89400 – 14 : Using error vector magnitude measurements to analyze and troubleshoot vecto-modulated signals*.
- [25] M. Ratni, D. Krupezevic, V. Brankovic, M. Abe, and N. Sasho. Design considerations for direct conversion receiver using five-port circuit. In *Proceedings of 31nd European Microwave Conference*, 2001.

- [26] F.R. Sousa, B. Huyart, and R.C.S Freire. Low cost network analyser using a six-port. In *Proceedings of 2001 International Microwave and Optoelectronics Conference - IMOC 2001*, 2001.
- [27] G. Neveux, B. Huyart, and J. R. Guisantes. Rf demodulator with a “six-port” system. In *Proceedings of 31nd European Microwave Conference*, 2001.
- [28] Ulrich Stumper. Finding initial estimates needed for the engen method of calibrating single six-port reflectometers. *IEEE Transactions on Microwave Theory and Techniques*, 38(7) :946–949, July 1990.
- [29] F.M. Ghannouchi and R.G Bosisio. An alternative explicit six-port matrix calibration formalism using five standards. *IEEE Transactions on Microwave Theory and Techniques*, 36(3) :494–498, March 1988.
- [30] Yi Liu. Calibrating an industrial microwave six-port instrument using the artificial neural network technique. *IEEE Transactions on Instrumentation and Measurements*, 45(2) :651–656, 1996.
- [31] Xinping Huang, Dan Hindson, Michel de Léséleuc, and Mario Caron. I/q-channel regeneration in 5-port junction based direct receivers. In *1999 IEEE MTT-S International Topical Symposium on technologies for wireless applications*, pages 169–173, February 1999.
- [32] Xinping Huang, Mario Caron, and Dan Hindson. Adaptative i/q-channel regeneration in 5-port junction based direct receivers. In *Fifth Asia-Pacific Conference on Communications and Fourth Optoelectronics and Communications Conference*, volume 1, pages 717–720, October 1999.
- [33] Xinping Huang, Dan Hindson, and Mario Caron. A recursive gram-schmidt orthonormalization procedure and its application to communications. In *2001 IEEE Third Workshop on Signal Processing Advances in Wireless Communications*, pages 340–343, March 2001.

- [34] Guillaume Neveux. *Démodulateur direct de signaux RF multi-mode et multi-bande utilisant la technique « cinq-port »*. PhD thesis, École Nationale Supérieure des Télécommunications, 2003.
- [35] Tim Hentschel. A simple iq-regeneration technique for six-port communication receivers. In *Proceedings of the First International Symposium on control, Communications and Signal Processing*, pages 311–314, March 2004.
- [36] Glenn F. Engen. Calibrating the six-port reflectometer by means of sliding terminations. *IEEE Transactions on Microwave Theory and Techniques*, 26(12) :951 – 957, December 1978.
- [37] A. Daulle, P. Xavier, and D. Raully. A power sensor for fast measurement of telecommunications signals using substitution method. *IEEE transactions on instrumentation and measurement*, 50(3) :1190 – 1196, october 2001.
- [38] V. Milanovic, M. Gaitan, and M.E. Zaghloul. Micromachined thermocouple microwave detector by commercial cmos fabrication. *IEEE Transactions on Microwave Theory and Techniques*, 46(5) :550 – 553, may 1998.
- [39] A. Oliveira, R.C.S. Freire, G.S. Deep, and A.M.N. Lima. A feedback i^2 -controlled constant temperature solar radiation meter. *IEEE transactions on instrumentation and measurement*, 47 :1163–1167, october 1998.
- [40] A. Oliveira. *Sensores Termo-resistivos em configurações realimentadas*. PhD thesis, Universidade Federal da Paraíba, 1997.
- [41] Renato G. Bosisio and Ke Wu. A simple dual-tone calibration of diode detectors. In *Conference Proceedings of the Instrumentation and Measurement Technology Conference*, volume 1, pages 276 – 279, 1994.
- [42] E. Bergeault, B. Huyart, G. Geneves, and L. Jallet. Characterization of diode detectors used in six-port reflectometers. *IEEE Transactions on Instrumentation and Measurements*, 40 :1041–1043, December 1991.

- [43] C. Potter and A. Bullock. Non linearity correction of microwave diode detectors using a repeatable attenuation step. *Microwave Journal*, 36 :272,274,277–279, May 1983.
- [44] Agilent. *Surface Mount Zero Bias Schottky Detector Diodes, Technical Data – HSMS-2850 Series*.
- [45] A. Flammini, D. Marioli, and A. Taroni. Application of an optimal look-up table to sensor data processing. *IEEE Transactions on Instrumentation and Measurements*, 48(4) :813 – 816, August 1999.
- [46] J.B.Slaughter. Quantization errors in digital control systems. *IEEE Transactions on automatic control*, AC-9 :70–74, January 1964.
- [47] Floyd M. Gardner. *PhaseLock Techniques*. John Wiley & sons, 1979.
- [48] William F. Egan. *Phase-Lock Basics*. Wiley, 1998.
- [49] M. Curtin and P. O’Brien. Phase-locked loops for high-frequency receivers and transmitters-part 1. *Analogue Dialogue*, 33(3) :1–4, 1999. <http://www.analog.com/library/analogDialogue/index.html>.
- [50] M.H. Izadi and B. Leung. Pll-based frequency discriminator using the loop filter as an estimator. *IEEE Journal of Solid-State Circuits*, 49(11) :721 – 727, November 2002.
- [51] John G. Proakis. *Digital Communications*. Mc Graw Hill, 2001.
- [52] Bernard Sklar. *Digital Communications - Fundamentals and applications*. Prentice Hall, 1988.
- [53] Bernd-Ulrich H. Kepler, Markus Scrolzand, and Edmund Gotz. A 10-ghz sige bicmos phase-locked-loop frequency synthesizer. *IEEE Journal of Solid-State Circuits*, 37(3) :328–335, March 2002.
- [54] William F. Egan. *Frequency Synthesis by Phase Lock*. Wiley, 1999.
- [55] Zoltán Szabó and Géza Kolumbán. How to avoid false lock in spll frequency synthesizers. In *IEEE Instrumentation and Measurement Conference Proceedings*, pages 738–743, 2001.

- [56] Changjiang Zhan, C.Fitzer, V.K.Ramachandaramurthy, A.Arulampalam, M.Barnes, and N.Jenkins. Software phase-locked loop applied to dynamic voltage restorer. In *Proceedings of Power Engineering Society Winter Meeting*, volume 3, pages 1033–1038, February 2001.
- [57] L.S. Cutler and C.L. Searle. Some aspects of the theory and measurement of frequency fluctuations in frequency standards. *Proceedings of the IEEE*, 54(2) :136–154, February 1966.
- [58] D.B. Lesson. A simple model of feedback oscillator noise spectrum. *Proceedings of the IEEE*, 54(2) :329–330, February 1966.
- [59] A. Hajimiri and Thomas H. Lee. A general theory of phase noise in electrical oscillators. *IEEE Journal of Solid-State Circuits*, 36(2) :179–194, February 1998.
- [60] Erich Hafner. The effects of noise in oscillators. *Proceedings of the IEEE*, 54(2) :179–198, February 1966.
- [61] Aymeric Piganeau. Conception en technologie microruban de deux réflectomètres à six portes fonctionnant respectivement aux fréquences 1,0 ghz et 3,8 ghz. Technical report, École Nationale Supérieure des Télécommunications, 2001.
- [62] Texas Instruments. *TMS320C6711 Datasheet*.
- [63] J. E. Volder. The cordic trigonometric computing technique. *IRE Trans. Electron. Comput.*, EC-8(3) :330–334,, September 1959.
- [64] J. Duprat and J. M. Muller. The cordic algorithm : new results for fast vlsi implementation. *IEEE Transactions on Computers*, 42(2) :168 – 178, February 1993.
- [65] Ray Andraka. A survey of cordic algorithms for fpgas. In *Proceedings of the 1998 ACM/SIGDA sixth international symposium on Field programmable gate arrays*, pages 191–200, 1998.

- [66] A.Th. Schwarzbacher, A. Brasching, Th.H. Wahl, and J.B. Foley. Optimisation and implementation of the arctan function for the power domain,. In *Proceedings of the Electronic Circuits and Systems Conference*, pages 33–36, 1999.
- [67] Asad A. Abidi. Direct-conversion radio transceivers for digital communications. *IEEE Journal of solid-state circuits*, 30(12) :1399–1410, december 1995.
- [68] Xinyu Xu, Ke Wu, and Renato G. Bosisio. Software defined radio receiver based on six-port technology. In *2003 IEEE MTT-S Digest*, pages 1059 – 1062, 2003.
- [69] Gary MitChell and Thierry Guichon. Digital costas loop design for coherent microsatellite transponders. In *Aerospace Conference Proceedings*, pages 1197–1209, 2002.
- [70] Eric Marsan, Jean-Christophe Scheil, Gailon Brehm, Ke Wu, and Renato G. Bosisio. High-speed carrier recovery circuit suitable for direct digital qpsk transceivers. In *Proceedings of the 2002 Radio and Wireless Conference - RAWCON*, pages 103–106, 2002.
- [71] F. R. Sousa, G. Neveux, B. G. Amante, and B. Huyart. Five port junction : In the way of general public applications. In *Proceedings of 32nd European Microwave Conference*, 2002.
- [72] Behzad Razavi. *RF microelectronics*. Prentice Hall, 1998.
- [73] Jesus Grajal, Javier Gismero, Mustapha Mahfoudi, and Felix A. Petz. A 1.4-2.7 ghz analog mmic vector modulator for a crossbar beamforming network. *IEEE Transactions on Microwave Theory and Techniques*, 45 :1705–1714, october 1997.
- [74] Frank Ellinger, Urs Lott, and Werner Bachtold. An antenna diversity mmic vector modulator hiperlan with low power consumption and calibration capability. *IEEE Transactions on Microwave Theory and Techniques*, 49 :964–969, may 2001.
- [75] Glenn F. Engen. An improved circuit for implementing the six-port technique of microwave measurements. In *Microwave Symposium Digest, MTT-S International*, volume 77, pages 53 – 55, June 1977.

- [76] Jong-Sik Lim and Soon-Young Eom. A new 3-way power divider with various output power ratios. In *Digest of the IEEE Microwave Symposium*, pages 785–788, 1996.
- [77] David M. Pozar. *Microwave Engineering*. Wiley, 2004.
- [78] D. Adler and R. Popovich. Broadband switched-bit phase shifter using all-pass networks. In *Digest of the IEEE Microwave Symposium*, pages 265 – 268, 1991.
- [79] Mohamed Ratni. *Conception et réalisation d’une sonde de mesure Microonde utilisant un réflectomètre six-ports en technologie monolithique intégrée MMIC sur substrat silicium*. PhD thesis, École Nationale Supérieure des Télécommunications, 1999.
- [80] Ravender Goyal. *High-Frequency Analog Integrated Circuit Design*. Prentice Hall, 1995.

Publications

- [1] F. R. de Sousa and B. Huyart. Synthétiseur de signaux hyperfréquences. **Brevet Français** - FR-2842369, January 2004.
- [2] F. R. de Sousa and B. Huyart. A reconfigurable high-frequency phase-locked loop. *IEEE Transactions on Instrumentation and Measurements*, vol. 53, N.4, pp. 1035-1039, August 2004.
- [3] F. R. de Sousa, B. Huyart, and R. N. de Lima. A new method for automatic calibration of 5-port reflectometers. *Journal of Microwave and Optoelectronics*, vol. 3, N.5, pp.135-144, July 2004.
- [4] F. R. de Sousa, B. Huyart. Reconfigurable Carrier Recovery Loop. *To appear in Microwave and Optical Technology Letters*, December 5, 2004.
- [5] F. R. de Sousa, B. Huyart, and S.Y.C. Catunda. A to d converters and look-up tables dimensioning for six or five-port phase discriminators. *Submitted for publishing in IEEE Transactions on Instrumentation and Measurements (Pre-accepted)*.
- [6] F. R. de Sousa and B. Huyart. A 1.8-5.5 ghz integrated five-port front-end for wideband transceivers. *In Proceedigns of the European Conference on Wireless Technology 2004 (ECWT 2004)*, Amsterdam, October 2004.
- [7] F. R. de Sousa and B. Huyart. A novel rf front-end architecture for multi-band transceivers. *In Proceedigns of the IEEE 2004 International Microwave Symposium (IMS 2004)*, Fort Worth, EUA, June 2004.
- [8] F. R. de Sousa and B. Huyart. Carrier recovery in five-port receivers. *In Proceeding of the European Conference on Wireless Technology (ECWT 2003)*, volume 2, pages 419–421, Munich, Germany, October 2003.
- [9] F. R. de Sousa, B. Huyart, and R. N. de Lima. A new method for automatic calibration of 5-port reflectometers. *In Proceedings of the SBMO/IEEE MTT-S International Microwave and Optoelectronics Conference (IMOC'2003)*, volume 2, pages 1063–1068, Foz de Iguaçu - Brasil, September 2003.
- [10] F. R. de Sousa, B. Huyart, S. Y. C. Catunda, and R. de Lima. A to d converters and look-up tables dimensioning for five-port reflectometer based systems. *In Proceedings of the IEEE 2003 Instrumentation and Measurement Technology Conference (IMTC 2003)*, pages 743–747, Vail, USA, May 2003.

- [11] F. R. de Sousa and B. Huyart. A reconfigurable high-frequency phase-locked loop. In *Proceedings of the IEEE 2003 Instrumentation and Measurement Technology Conference (IMTC 2003)*, volume 1, pages 503–507, Vail, USA, May 2003.
- [12] F. R. de Sousa and B. Huyart. Boucle a verrouillage de phase reconfigurable pour les applications hautes fréquences. In *Actes des 13 Journées Nationales Micro-ondes*, volume 1, pages 476–477, Lille, France, May 2003.
- [13] F. R. de Sousa, B. A. Garcia, G. Neveux, and B. Huyart. Five-port junction : In the way of general public application. In *Proceedings of the 32nd European Microwave Conference (EUMC 2002)*, volume 3, pages 1081–1084, Milan, Italy, September 2002.
- [14] F. R. de Sousa, B. Huyart, and R. De Lima. Avaliação dos efeitos de quantização em sistemas baseados em reflectometro de cinco portas. In *Anais do X Simposio Brasileiro de Microondas e Optoeletrônica (SBMO2002)*, pages 61–65, Recife, Brasil, August 2002.
- [15] F. R. de Sousa, B. Huyart, and R. C. S. Freire. Low cost network analyzer using a six-port reflectometer. In *International Microwave and Optoelectronics Conference*, Belém, Brazil, August 2001.

Annexe A

Précisions à propos des oscillateurs contrôlés en tension

A.1 Paramètres définissant la performance d'un VCO

- **Fréquence centrale** - C'est le point central de la courbe caractéristique du VCO (Fig. 5.4), dont le choix dépend de l'application à laquelle le VCO servira.
- **Plage d'accord** - C'est la plage de fréquence ($f_2 - f_1$) dans laquelle le VCO peut être programmé. Sa sélection doit prendre en compte deux facteurs principaux : 1) la variation de la fréquence centrale avec la température et 2) l'intervalle de fréquence requis par l'application. La fréquence centrale peut varier d'un facteur deux dans des situations extrêmes de température ou par défaut du procédé de fabrication, exigeant ainsi une plage d'accord suffisamment large pour garantir que la valeur de fréquence du VCO souhaitée sera atteinte. Il faut considérer aussi que lorsque le VCO est employé dans un synthétiseur de fréquence, il est communément souhaitable que la fréquence du signal synthétisé varie d'un ou de plusieurs ordres de magnitude, ce qui va solliciter une plage d'accord assez importante.

Une mesure pertinente à prendre lorsque on va concevoir ou même choisir un VCO est de vérifier la variation de la phase et de la fréquence du signal de sortie en fonction du bruit sur le signal de contrôle. Pour un bruit ayant une densité de puissance donnée, le bruit sur la phase et la fréquence de sortie sera proportionnel à K_v comme indique (5.4). De ce fait, pour minimiser le bruit de phase dû au bruit sur v_{cnt} il faudra minimiser K_v , une contrainte qui s'oppose au choix de la plage d'accord. En effet, comme illustré sur la Fig.5.4, l'intervalle de syntonisation admissible de v_{cnt} varie de v_1 à v_2 et la plage d'accord doit s'étendre de f_1 jusqu'à f_2 . Ainsi, K_v doit satisfaire la condition suivante :

$$K_v = \frac{f_2 - f_1}{v_2 - v_1} \quad (\text{A.1})$$

Supposant que $v_1 = 0$ et $v_2 = V_+$, où V_+ est la valeur extrême de la source d'alimentation, K_v va augmenter lorsque la tension de la source d'alimentation diminue, ce qui

rend l'oscillateur plus sensible au bruit.

- **Linéarité de l'accord** - Dans un VCO réel, la valeur de K_v ne reste pas constante dans la plage de fonctionnement du VCO, rendant non-linéaire la fonction caractéristique du VCO. Une telle non-linéarité va dégrader le temps d'établissement de la PLL dans laquelle le VCO est inséré [48]. Pour cette raison, il est souhaitable de minimiser la variation de K_v à travers la plage d'accord. Les VCOs pratiques démontrent un gain élevé aux proximités de la fréquence centrale tandis qu'il est moins important lorsque on s'approche des extrémités de la courbe caractéristique (Fig.A.1).

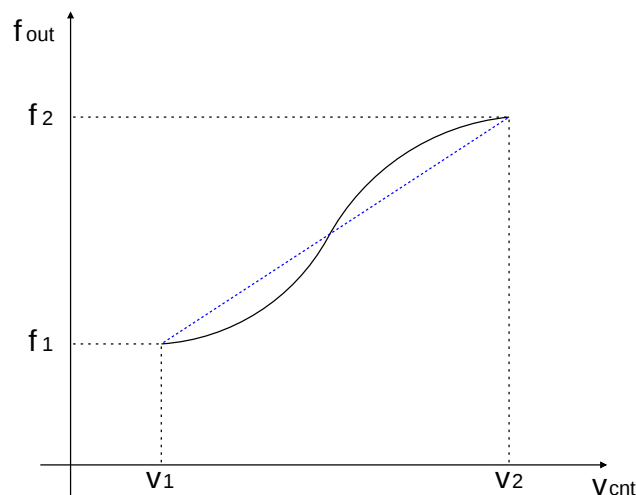


FIG. A.1 – Fonction de transfert d'un VCO réel

- **Amplitude de sortie** - Il est souhaitable que le niveau du signal de sortie de l'oscillateur soit élevé pour le rendre moins sensible au bruit. L'amplitude du signal est en rapport avec la consommation, la source d'alimentation et comme il a été dit précédemment, la plage d'accord. De même que le gain K_v , l'amplitude peut aussi varier en fonction de la tension d'accord.
- **Dissipation de puissance** - Comme pour tous les circuits analogiques, il y existe un compromis entre la fréquence de fonctionnement, la consommation et le bruit.
- **Pureté du signal de sortie** - Même si la tension de contrôle est constante, le signal de sortie du VCO n'est pas parfaitement périodique. Le bruit généré par les compo-

sants du VCO et le bruit de la source d'alimentation se transmettront vers la phase et la fréquence du signal de sortie. Ces effets sont quantifiés par le *jitter* (domaine temporel) et le *bruit de phase* (domaine fréquentiel) et sont déterminés par les critères de performance de chaque application. Suite à son importance dans les synthétiseurs de fréquence, nous allons consacrer une section au bruit de phase.

A.2 Le modèle de Lesson pour le bruit de phase des oscillateurs

Le bruit de phase $L\{\Delta f\}$ est défini formellement comme le rapport de la puissance dans une bande latérale de modulation de phase à toute la puissance du signal par unité de bande passante à un écart particulier Δf de la fréquence porteuse du signal. Il est normalement exprimé en décibels relatifs à la puissance de la porteuse par Hertz de la bande passante (dBc/Hz). Le bruit de phase d'un oscillateur est communément caractérisé par le modèle de Lesson [58], synthétisé par l'équation suivante :

$$L\{f\} = 10 \log \left[\frac{2kFT_0}{P_0} \left(1 + K \frac{f_\alpha}{\Delta f} + \frac{f_h^2}{\Delta f^2} + K \frac{f_\alpha f_h^2}{\Delta f^3} \right) \right] \quad (\text{A.2})$$

où $L\{\Delta f\}$ est la densité spectrale de bruit unilatéral en décibels, Δf est le déplacement de fréquence par rapport à la porteuse, $\frac{kFT_0}{P_0}$ est proportionnel au bruit thermique, f_0 est la fréquence d'oscillation, f_α est la fréquence faisant de coupure du bruit $1/f$, $f_h = f_0/2Q$ est la bande passante à demi-puissance (-3 dB) du résonateur, Q est le facteur de qualité effectif du circuit résonant avec toutes les charges connectées (Q chargé). L'allure du bruit de phase donné par (A.2) est affiché sur la Fig.A.2. Il y a deux cas possibles dépendant des valeurs respectives des deux termes intermédiaires de (A.2). Dans le deux cas, pour les fréquences proches de la porteuse f_0 , la puissance du bruit décroît à un taux $1/f^3$, soit -18 dB/octave. Si le facteur de qualité du résonateur Q est raisonnablement faible de sorte que

sa bande passante à -3 dB soit inférieure à f_α ($f_h > f_\alpha$), donc pour les fréquences entre f_α et f_h la puissance du bruit diminuera proportionnellement à $1/f^2$ (-12 dB/octave). Dans le cas contraire, si $f_h < f_\alpha$ la pente de la puissance de bruit sera proportionnelle à $1/f$ (-6 dB/octave). Pour les déviations de fréquence importantes le bruit thermique est prédominant. Ceci est constant en fonction de la fréquence.

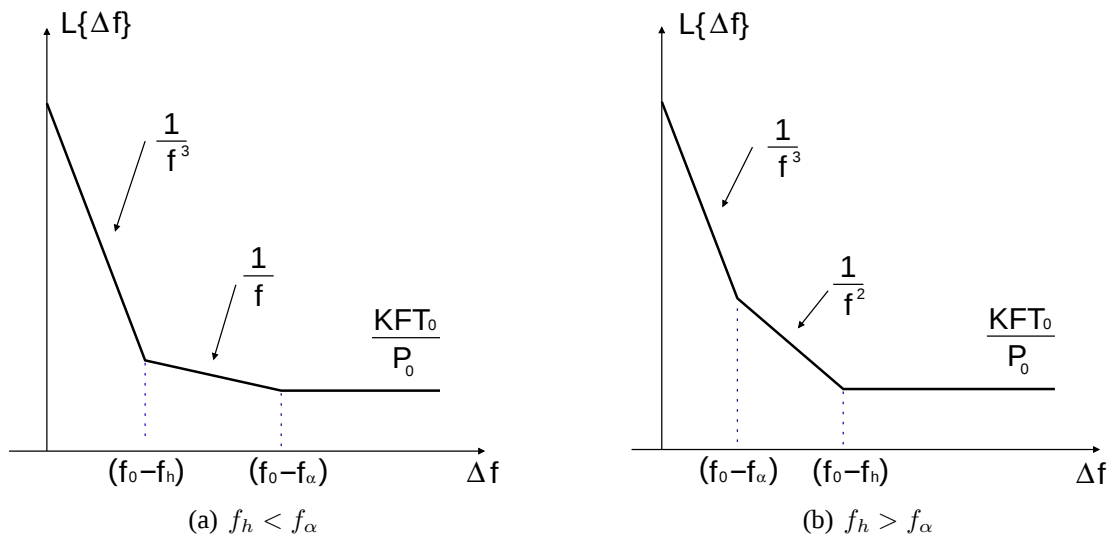
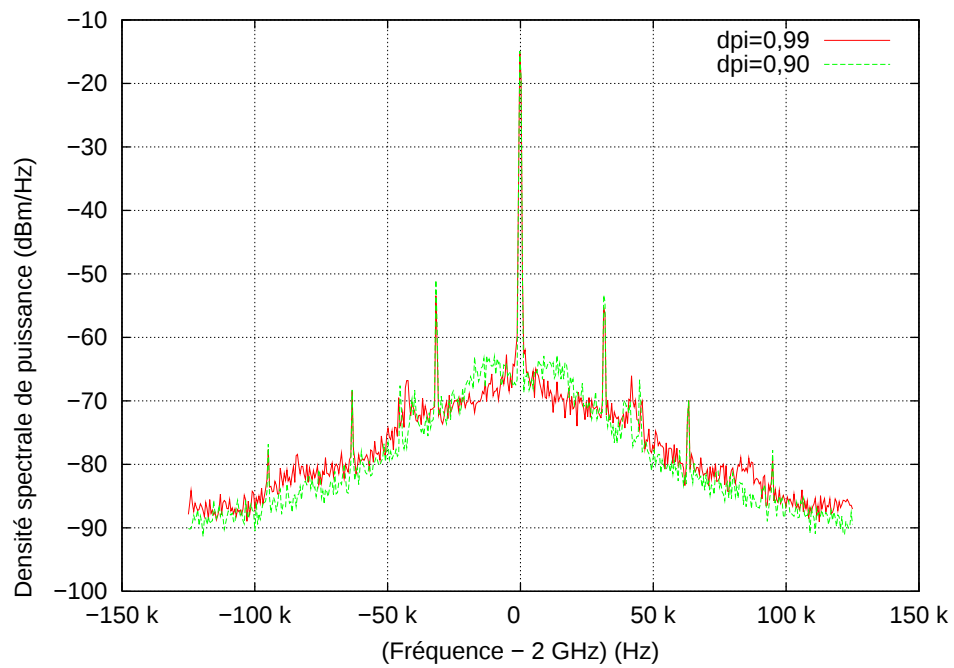


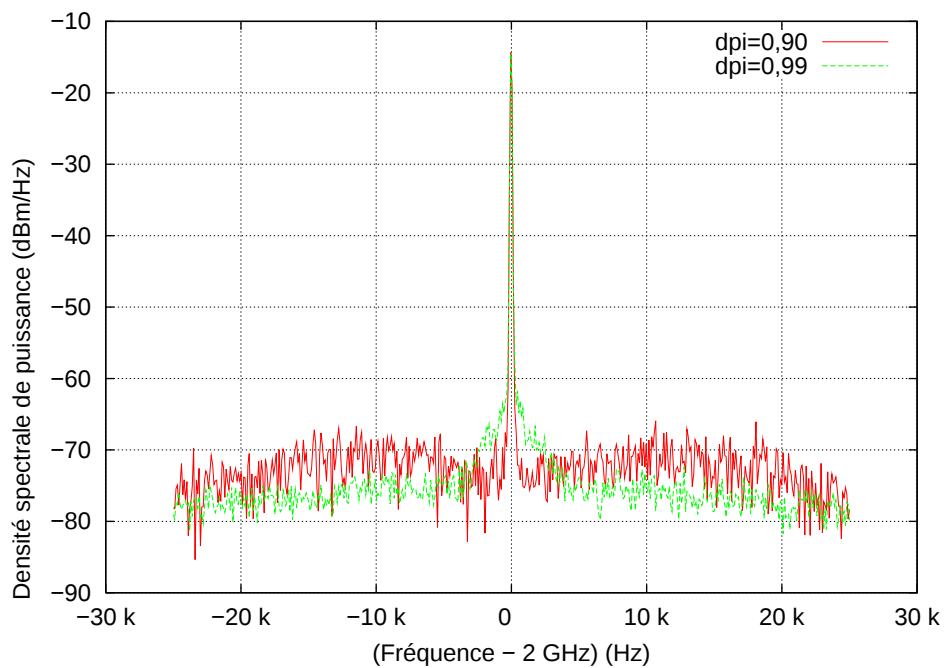
FIG. A.2 – Bruit de phase d'un oscillateur d'après le modèle de Lesson.

Annexe B

Résultats de mesures de la boucle à verrouillage de phase



(a) KPI=0,2 dans une bande de 250 kHz



(b) KPI=0,2 dans une bande de 50 kHz

FIG. B.1 – Spectre du signal de sortie du VCO lorsque le gain de la boucle est $K=0,2$

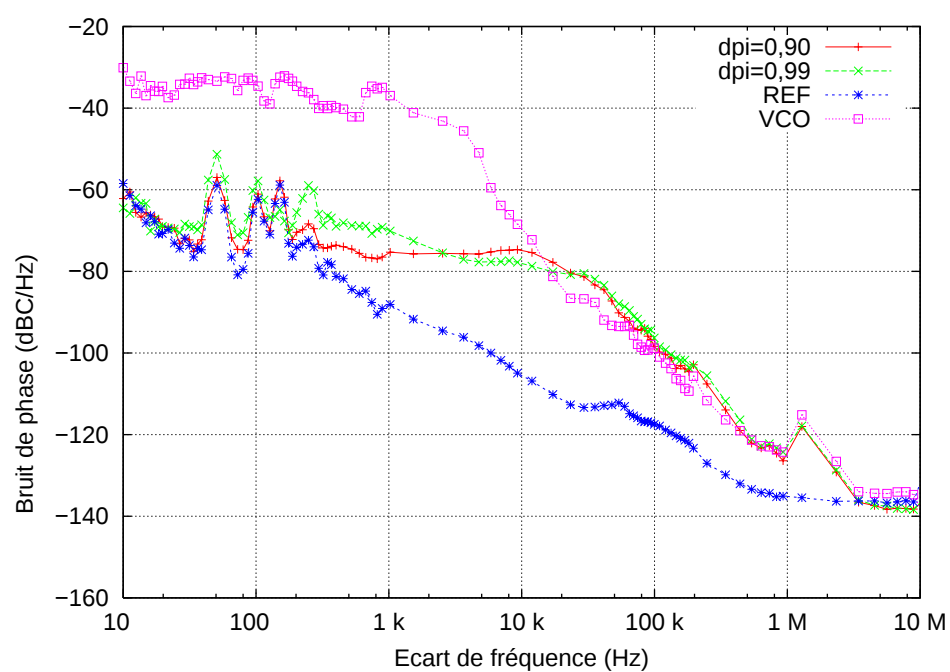
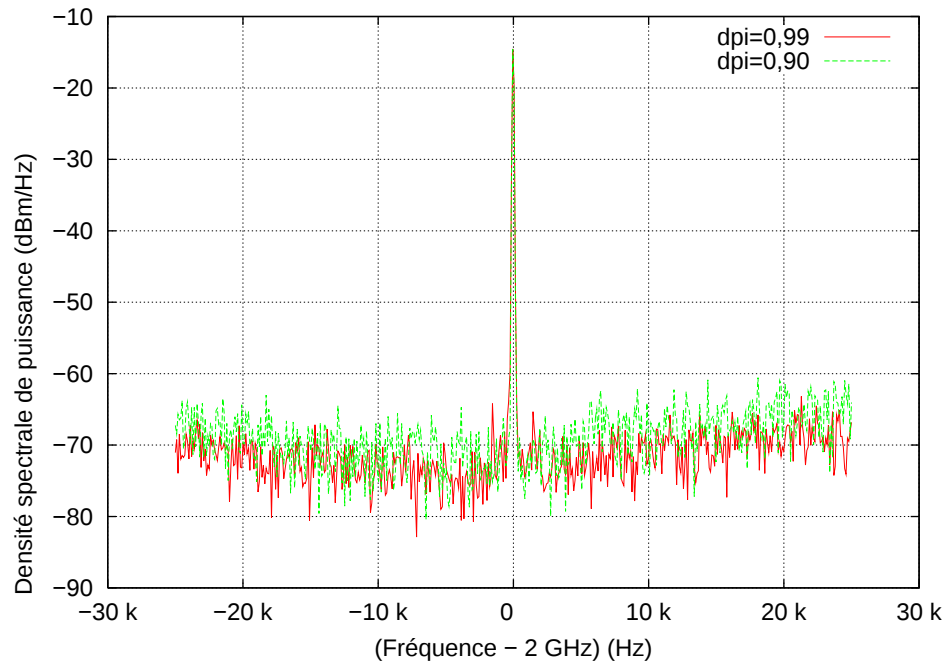
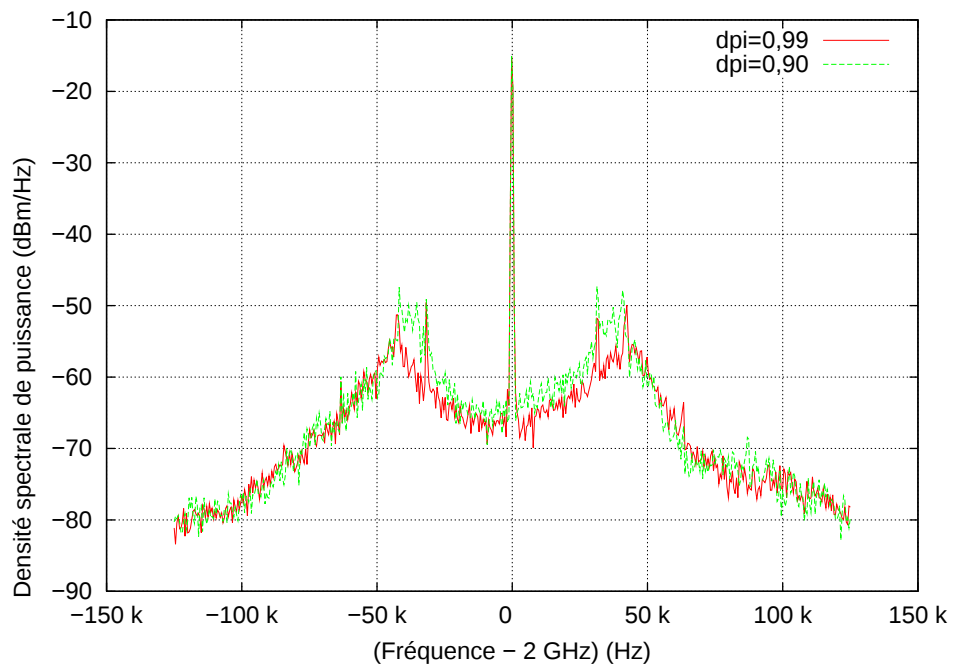


FIG. B.2 – Bruit de phase du signal de sortie du VCO lorsque le gain de la boucle est $K=0,2$



(a) KPI=0,5 dans une bande de 50 kHz



(b) KPI=0,5 dans une bande de 250 kHz

FIG. B.3 – Spectre du signal de sortie du VCO lorsque le gain de la boucle est $K=0,5$

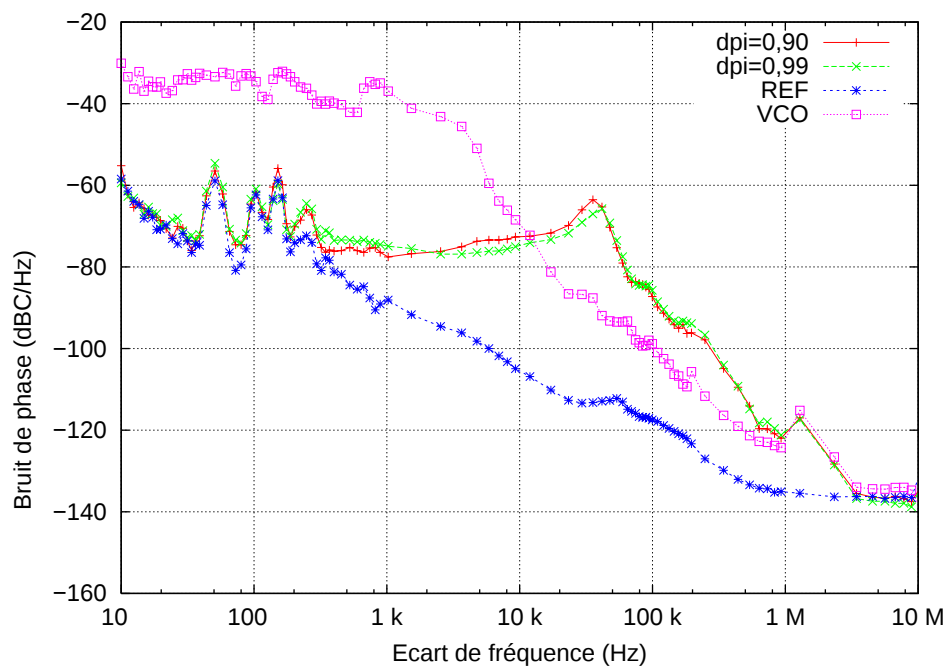


FIG. B.4 – Bruit de phase du signal de sortie du VCO lorsque le gain de la boucle est $K=0,5$

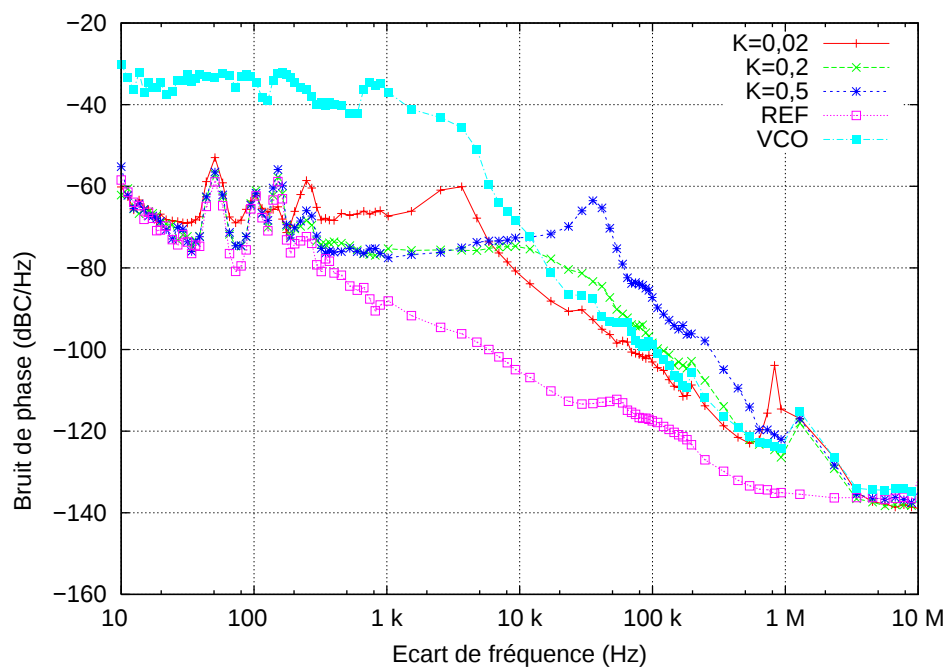


FIG. B.5 – Bruit de phase du signal de sortie du VCO lorsque $d_{pi}=0,90$

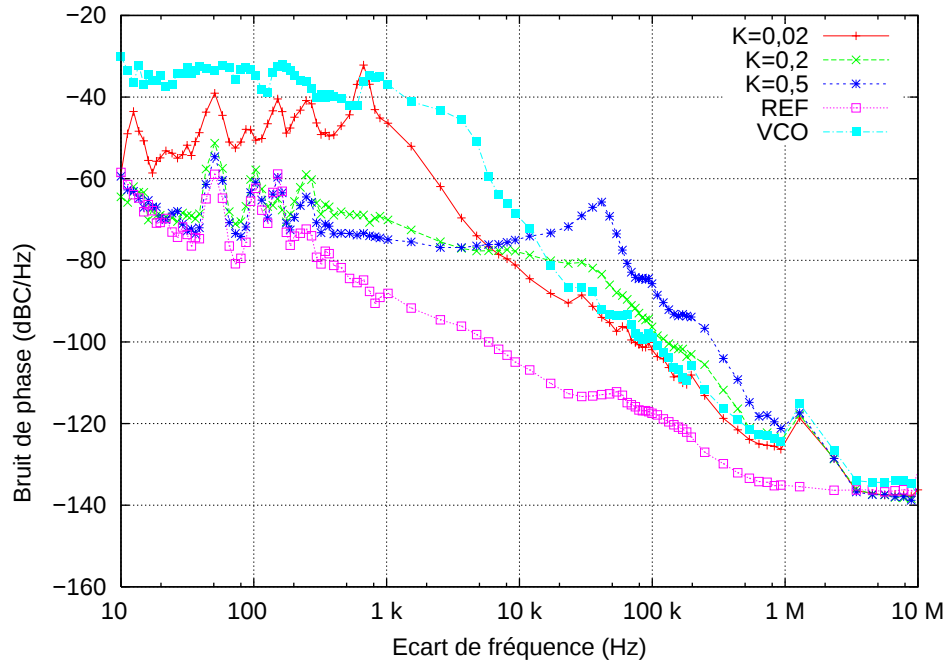


FIG. B.6 – Bruit de phase du signal de sortie du VCO lorsque $d_{pi}=0,99$

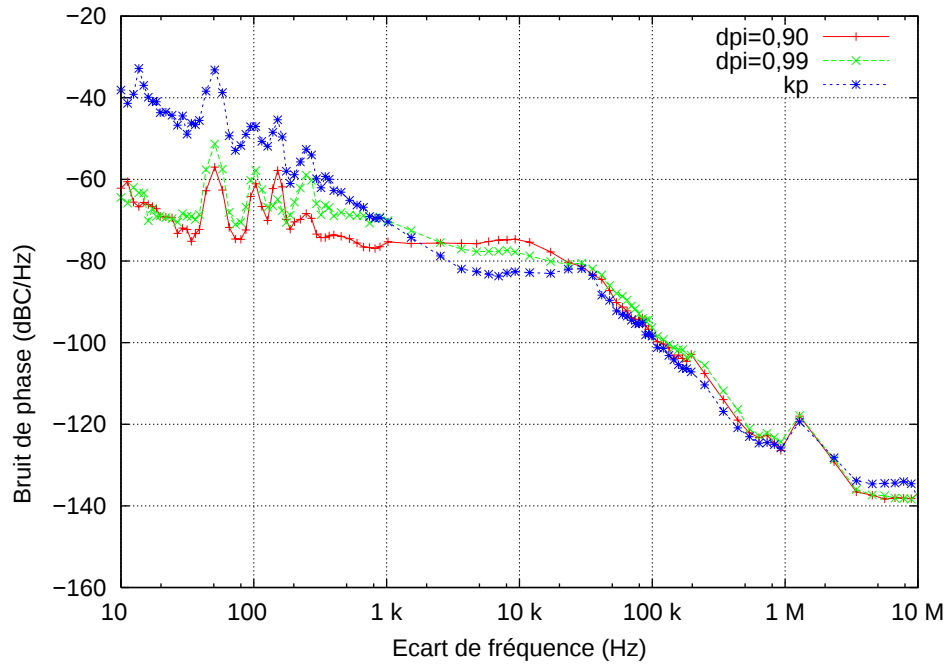


FIG. B.7 – Bruit de phase du signal de sortie du VCO lorsque $K=0,2$ pour les PLLs d'ordre 1 et proportionnel et intégrateur

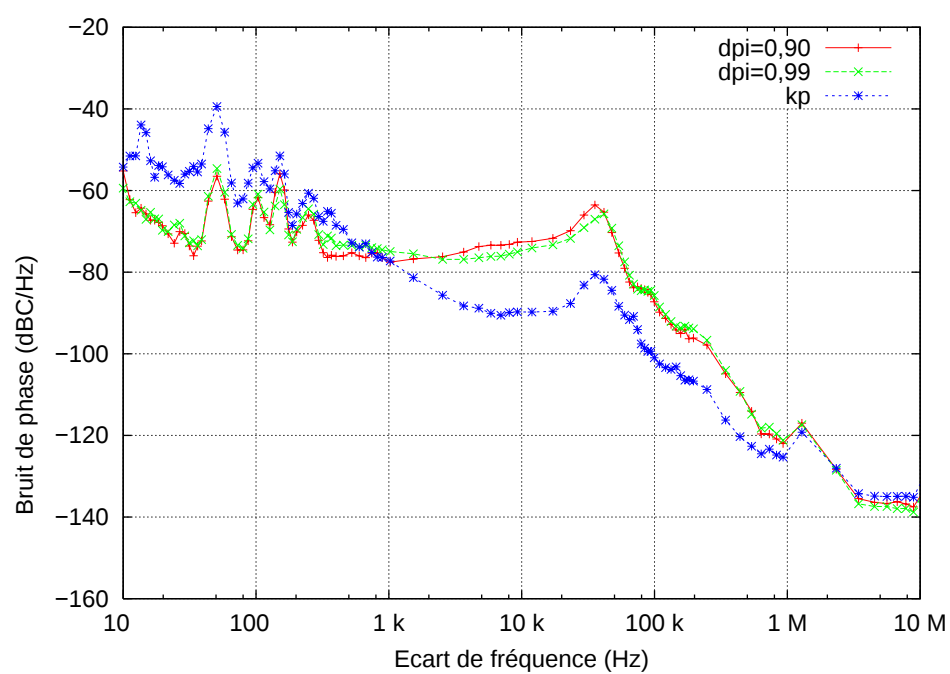


FIG. B.8 – Bruit de phase du signal de sortie du VCO lorsque $K=0,5$ d'ordre 1 et proportionnel et intégrateur

Annexe C

Modulateur I/Q à partir d'un réflectomètre à cinq accès

C.1 Préliminaires

Considérons le diagramme du modulateur illustré sur la Figure C.1. Ce système est composé d'un circuit interférométrique, de trois ensembles de charges synthétisables (Z_3 , Z_4 et Z_5) contrôlées par le signal qui porte l'information, de trois coupleurs directifs (T_3 , T_4 et T_5) et de trois détecteurs de puissance (D_3 , D_4 et D_5) optionnels.

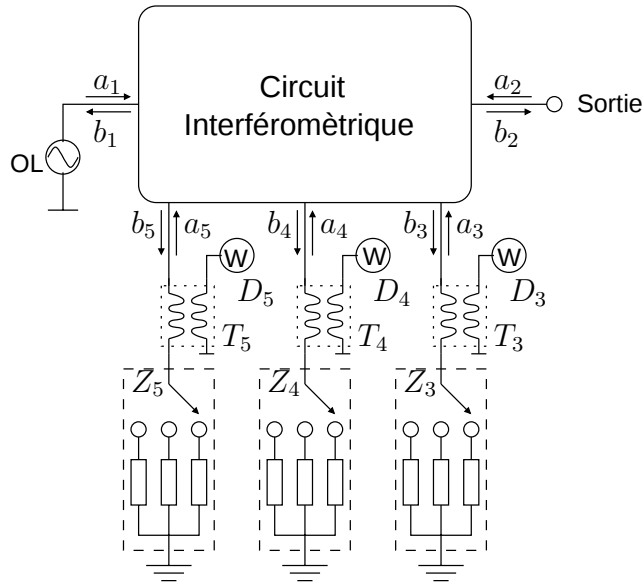


FIG. C.1 – Diagramme d'un modulateur basé sur un réflectomètre à cinq accès

On peut établir la relation entre les pseudo-ondes de puissance incidentes (a_i) et réfléchies (b_i) aux cinq accès du circuit interférométrique à partir de ses paramètres de dispersion ($S_{i,j}$) et des coefficients de réflexion (Γ_3 , Γ_4 et Γ_5), des charges (Z_3 , Z_4 et Z_5) reliées aux accès 3, 4 et 5 respectivement :

$$b_i = \sum_{j=1}^5 a_j S_{i,j} \quad i = 1 \dots 5 \quad (\text{C.1})$$

$$a_i = \Gamma_i \quad i = 3 \dots 5 \quad (\text{C.2})$$

Les équations (C.1) et (C.2) forment le système homogène $[A]\vec{x} = 0$, où :

$$\vec{x} = [b_1 \ b_2 \ b_3 \ b_4 \ b_5 \ a_1 \ a_2 \ a_3 \ a_4 \ a_5]^T \quad (\text{C.3})$$

$$[A] = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & -S_{11} & -S_{12} & -S_{13} & -S_{14} & -S_{15} \\ 0 & 1 & 0 & 0 & 0 & -S_{21} & -S_{22} & -S_{23} & -S_{24} & -S_{25} \\ 0 & 0 & 1 & 0 & 0 & -S_{31} & -S_{32} & -S_{33} & -S_{34} & -S_{35} \\ 0 & 0 & 0 & 1 & 0 & -S_{41} & -S_{42} & -S_{43} & -S_{44} & -S_{45} \\ 0 & 0 & 0 & 0 & 1 & -S_{51} & -S_{52} & -S_{53} & -S_{54} & -S_{55} \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & -\frac{1}{\Gamma_3} & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & -\frac{1}{\Gamma_4} & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & -\frac{1}{\Gamma_5} \end{bmatrix} \quad (\text{C.4})$$

La solution du système $[A]\vec{x} = 0$ passe par la détermination du *space nul* de $[A]$, $\vec{x}_0$. Comme le rang de $[A]$ est égal à huit, alors que son nombre de colonnes est de dix, $\vec{x}_0$ ne sera pas unique. Ce dernier sera déterminé à partir d'une base vectorielle formée à partir de deux des dix variables qui composent $\vec{x}$, dites deux variables libres.

Pour trouver le *espace nul* de $[A]$, mettons-la sous la forme diagonale. Les deux colonnes dont les éléments ne sont pas annulés vont former la base de $\vec{x}_0$. Dans le cas de notre étude, il convient de choisir a_1 et a_2 comme des variables libres, ce qui donne $\vec{x}_0 = a_1\vec{\alpha} + a_2\vec{\beta}$ comme il est montré ensuite :

$$\vec{x}_0 = \begin{bmatrix} b_1 \\ b_2 \\ b_3 \\ b_4 \\ b_5 \\ a_1 \\ a_2 \\ a_3 \\ a_4 \\ a_5 \end{bmatrix} = a_1 \begin{bmatrix} \alpha_1 \\ \alpha_2 \\ \alpha_3 \\ \alpha_4 \\ \alpha_5 \\ 1 \\ 0 \\ \alpha_6 \\ \alpha_7 \\ \alpha_8 \end{bmatrix} + a_2 \begin{bmatrix} \beta_1 \\ \beta_2 \\ \beta_3 \\ \beta_4 \\ \beta_5 \\ 0 \\ 1 \\ \beta_6 \\ \beta_7 \\ \beta_8 \end{bmatrix}. \quad (\text{C.5})$$

Les valeurs de $\vec{\alpha}$ et de $\vec{\beta}$ sont plus facilement calculées à l'aide d'un logiciel mathématique si l'on connaît $[S]$, Γ_3 , Γ_4 et Γ_5 d'avance. Si ce n'est pas le cas, il est toujours possible d'employer une procédure de calibrage pour les déterminer, puisque les expressions analytiques seront assez lourdes pour fournir une signification utile.

En observant (C.4), on voit clairement que $\vec{\alpha} = f([S], \Gamma_3, \Gamma_4, \Gamma_5)$ et que $\vec{\beta} = g([S], \Gamma_3, \Gamma_4, \Gamma_5)$, où $f(\cdot)$ et $g(\cdot)$ sont fonctions des manipulations entre les lignes de $[A]$ obtenues lors de sa diagonalisation. Si l'on suppose que $[S]$ est composée de constantes, α et β sont uniquement fonction des coefficients de réflexion des charges Z_1 , Z_2 et Z_3 .

C'est cette caractéristique qu'on va explorer pour transformer le circuit interférométrique en un modulateur. D'abord on va supposer que l'accès 2 est adapté, par conséquent $a_2 = 0$. Ensuite, on ne va considérer que la ligne de $\vec{x}_0$ dont on trouve b_2 (l'onde sortante de l'accès 2). On écrit alors :

$$b_2 = a_1 \alpha_2 = a_1 f_1([S], \Gamma_3, \Gamma_4, \Gamma_5) \quad (\text{C.6})$$

Il est suffisant de réaliser quelques opérations dans les lignes de $[A]$ pour conclure que $f_1(\cdot)$ n'est pas une fonction linéaire de Γ_3 , Γ_4 et Γ_5 . En fait, elle est assez complexe, et pour

cela il vaut la peine de trouver des architectures de circuit que la simplifie. C'est cet objectif qu'on poursuit désormais.

C.2 La fonction modulation

Considérons un signal modulé :

$$s(t) = \text{Re}[\tilde{v}(t)e^{j\omega_c t}] = \text{Re}[|\tilde{v}(t)|e^{j(\omega_c t + \angle \tilde{v}(t))}] \quad (\text{C.7})$$

où $\tilde{v}(t)$ est la représentation en bande de base de l'enveloppe complexe de $s(t)$, le signal modulé.

Un circuit capable de réaliser la fonction modulation doit être conçu pour que l'amplitude et la phase du signal d'un oscillateur local changent en conformité avec l'information à transmettre. Cette fonction peut être réalisée soit directement en coordonnées polaires, en agissant directement sur l'amplitude et sur la phase du signal de l'OL, soit en coordonnées cartésiennes, en faisant varier l'amplitude des signaux qui composent la base vectorielle rectangulaire.

On va s'intéresser par la représentation des signaux sur un système d'axes, parce que celui-ci est facile à réaliser à partir des circuits électroniques. Un système tel que celui illustré sur la Figure C.2(a) est capable de générer une base vectorielle quelconque permettant la représentation d'un vecteur donné sur un plan. Ce système est composé par un oscillateur suivi d'une chaîne de retards disposés en parallèle. Aux sorties des retards on obtient des signaux de même fréquence avec phases absolues ϕ_i , formant donc une base vectorielle telle qu'on voit sur la Figure C.2(b).

Lorsqu'on souhaite moduler un signal, on doit trouver les composantes du vecteur qui le représentent sur chacun des axes de la base. Ensuite il faut additionner ces composantes pour finalement obtenir le signal modulé. Le choix de la base vectorielle est donc un pas fondamental avant de définir l'architecture d'un circuit modulateur. C'est pourquoi on consacre

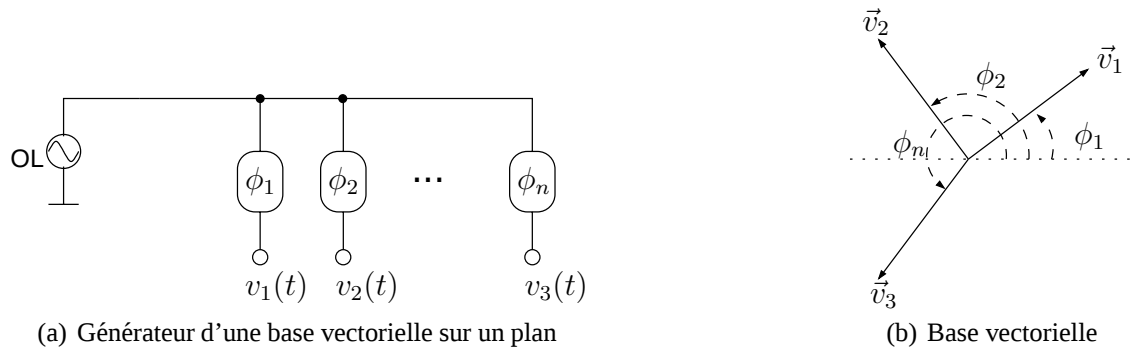


FIG. C.2 – Génération d'une base vectorielle pour la représentation de signaux de deux dimensions.

la section suivante à l'étude de deux bases qu'on juge importantes dans le cadre de notre travail : la base orthogonale et la base à cent-vingt degrés.

C.2.1 Deux bases vectorielles capables de représenter un signal sur un plan

Base orthogonale

Deux vecteurs orthogonaux forment la base élémentaire pour représenter un vecteur $\vec{v}$ sur un plan IQ donné (Figure C.3(b)). On peut les obtenir à partir d'une architecture dont le schéma bloc est illustré sur la Figure C.3(a).

Les amplitudes des signaux $v_i(t)$ et $v_q(t)$ sont réglées afin d'ajuster la valeur absolue et la phase de $\vec{v}$.

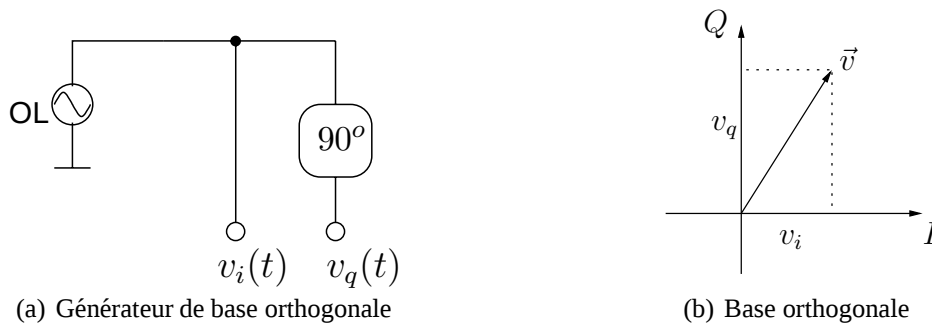


FIG. C.3 – Génération de la base vectorielle de 90°

Base orthogonale avec correction

On peut modifier le système de la Figure C.3 en ajoutant un troisième vecteur $\vec{r}$ à la base orthogonale afin de pouvoir corriger des possibles imperfections de son circuit générateur. Le retard ϕ de cette troisième voie sera variable car on souhaite régler toute une région de 360° autour du vecteur qui résulte de la somme des composantes v_i et v_q . Ensuite, on ajuste l'amplitude de $v_r(t)$ et par conséquent la magnitude de $\vec{r}$ pour atteindre la valeur de correction nécessaire. La conséquence de l'introduction de cette redondance est la capacité de corriger une erreur dans la région située à l'intérieur du cercle affiché sur la Figure C.4(b).

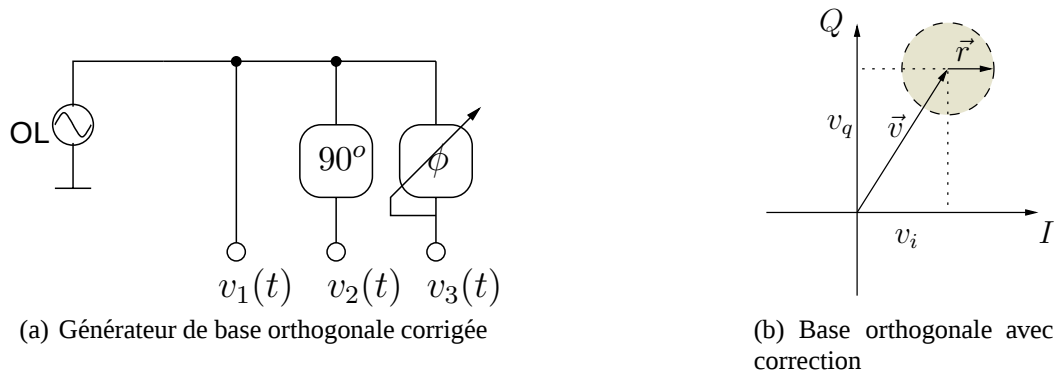
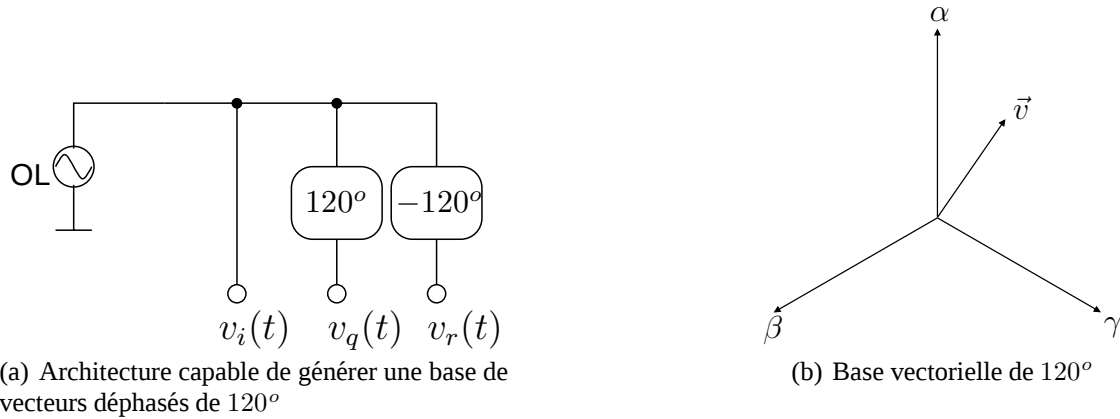


FIG. C.4 – Génération de la base vectorielle de 90° avec correction

Base de 120°

On peut obtenir également une base de trois vecteurs déphasés de 120° telle qu'on voit sur la Figure C.5. Par rapport à la base orthogonale, on constate qu'il n'y a plus d'indépendance linéaire entre les vecteurs unitaires. C'est pourquoi on dispose de la possibilité de correction des imperfections du circuit, même si le vecteur consacré uniquement à la fonction de correction n'existe plus, comme dans le cas de la base orthogonale avec correction. Pourtant, il y aura toujours une redondance implicite.

On remarque qu'un circuit conçu pour mettre en œuvre la base orthogonale doit projeter des composantes positives sur les axes, mas aussi négatives, tandis que le circuit dont les

FIG. C.5 – Génération de la base vectorielle de 120°

vecteurs de la base sont déphasés de 120° , les valeurs négatives ne sont pas nécessaires. Ceci peut être un avantage remarquable.

On va désormais étudier des architectures de circuit capables de réaliser la fonction modulation à partir des bases qu'on vient de présenter.

C.3 Structures qui réalisent un modulateur à cinq accès

On propose ici quelques structures capables de réaliser la fonction d'un modulateur à partir de la technique de l'interférométrie.

C.3.1 Parallèle non-isolée

Le diagramme de blocs de la Figure C.6 illustre une structure où trois signaux dérivés du signal de l'OL, réfléchis par des charges Z_3 , Z_4 et Z_5 sont combinés dans le coupleur directif C_1 . Cette combinaison donne origine au signal de sortie b_2 .

Le choix des retards ϕ_1 et ϕ_2 sera fait pour qu'il y ait un déphasage de 90° entre les composantes réfléchies par les charges Z_3 et Z_4 . Ces mêmes charges seront programmées pour que les ondes a_3 et a_4 , diphasées de ϕ_1 et ϕ_2 respectivement, soient conformes aux valeurs souhaitées de I et de Q qui, lorsqu'elles sont additionnées, ont pour résultat le vecteur

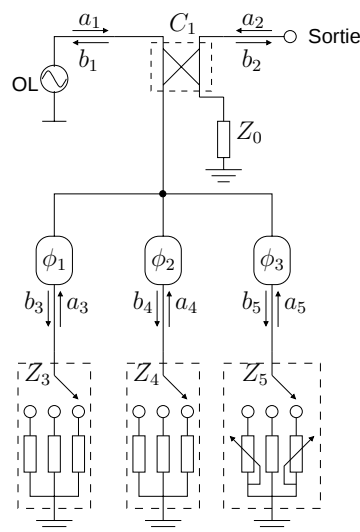


FIG. C.6 – Structure parallèle non-isolée

représentant un certain symbole. Dans la condition idéale, l'accès 5 est relié à une charge adaptée. Si pendant l'étape de calibrage, on détecte un déphasage différent de 90° entre les composantes I et Q , on va faire varier la valeur de la charge Z_5 pour compenser cette différence. La valeur du retard ϕ_3 ne sera pas importante car le déphasage de l'onde réfléchie par Z_5 sera compris dans un intervalle de $2\pi \text{ rad}$.

L'avantage de cette structure est la simplicité des circuits qui peuvent la synthétiser. En revanche, on remarque qu'il doit avoir un travail lourd d'optimisation des valeurs des charges et des retards pour atteindre le déphasage de 90° entre les vecteurs qui forment la base I et Q , puisqu'il n'y a pas d'isolation entre les branches 3, 4 et 5. Un autre point faible de l'architecture exposée ci-dessus est son inadéquation à la fonction de démodulation. Cet inconvénient est dû aux déphasages égaux ajoutés aux ondes a_1 et a_2 lors de leurs passages à travers les circuits retards. On connaît de l'application des circuits interférométriques à la démodulation qu'il faut ajouter des déphasages relatifs entre le signal de l'oscillateur local et le signal RF modulé.

C.3.2 Parallèle semi-isolée

On va changer la structure de la Figure C.6 afin d'augmenter l'isolation entre les accès 3, 4 et 5 du réflectomètre. D'abord on enlève le coupleur C_1 (Figure C.6), puisque l'addition des ondes réfléchies sera faite par un combineur (S_1 dans la Figure C.7). Ensuite, on ajoute trois coupleurs directifs (C_1 , C_2 et C_3 dans la Figure C.7) entre les retards et les réflecteurs. L'onde émise par l'oscillateur passe à travers les retards ϕ_1 , ϕ_2 et ϕ_3 pour être réfléchiée par les charges Z_3 , Z_4 et Z_5 . Ces ondes réfléchies sont ensuite combinées en S_1 pour atteindre finalement la sortie.

Même s'il n'y a pas d'isolation entre les accès 3, 4 et 5, l'interférence des ondes réfléchies l'atténuation des coupleurs est réduite par les charges reliées à ces accès. Le prix de cette amélioration est l'augmentation de la complexité du circuit.

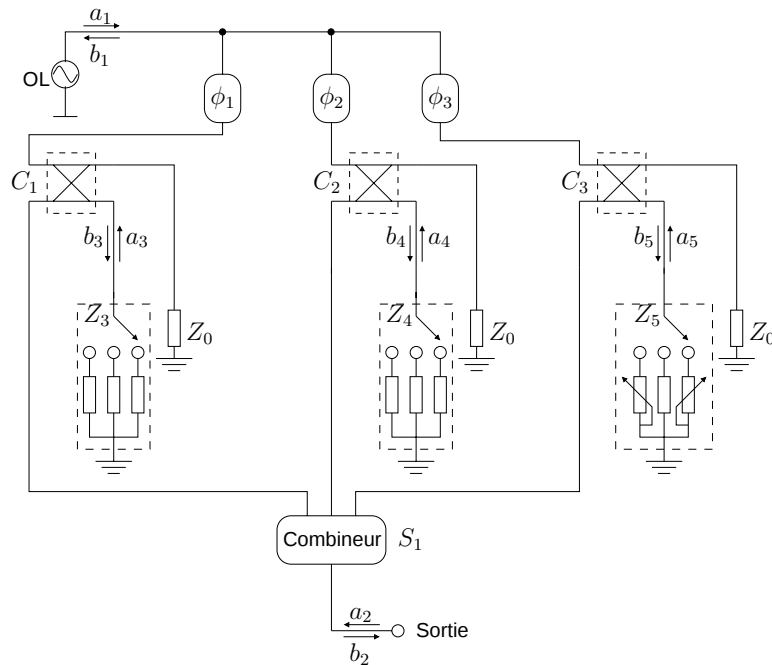


FIG. C.7 – Structure parallèle semi-isolée

On peut prévoir le comportement de la structure de la Figure C.7 à partir de simulations.

Simulation

Le circuit simulé est celui de la Figure C.9. On remarque que par rapport au circuit de la Figure C.7 il y a un accès de moins et les charges ont été remplacées par des commutateurs. Ces derniers vont réaliser les charges 0 et ∞ . Sachant que les ondes incidentes aux commutateurs sont déphasées de 90° , formant ainsi la base vectorielle orthogonale, le choix du circuit ouvert est interprété comme $+1$ et le court-circuit réalise la valeur -1 sur une des composantes de la base (Figure C.8). La combinaison de ces valeurs permet de moduler un signal en BPSK ou QPSK.

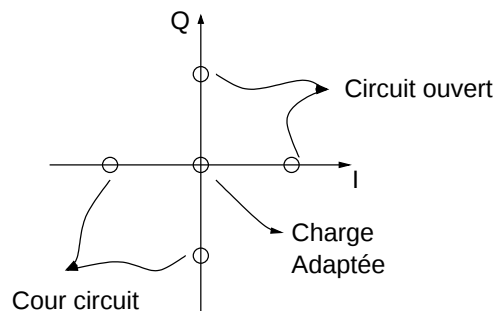


FIG. C.8 – Base vectorielle en fonction des charges

La méthode de simulation choisie était la mesure des paramètres S d'ADS. En particulier, on s'est intéressé à S_{21} . Tout d'abord on a fixé la magnitude des valeurs des coefficients de couplage (C) et de transmission (T) des hybrides en 3 dB . Puis on a fait varier les valeurs des charges (circuit ouvert et court-circuit). On a mis sur la même Figure C.10(a) les valeurs de S_{21} obtenues d'après les conditions décrites précédemment (+), mais aussi les valeurs qu'on vérifie lorsqu'on ajoute un circuit diviseur entre l'OL est le circuit du réflectomètre, lui rendant idéal (o).

On a également fait varier les valeurs de T et de C , puisque ceux-ci agissent sur la magnitude des ondes réfléchies qui se somment aux ondes incidentes. Comme on constate à partir des valeurs de S_{21} affichées dans le diagramme polaire de la Figure C.10(b), plus on augmente la magnitude de T et de C , plus la constellation est régulière. Autrement dit, en augmentant le module de T et de D on rend plus importante l'isolation entre les accès.

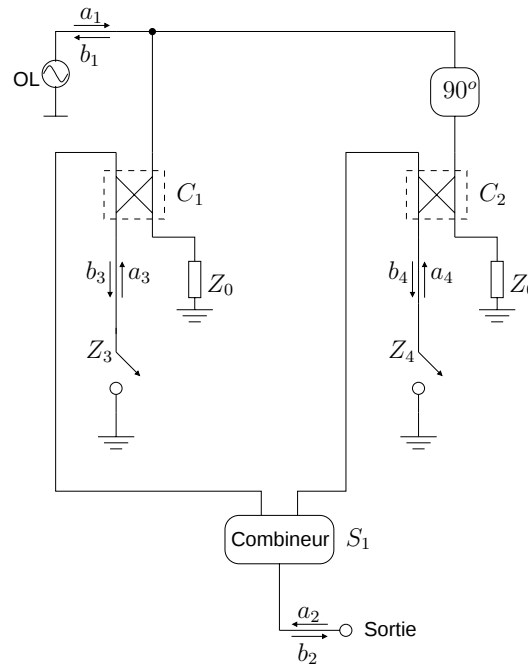


FIG. C.9 – Structure parallèle isolée par des circulateurs capable de générer base de 120°

C.3.3 Série semi-isolée

On peut économiser un circuit de retard, si l'on choisit la structure de la Figure C.11. Dans celle-ci, on enchaîne des retards ϕ_1 et ϕ_2 afin que les ondes b_3 , b_4 et b_5 soient déphasées selon les conditions de projet. Comme dans les structures précédentes, il n'y a pas d'isolation parfaite entre les accès 3, 4 et 5, néanmoins on maintient les coupleurs pour que l'interférence soit minimale.

C.3.4 Parallèle isolée

Les structures présentées précédemment possèdent l'inconvénient de ne pas disposer d'isolation entre les portes où les réflecteurs sont reliés. On propose ici une architecture où ce problème n'existe pas.

On va partir du circuit de la Figure C.12, en ajoutant un circuit diviseur de puissance entre l'oscillateur local et les retards. Ce circuit diviseur va bloquer les ondes réfléchies par

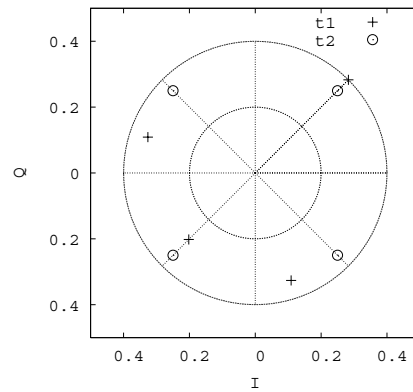
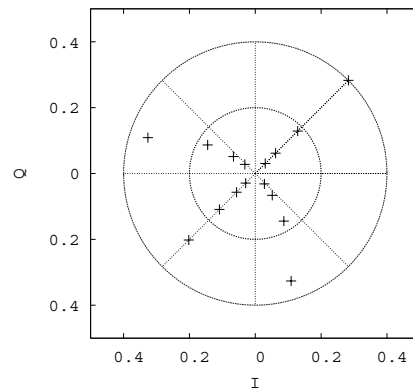
(a) Valeurs de S_{21} (b) Valeurs de S_{21} pour différents valeurs de C et T

FIG. C.10 – Résultats des simulation du circuit de la Figure C.9

les charges qui sont absorbées par le générateur et les résistances d'équilibrage du circuit diviseur.

Une partie des ondes réfléchies par les charges réfléchies passent à travers les coupleurs pour se combiner en S_1 .

Comme on peut l'imaginer, la perte introduite par le diviseur de puissance est un inconvénient considérable de cette solution, malgré l'amélioration de l'isolation entre les accès.

C.3.5 Parallèle isolée avec des circulateurs

La deuxième structure proposée est celle de la Figure C.13. On remarque par rapport au circuit de la Figure C.7 que les coupleurs directifs ont été remplacés par des circulateurs.

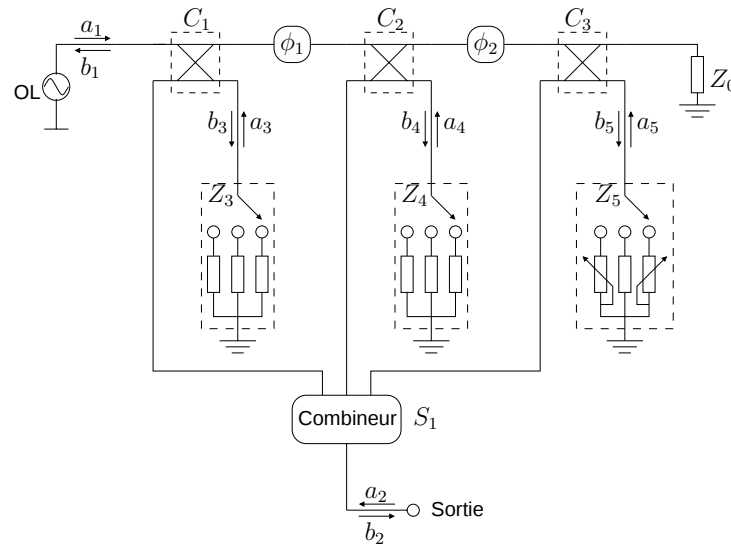


FIG. C.11 – Structure série semi-isolée

Les ondes réfléchies par les charges Z_3 , Z_4 et Z_5 , ne passent plus à travers les retards. Ces mêmes ondes sont combinées en S_1 pour avoir le signal b_2 en sortie.

On a fait des simulations pour évaluer la performance de l'architecture proposée considérant la génération des deux bases : l'orthogonale et la base à trois vecteurs déphasés de 120° .

Simulations - Base vectorielle cartésienne

Du circuit original montré dans la Figure C.13, on va enlever le branche qui forme l'accès 5. On s'appuie sur le fait de que le circuit est idéal, et par conséquent, il est inutile d'avoir un module de correction. Cela dit, on fixe $\phi_1 = 0$ et $\phi_2 = 90^\circ$. Puisque l'objectif est d'avoir un signal en sortie modulé en phase, sachant que les variations de phase sont proportionnelles aux variations des valeurs des charges Z_3 et Z_4 , on relie des impédances contrôlables aux accès 3 et 4. Le schéma final est celui de la Figure C.14.

On réalise une simulation qui dure 1 ms en utilisant la technique de l'enveloppe d'ADS. Les valeurs des charges contrôlables peuvent être le court-circuit ou le circuit ouvert. On aura alors quatre combinaisons de phase possibles, ce qui nous permet d'avoir un signal QPSK en sortie.

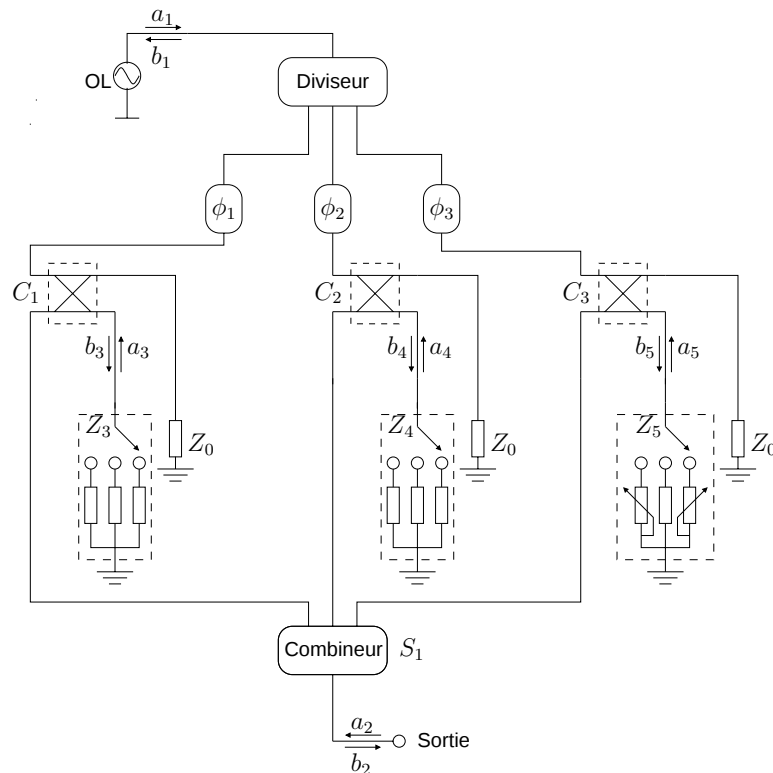


FIG. C.12 – Structure parallèle isolée

Les premiers résultats sont affichés sur la Figure C.15 où l'on voit le diagramme des phases du signal de sortie en fonction des combinaisons des signaux I et Q. On y voit aussi le diagramme de constellation du signal de sortie où l'on peut reconnaître la constellation typique d'un signal QPSK.

Pour comprendre le résultat, il faut savoir que les retards ϕ_1 et ϕ_2 forment la base vectorielle cartésienne. Autrement dit, les signaux arrivant aux charges Z_3 et Z_4 sont déphasés de 90° . Lorsque la charge reliée à un des accès est un court-circuit, l'onde incidente en cet accès est réfléchiée entièrement, cependant, déphasée de 180° . Si cette charge est un circuit ouvert, l'onde incidente est aussi complètement réfléchiée, néanmoins, elles sont en phase.

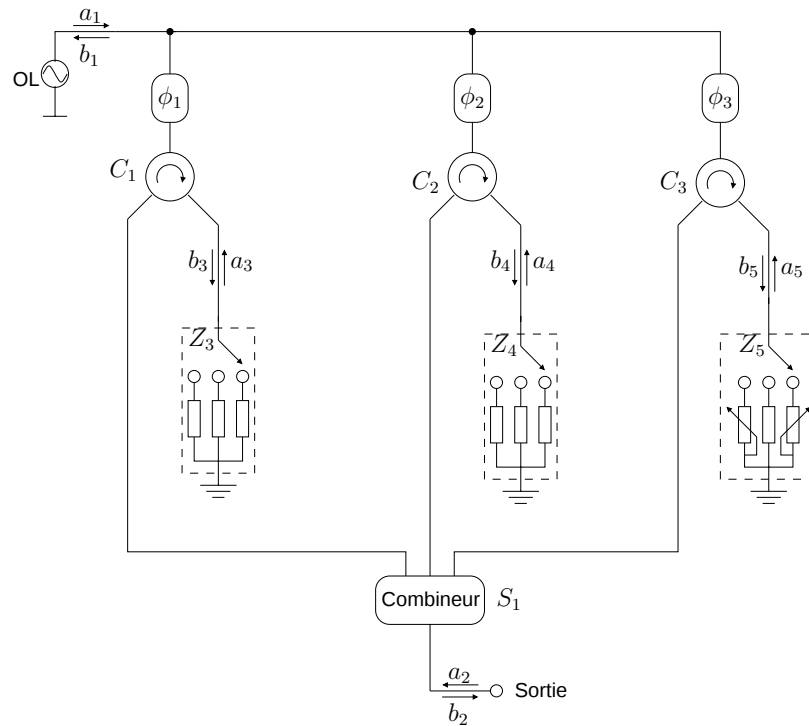


FIG. C.13 – Structure parallèle isolée par des circulateurs

Simulation - Base vectorielle formée par trois vecteurs déphasés de 120°

On a dit précédemment que la base de vecteurs peut également être formée par trois vecteurs linéairement dépendants. On a simulé la structure de la Figure C.16 pour démontrer qu'en faisant les charges de terminaison varier entre le court-circuit et la valeur de charge adaptée, on peut balayer toute la gamme de vecteurs dans un plan polaire de 360° .

On peut constater à partir des résultats de simulation affichés dans la Figure C.17 qu'en faisant varier une des charges entre $0\ \Omega$ et $50\ \Omega$, tandis que les valeurs des deux autres charges restent fixées à $50\ \Omega$, on fait varier le module d'un vecteur générateur de la base. Il est possible ainsi de générer un vecteur quelconque à partir de la combinaison des deux vecteurs de la base.

Si l'on pense à utiliser un même circuit pour moduler et démoduler, on ne peut pas utiliser la structure qu'on vient de présenter. Ceci est dû au fait de que les circulateurs imposent des voies unidirectionnelles et par conséquent, le signal à démoduler, normalement injecté à

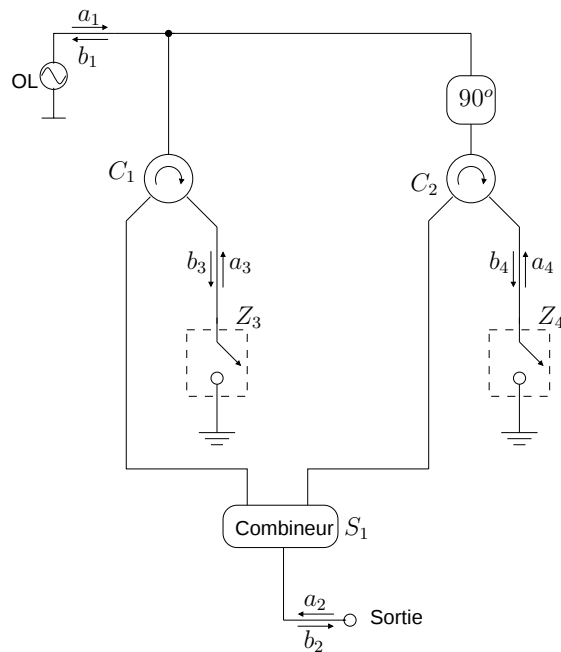


FIG. C.14 – Structure parallèle isolée par des circulateurs

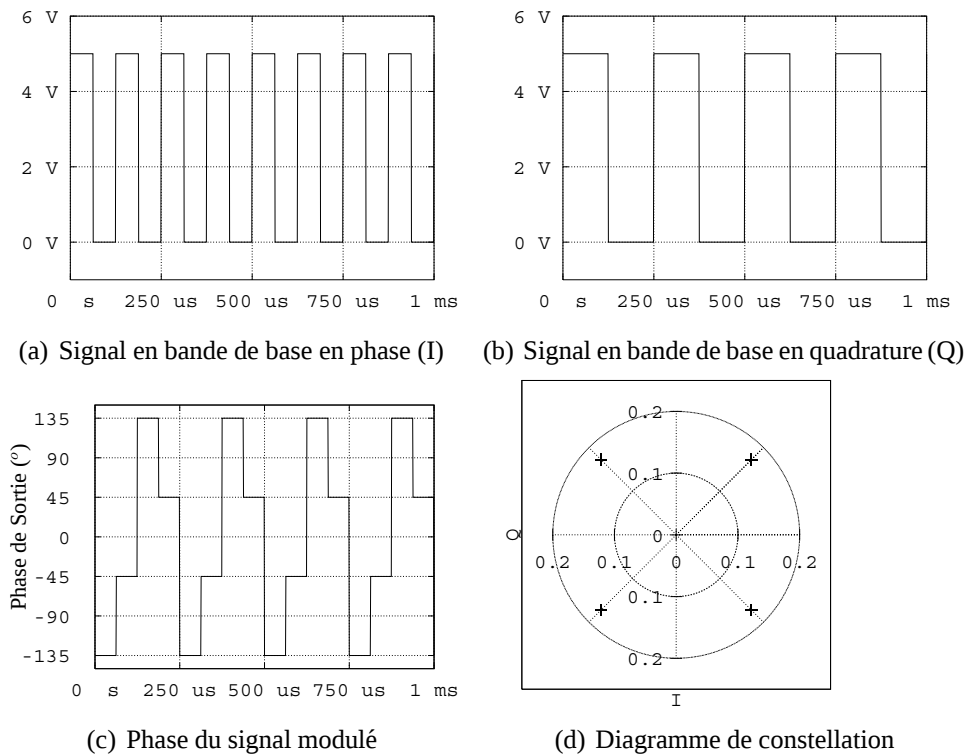


FIG. C.15 – Résultats de simulation du modulateur parallèle isolé par des circulateurs

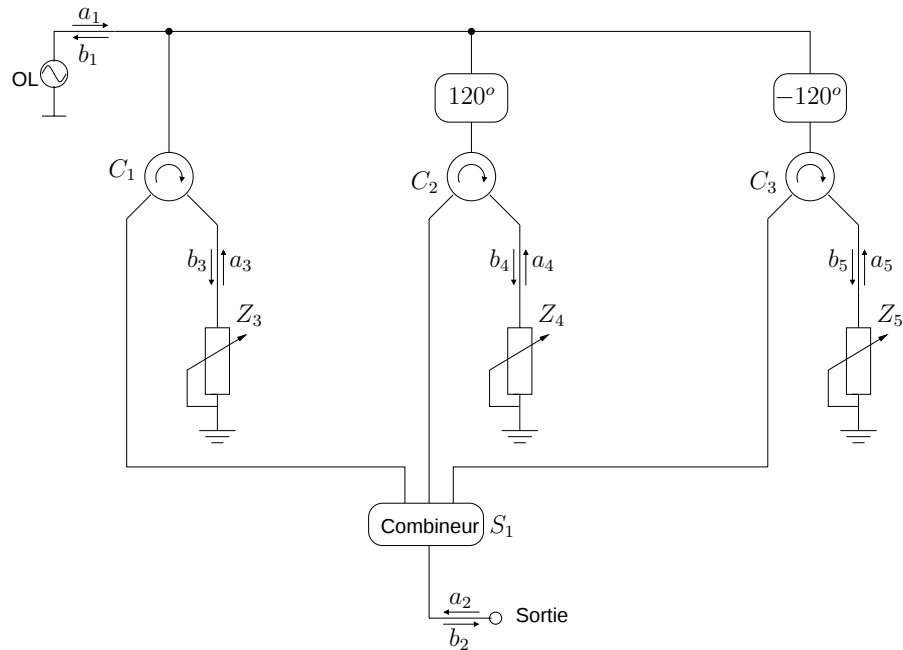


FIG. C.16 – Structure parallèle isolée par des circulateurs capable de générer base de 120°

l'accès 2, n'atteint jamais les détecteurs de puissance éventuellement installés aux portes 3, 4 et 5.

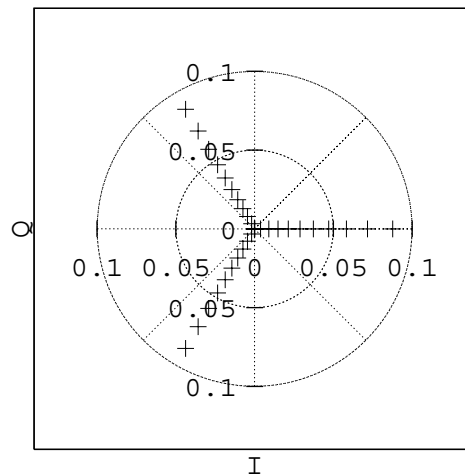
C.3.6 Série isolée avec des circulateurs

Comme variation de la dernière architecture, on change la disposition des retards, en les enchaînant en série, comme on a fait dans les cas des structures non-isolées, notamment celle présentée sur la Figure C.11. Le résultat est illustré sur la Figure C.18.

On a un retard de moins par rapport au circuit de la Figure C.13, avec la même fonctionnalité, en revanche les puissances des ondes incidentes aux charges Z_3 , Z_4 et Z_5 ne sont pas égalisées, vu que les retards enchaînés entraînent des pertes.

C.3.7 Conclusions partielles

On pourrait continuer à simuler toutes les structures. Toutefois, on a déjà quelques conclusions qui nous donnent des indications de chemin à poursuivre.

FIG. C.17 – Base vectorielle de 120° en fonction des charges

1. Il faut avoir une très bonne isolation entre les accès où les charges réfléchies sont reliées. Cette contrainte exclut la structure de la Figure C.6. Pour respecter cette limite et utiliser la structure de la Figure C.7, il faut concevoir des hybrides dont la magnitude des facteurs de couplage et de transmission soient importante. Cette dernière condition peut amener à des problèmes lorsqu'on voudra utiliser le même circuit interférométrique pour la démodulation.
2. Le circuit dont l'isolation est accomplie par des circulateurs, malgré sa bonne performance en modulation, ne peut pas être utilisé en démodulation sans des modifications importantes. C'est-à-dire, il faut ajouter des circuits de commutation pour permettre l'arrivée du signal relié à l'accès 2 lorsque le système passe à fonctionner comme un démodulateur.
3. Le circuit modulateur de la Figure C.6 où les composantes vectorielles sont additionnées par l'hybride ne sert pas à la démodulation. Cela s'explique par l'inexistence de déphasage relatif entre les signaux de l'OL et de RF lorsqu'ils incident sur les charges réfléchies.
4. Les circuits qui génèrent la base cartésienne sont très utiles à la modulation binaire où à quatre états. Ce fait est imputé à la simplicité de synthèse du court-circuit, de la

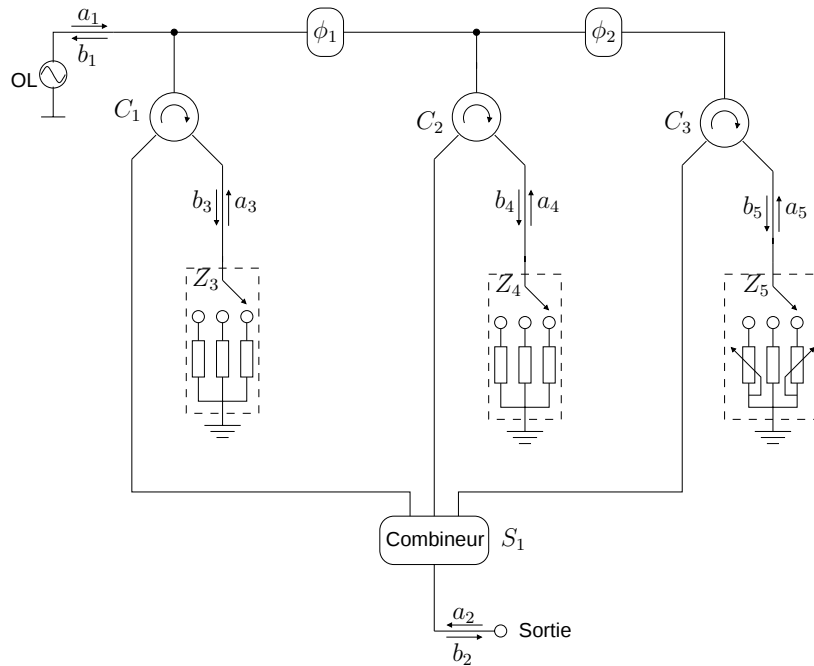


FIG. C.18 – Structure série isolée

charge adaptée et du circuit ouvert. Ces charges permettent de générer les vecteurs de la base soit en phase, soit inversés en 180° , mais aussi le vecteur nul.

5. Si l'on veut utiliser les circuits qui génèrent la base cartésienne pour la modulation à n états, il va falloir ajouter des circuits atténuateurs.
6. La correction des imperfections des vecteurs de la base cartésienne doit être faite par un troisième vecteur. Les limites de correction seront dépendantes du circuit générateur de charge relié au troisième accès ajouté. Le retard ajouté à ce même accès ne dépendra que des conditions de projet du démodulateur.
7. Le circuit dont le base est formée par des vecteurs linéairement dépendants semble être très approprié à la modulation à n états, mais aussi à la démodulation. Comme les états de phase dépendent des charges dont les valeurs varient entre 0 et la valeur de la charge adaptée, on va utiliser des convertisseurs numériques-analogiques pour régler une valeur de tension à la porte d'un transistor. Cela ouvre la possibilité de calibrage sans qu'il soit nécessaire d'ajouter un quatrième circuit réflecteur.

8. Pour résumer, le circuit de la Figure C.19 semble réunir les qualités nécessaires au circuit que synthétise le modulateur à cinq accès en utilisant la technique de la réflectométrie.

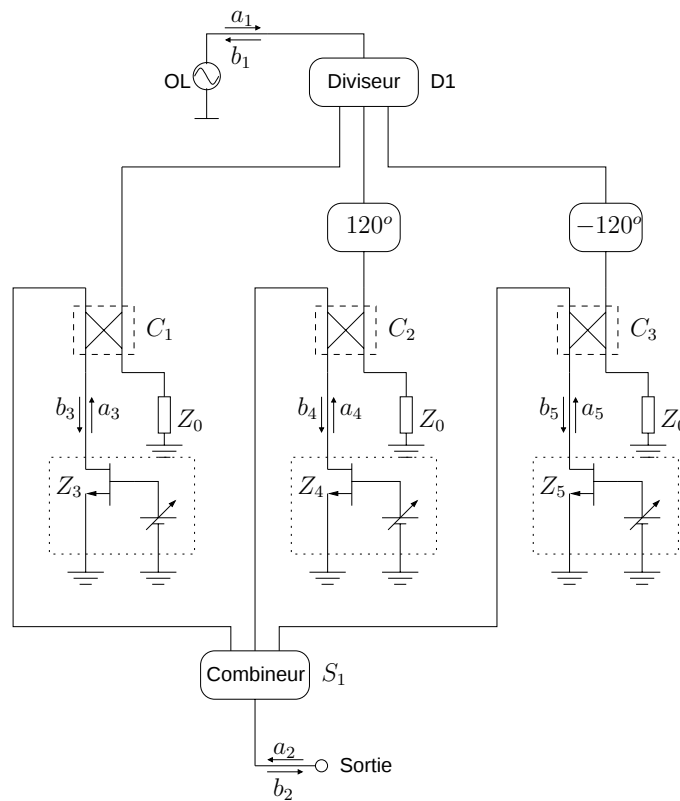


FIG. C.19 – Structure qui réunit les caractéristiques souhaitées pour réaliser la fonction modulation et démodulation

Annexe D

Listage de programmes

D.1 Programmes en MATLAB

D.1.1 Calibrage du corrélateur

```
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%%% Implementation of the five-port calibration method described in:
%%%
%%% SOUSA, F. R., HUYART, Bernard, LIMA, Robson Nunes de
%%% A new method for automatic calibration of 5-port reflectometers
%%% In: Proceedings of the SBMO/IEEE MTT-S International Microwave and Optoelectronics Conference
%%% IMOC'2003. v.2. p.1063 - 1068
%%%
%%%
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

function [constants]=calibration_rangel(v,aVLo_sq,phaseref,N_PERIODS)
    deg2rad=pi/180;
    rad2deg=180/pi;
    PERIOD_SIZE=length(v)/N_PERIODS
    FILTER_ORDER=2;
    dangle=2*pi/(PERIOD_SIZE);
```

```

% Cancellation of the local oscillator DC offset
v_linha(:,1)=v(:,1)-aVLo_sq(1,1);
v_linha(:,2)=v(:,2)-aVLo_sq(1,2);
v_linha(:,3)=v(:,3)-aVLo_sq(1,3);

% Determination of envelop amplitude ratios
b2_b1=mean(v_linha(:,2))/mean(v_linha(:,1));
b3_b1=mean(v_linha(:,3))/mean(v_linha(:,1));

if (N_PERIODS == 1)
    [mn,idn]=min(v_linha);
    [mx,idx]=max(v_linha);

    % Determination of complex envelop ratios
    c2_c1=(abs((mx(2)-mn(2))/(mx(1)-mn(1))));
    c3_c1=(abs((mx(3)-mn(3))/(mx(1)-mn(1))));

    % Determination of the phase-shift
    phi1_linha=0;
    phi2_linha=dangle*(idx(2)-idx(1));
    phi3_linha=dangle*(idx(3)-idx(1));

else
    v_linha_filtered=mov_avg(v_linha,FILTER_ORDER);
    %v_linha_filtered=v_linha;
    for n=2:N_PERIODS
        v_linha_tmp(1:PERIOD_SIZE,:)=v_linha_filtered((n-1)*PERIOD_SIZE+1:n*PERIOD_SIZE,:);
        [mn_tmp,idn_tmp]=min(v_linha_tmp);
        [mx_tmp,idx_tmp]=max(v_linha_tmp);
        c2_c1_tmp(n-1)=(abs((mx_tmp(2)-mn_tmp(2))/(mx_tmp(1)-mn_tmp(1))));
        c3_c1_tmp(n-1)=(abs((mx_tmp(3)-mn_tmp(3))/(mx_tmp(1)-mn_tmp(1))));
        phi2_linha_tmp(n-1)=dangle*(idx_tmp(2)-idx_tmp(1));
        phi3_linha_tmp(n-1)=dangle*(idx_tmp(3)-idx_tmp(1));
    end
    c2_c1=mean(c2_c1_tmp);
    c3_c1=mean(c3_c1_tmp);
    phi1_linha=0;
    phi2_linha=mean(phi2_linha_tmp);
    phi3_linha=mean(phi3_linha_tmp);

```

```
end
```

```
%Calculation of the term T
```

```
T= b3_b1*c2_c1*sin(phi1_linha-phi2_linha)+...
    b2_b1*c3_c1*sin(phi3_linha-phi1_linha)+...
    c2_c1*c3_c1*sin(phi2_linha-phi3_linha);
```

```
%Determination of c1*xi and c1*yi
```

```
c1_x1= (1/T)*(b2_b1*c3_c1*sin(phi3_linha)-b3_b1*c2_c1*sin(phi2_linha));
c1_x2= (1/T)*(b3_b1*sin(phi1_linha)-c3_c1*sin(phi3_linha));
c1_x3= (1/T)*(c2_c1*sin(phi2_linha)-b2_b1*sin(phi1_linha));
```

```
c1_y1= (1/T)*(b3_b1*c2_c1*cos(phi2_linha)-b2_b1*c3_c1*cos(phi3_linha));
c1_y2= (1/T)*(c3_c1*cos(phi3_linha)-b3_b1*cos(phi1_linha));
c1_y3= (1/T)*(b2_b1*cos(phi1_linha)-c2_c1*cos(phi2_linha));
```

```
c1_z1=complex(c1_x1,c1_y1);
c1_z2=complex(c1_x2,c1_y2);
c1_z3=complex(c1_x3,c1_y3);
c1_z4=-(c1_z1*aVLo_sq(1,1)+c1_z2*aVLo_sq(1,2)+c1_z3*aVLo_sq(1,3));
```

```
% Putting everything together to return back to the caller
```

```
constants(1)=c1_z1;
constants(2)=c1_z2;
constants(3)=c1_z3;
constants(4)=c1_z4;
```

```
tmp=mean(phaseref);
tmp(4)=1;
```

```
c1=tmp*constants.';
constants=constants/c1;
```

D.1.2 Linearization des détecteurs de puissance

```
% [dcof]=lindio(N,FileName,grava,mostra)
%
% Function to save the coefficients of the diode power detectors linearization procedure.
% Three files containing the measured voltage values are required. Their names must be:
% dio1.dat dio2.dat dio3.dat respectively.
% N -> Polynomial order
% FileName -> Name of the file containing the measured voltages
% grava -> a value different of zero permits the coefficients to be stored in a file
%      called dcof.dat
% mostra -> any value permits the data before and after linearization to be displayed.
% Returns the coefficient values

function [dcof]=lindio(N,FileName,grava,mostra)

if (nargin==0)
    warning('polynomial order not given. Default is set to 4')
    N=4; % Sets the default polynomial order to 4 (it usually works quite nicely)
end

if (nargin < 2) % If no filename is given, it looks for dio.dat
    warning('Data filename not given. Default is set to dio.dat')
    FileName='dio.dat';
end

if(exist(FileName)>0) % Load the datafile if it exists
    X=load(FileName);
else
    error('Cannot open the datafile');
    return;
end

%%%%%%%% Procedure starts here

for i=1:min(size(X))
    dcof(:,i)=lpotter(X(:,i),N); % Find the diode coefficients
end
```

```

if (nargin > 2 & grava >0)
    save dcof.dat dcof -ASCII; % Save the coefficients in dcof.dat if asked to do so
end

if (nargin < 4)
    return % Go on if option to show corrected voltages is set
end

for i=1:min(size(X))
    vc(:,i)=vcorr_coff(X(:,i),N,dcof(:,i)); % Calculate the corrected voltages
end

% Plot voltages and their derivatives

figure(1);
hold off;
clf
semilogy(X);
hold on;
semilogy(vc,'-x');
grid on;
figure(2);
hold off;
clf;
plot(diff(log(X)));
hold on;
plot(diff(log(vc)),'-x');
grid on;

%-----
function [vc]= vcorr_coff(v,diode,dcof)

if nargin<3
    input('You are supposed to input something ...' );
end

vi=zeros(length(v),1);

```

```

for j=1:length(dcof)
    vi=vi+dcof(j)*(v.^j);
end
vc=v.*exp(vi);

%-----
function [vc]= vcorr(v,diode,dcof)

if nargin<3
    input('You are supposed to input something ...' );
end

vi=zeros(length(v),1);

for j=1:size(dcof,1)
    vi=vi+dcof(j,diode)*(v.^j);
end
vc=v.*exp(vi);

%-----
function [vc]= vcorr_3(v,dcof)

vc(:,1)=vcorr(v(:,1),1,dcof);
vc(:,2)=vcorr(v(:,2),2,dcof);
vc(:,3)=vcorr(v(:,3),3,dcof);

%-----

```

D.2 Programmes en C++

D.2.1 Classes pour le contrôle des instruments

```

#include <vcl\vcl.h>
#pragma hdrstop

```

```
#include <except.h>
#include <math.h>
#include <Decl-32.h>
#include "gpib_proc.h"

#ifndef gpibH
#define gpibH
#endif

#define CORRECTION 0
#define GPIB0 0
#define GPIB_DIRECT_ACCESS
#define FREQ_BASE 2.0
#define FREQ_DOPPLER 0.000001
#define OSC54501_ADDRESS 04
#define OSC54501_BFSIZE 4000
#define MS2601_ADDRESS 7
#define MS2601_BFSIZE 4000
#define SA8593_ADDRESS 18
#define SA8593_BFSIZE 4000
#define GIGATRONICS_BFSIZE 41
#define MARCONI_BFSIZE 41
#define AGILENT_BFSIZE 100

// Generator ADDRESSES

enum GeneEnum {MARCONI=02,
               GIGATRONICS=06,
               E4432B=20};

typedef enum GeneEnum GENERATORADDR;

#define KNOWN_GENERATORS 3

// Generic class for GPIB instruments
// This class will be derived by the particular instrument classes
```

```
class Generator
{
public:
    enum {Marconi, Gigatronics, Agilent};
    Generator(int, int);
    SetInit();
    SetOnline();
    SetOffline();
    SetPower(double);
    SetFrequency(double);

private:
    int Generator, Interface;
    GENERATORADDR Address;
};
```

[illegible]

[illegible][illegible][illegible][illegible][illegible][illegible][illegible]

//-----

[illegible]

```

GPIOInterface::GPIOInterface(int InterfaceNumber)
{
    KnownGenerators[0]=MARCONI;
}

```

```

KnownGenerators[1]=GIGATRONICS;
KnownGenerators[2]= E4432B;
Interface=InterfaceNumber;
SendIFC(Interface);
if (ibsta & ERR)
{
//    throw GPIBError(0);;
    ibonl (Interface, 0);
//    return 1;
}
WhoIsThere();
}

GPIBInterface::~GPIBInterface()
{
    ibonl (Interface, 0);
    if(DeviceAddresses)
        delete[] DeviceAddresses;
    if(GeneratorAddresses)
        delete[] GeneratorAddresses;
}

void GPIBInterface::WhoAreThey(int Destiny[])
{
    for(int loop=0;loop < Num_Instruments;loop++)
        Destiny[loop]= DeviceAddresses[loop];
}

void GPIBInterface::WhoAreGenerators(int Destiny[])
{
    for(int loop=0;loop < Num_Generators;loop++)
        Destiny[loop]= GeneratorAddresses[loop];
}

bool GPIBInterface::Exist(int InstrumentAddress)
{
    for(int loop=0; loop<Num_Instruments; loop++)
        if(DeviceAddresses[loop]==InstrumentAddress)
            return true;
    return false;
}

```

```

}

void GPIBInterface::WhoIsThere()
{
    int    loop;
    Addr4882_t Instruments[32], Result[31];

    for (loop = 0; loop < 30; loop++)
        Instruments[loop] = (Addr4882_t)(loop + 1);
    Instruments[30] = NOADDR;
    FindLstn(Interface, Instruments, Result, 31);
/*    if (ibsta & ERR)
    {
        GPIBCleanup(GPIB0, "Unable to issue FindLstn call");
        return 1;
    }
*/
    Num_Instruments = ibcntl;
    Num_Generators=0;
    Result[Num_Instruments] = NOADDR;
    try {
        DeviceAddresses=new int[Num_Instruments];
    }
    catch(xalloc)
    {
    }
    for (loop = 0; loop < Num_Instruments; loop++){
        DeviceAddresses[loop] = GetPAD(Result[loop]);
        for (unsigned int k=0 ; k<KNOWN_GENERATORS; k++)
            if (KnownGenerators[k]==DeviceAddresses[loop])
                Num_Generators++;
    }
    if (Num_Generators) {
        try {
            GeneratorAddresses=new int[Num_Generators];
        }
        catch(xalloc)
        {
        }
        for (int m=0,loop= 0; loop < Num_Instruments; loop++)
            for (unsigned int k=0 ; k<KNOWN_GENERATORS; k++)

```

```

        if (KnownGenerators[k]==DeviceAddresses[loop])
            GeneratorAddresses[m++]=DeviceAddresses[loop];
    }
}

Generator::Generator(int WhichInterface, int WhichGenerator)
{
    Generator=WhichGenerator;
    Interface=WhichInterface;
    switch(WhichGenerator) {
        case (Generator::Marconi):
            Address=MARCONI;
            break;
        case (Generator::Gigatronics):
            Address=GIGATRONICS;
            break;
        case (Generator::Agilent):
            Address=E4432B;
            break;
    }
    SetInit();
    SetOnline();
}

Generator::SetInit()
{
    AnsiString aux=SetInitString[Generator];
    Send(Interface,Address,aux.c_str(),aux.Length(),1);
}

Generator::SetOnline()
{
    AnsiString aux=SetOnlineString[Generator];
    Send(Interface,Address,aux.c_str(),aux.Length(),1);
}

Generator::SetOffline()
{
    AnsiString aux=SetOfflineString[Generator];
    Send(Interface,Address,aux.c_str(),aux.Length(),1);
}

```

```

}

Generator::SetPower(double Power)
{
    AnsiString aux=SetPowerBegin[Generator];
    aux+=AnsiString(Power);
    aux+=SetPowerEnd[Generator];
    Send(Interface,Address,aux.c_str(),aux.Length(),1);
}

Generator::SetFrequency(double Frequency)
{
    AnsiString aux=SetFrequencyBegin[Generator];
    aux+=AnsiString(Frequency);
    aux+=SetFrequencyEnd[Generator];
    Send(Interface,Address,aux.c_str(),aux.Length(),1);
}

```

D.2.2 Classes pour l'acquisition de donnée

```

#include <vcl\vcl.h>
#pragma hdrstop

#include <except.h>

#define AI_DEVICE_NUMBER 1
#define CHANNELS_GAIN 1
#define AI_DIFF 0
#define AI_BIPOLAR 0
#define AI_INPUTRANGE 0
#define DRIVEIS 0

static Nidaq AD_IO;

#ifdef nidaqH

```

```

#define nidaqH
//-----
#define NUMBER_OF_CHANNELS 4
#define IN_200mV 0
#define IN_500mV 1
#define IN_1V 2
#define IN_2V 3
#define IN_5V 4
#define IN_10V 5
#define IN_20V 6
#define IN_50V 7
#endif

const double POSSIBLE_GAINS[] = {50,20,10,5,2,1,0.5,0.2};

class Nidaq {
public:
    Nidaq();
    ~Nidaq();
    void Configure (short);
    void Rate (double, short *, unsigned short *);
    void Setup(double *);
    void Start(short *, unsigned long, short, unsigned short);
    void Scale(short channel, short gain, unsigned long size, short *source, double *destin);
    short Check ();
    void VoltageOutput(unsigned chan, double voltage);
private:
    // Ponteiros para as funcoes da DLL
    HINSTANCE NidaqDll; // Pointer to DLL
    short (__stdcall *AI_Configure)(short, short, short, short, short, short);
    // short (__stdcall *DAQ_Config ) (short, short, short);
    // short (__stdcall *DAQ_DB_Config)(short, short);
    short (__stdcall *DAQ_Rate) (double, short, short *, unsigned short *);
    short (__stdcall *Scan_Setup) (short, short, short *, short *);
    short (__stdcall *Scan_Start) (short, short *, unsigned long, short, unsigned short, short, unsigned short);
    short (__stdcall *DAQ_Check) (short, short *, unsigned long *);
    short (__stdcall *DAQ_VScale) (short, short, short, double, double, unsigned long, short *, double *);
    // short (__stdcall *DAQ_Clear) (short);
    short (__stdcall *AO_VWrite)(short slot, short chan, double voltage);

```

```

};

class AnalogOutput{
private:
    unsigned ChNumber;
public:
    AnalogOutput(unsigned ch);
    ~AnalogOutput();
    void VoltageWrite(double voltage);
};

class AnalogInput {
private:

public:
    AnalogInput();
    ~AnalogInput();
    void ChOffset();
    void Configure();
    void Start(unsigned long samples, unsigned long samplerate);
    bool Check(void);
    void Scale(void);
    void Gain(unsigned char gain);
    void IncGain();
    void DecGain();
    void UniqueChGain(unsigned char ch, unsigned char gain);

    bool under_gain, over_gain;
    double Offset[4];
    double *Buffer;
    short *IntBuffer;
    double ChGain[4];
    unsigned long Number_of_Samples;
    unsigned long SampleRate;
};

//-----

// Constructor of the class Nidaq
// Here, lots of the intialization will be performed
// The DLL will be opened

```

```
// The function addresses will be attributed to the pointers
```

```
Nidaq::Nidaq()
```

```
{
    NidaqDll= LoadLibrary("nidaq32.dll");
    if (!NidaqDll)
    {
        // Faz qualquer coisa aqui tipo abandonar programa
    }
    AI_Configure= (short (__stdcall *) (short,short,short,short,short,short))
        GetProcAddress (NidaqDll,(LPCSTR) "AI_Configure");
    // DAQ_Config= (short (__stdcall *) (short,short,short))
    // GetProcAddress (NidaqDll,(LPCSTR) "DAQ_Config");
    // DAQ_DB_Config= (short (__stdcall *) (short, short))
    // GetProcAddress (NidaqDll,(LPCSTR) "DAQ_DB_Config");
    DAQ_Rate= (short (__stdcall *) (double, short, short *, unsigned short *))
        GetProcAddress (NidaqDll,(LPCSTR) "DAQ_Rate");
    Scan_Setup= (short (__stdcall *) (short, short, short *, short *))
        GetProcAddress (NidaqDll,(LPCSTR) "SCAN_Setup");
    Scan_Start= (short (__stdcall *) (short, short *, unsigned long, short, unsigned short, short, unsigned
        GetProcAddress (NidaqDll,(LPCSTR) "SCAN_Start");
    DAQ_Check= (short (__stdcall *) (short, short *, unsigned long *))
        GetProcAddress (NidaqDll,(LPCSTR) "DAQ_Check");
    DAQ_VScale= (short (__stdcall *) (short, short, short, double, double, unsigned long, short *, doubl
        GetProcAddress (NidaqDll,(LPCSTR) "DAQ_VScale");
    AO_VWrite= (short (__stdcall *) (short, short, double ))
        GetProcAddress (NidaqDll,(LPCSTR) "AO_VWrite");

    /* DAQ_Clear= (short (__stdcall *) (short))
        GetProcAddress (NidaqDll,(LPCSTR) "DAQ_Clear");
*/
    if (!(AI_Configure && DAQ_Rate && Scan_Setup
        && Scan_Start && DAQ_Check && DAQ_VScale && AO_VWrite))
    {
        FreeLibrary(NidaqDll);
        NidaqDll=NULL;
        // Faz qualquer coisa aqui tipo abandonar programa
    }
}
```

```
// Destructor of the class
Nidaq::~Nidaq()
{
    FreeLibrary(NidaqDll);
    NidaqDll=NULL;
}

//Initial Configuration just as the DLL Function
void Nidaq::Configure (short ChId)
{
    (*AI_Configure) (AI_DEVICE_NUMBER,ChId,AI_DIFF,AI_BIPOLAR,AI_INPUTRANGE,DRIVEIS); // Configuracao dos canais
}

//Find the correct NIDAQ base time for the desired sample rate
void Nidaq::Rate (double SampleRate, short *sample_timebase, unsigned short *sample_interval)
{
    (*DAQ_Rate) (SampleRate,0,sample_timebase,sample_interval);
}

// Scale the digital data for voltage values based on the first channel gain
void Nidaq::Scale(short channel,short gain,unsigned long size, short *source, double *destin)
{
    (*DAQ_VScale) (AI_DEVICE_NUMBER, channel,gain,1,0,size,source,destin);
}

//Setup of gains
void Nidaq::Setup(double *gain)
{
    short seq_channels[4],gan_channels[4];
    unsigned char i;

    for(i=0;i < NUMBER_OF_CHANNELS;i++) {
        seq_channels[i]= i;
        gan_channels[i]= gain[i];
    }
    (*Scan_Setup) (AI_DEVICE_NUMBER,NUMBER_OF_CHANNELS,seq_channels,gan_channels);
}

//Start an acquisition
```

```

void Nidaq::Start(short *Buffer, unsigned long Number_of_Samples, short sample_timebase, unsigned short sample_interval)
{
    (*Scan_Start) (AI_DEVICE_NUMBER, Buffer, Number_of_Samples*NUMBER_OF_CHANNELS,
        sample_timebase, sample_interval, sample_timebase, sample_interval);
}

//Check if the acquisition is ready but do not lock waiting
short Nidaq::Check(void)
{
    short daq_stopped;
    unsigned long retrieved;

    (*DAQ_Check) (AI_DEVICE_NUMBER, &daq_stopped, &retrieved);
    return (daq_stopped);
}

void Nidaq::VoltageOutput(unsigned chan, double voltage)
{
    (*AO_VWrite) (AI_DEVICE_NUMBER, chan, voltage);
}

//Analog Input class constructor
AnalogInput::AnalogInput()
{
    Number_of_Samples= 1000; // Initial amount of Memory for the Buffer
    SampleRate= 10000;
    try {
        Buffer= new double [Number_of_Samples*NUMBER_OF_CHANNELS];
        IntBuffer= new short [Number_of_Samples*NUMBER_OF_CHANNELS];
    }
    catch (xalloc) {
        Application->MessageBox("There was a problem when allocating memory", "Error", MB_OK|MB_ICONWARNING);
        Application->Terminate();
    }
    under_gain=false;
    over_gain=false;
    Configure();
    ChOffset();
    Gain(IN_10V);
}

```

```
//Determine the offset each channel
void AnalogInput::ChOffset()
{
    unsigned short k,j=0;
    double accum;
    unsigned char i=75;

    while(i--)
        while(--j);

    Gain(IN_200mV);
    Start(100,10e3);
    while(!Check());
    Scale();
    for (k=0; k<NUMBER_OF_CHANNELS; k++) {
        for(j=0,accum=0; j<100; j++)
            accum+=Buffer[(NUMBER_OF_CHANNELS*j)+k];
        Offset[k]= accum/100;
    }
}

//Destructor of the class
AnalogInput::~AnalogInput()
{
    delete[] Buffer;
    delete[] IntBuffer;
}

//Configuration of channels
void AnalogInput::Configure()
{
    unsigned char i;
    for (i=0;i<NUMBER_OF_CHANNELS;i++){
        AD_IO.Configure(i); // Configuracao dos canais
    }
}
```

```
// Start an acquisition based on input values
void AnalogInput::Start(unsigned long samples, unsigned long samplerate)
{
    short sample_timebase;
    unsigned short sample_interval;

    //Set the number of samples to scan
    Number_of_Samples= samples;
    SampleRate= samplerate;
    //Recalculate the allocated memory
    delete[] Buffer;
    delete[] IntBuffer;
    try {
        Buffer= new double [Number_of_Samples*NUMBER_OF_CHANNELS];
        IntBuffer= new short [Number_of_Samples*NUMBER_OF_CHANNELS];
    }
    catch (xalloc) {
        Application->MessageBox("There was a problem when allocating memory","Error", MB_OK|MB_ICONWARNING);
        Application->Terminate();
    }

    // Calculate the sample rates
    AD_IO.Rate(SampleRate,&sample_timebase,&sample_interval);
    // Configura o ciclo de varredura
    AD_IO.Setup(ChGain);
    AD_IO.Start(IntBuffer,Number_of_Samples,sample_timebase,sample_interval);
}

//Set the channels gain
void AnalogInput::Gain(unsigned char gain)
{
    unsigned char i;
    for (i=0;i<NUMBER_OF_CHANNELS;i++)
        ChGain[i]= POSSIBLE_GAINS[gain];
    AD_IO.Setup(ChGain);
}

//Increment the channels gain
void AnalogInput::DecGain()
```

```
{
    unsigned char i,j;
    over_gain=false;
    for (i=0;i<NUMBER_OF_CHANNELS;i++)
        for (j=0;j<8;j++){
            if(ChGain[i] > POSSIBLE_GAINS[j]) {
                ChGain[i]= POSSIBLE_GAINS[j];
                break;
            }
        }
    if (j==8) under_gain=true;
    AD_IO.Setup(ChGain);
}

//Decrement the channels gain
void AnalogInput::IncGain()
{
    char i,j;
    under_gain=false;
    for (i=0;i<NUMBER_OF_CHANNELS;i++)
        for (j=7;j>=0;j--){
            if(ChGain[i] < POSSIBLE_GAINS[j]) {
                ChGain[i]= POSSIBLE_GAINS[j];
                break;
            }
        }
    if(j<0) over_gain=true;
    AD_IO.Setup(ChGain);
}

//Set the gain of a particular channel
void AnalogInput::UniqueChGain(unsigned char ch, unsigned char gain)
{
    ChGain[ch]= POSSIBLE_GAINS[gain];
    AD_IO.Setup(ChGain);
}

//Scale the acquired data
void AnalogInput::Scale(void)
```

```

{
    AD_IO.Scale(0, ChGain[0], Number_of_Samples*NUMBER_OF_CHANNELS, IntBuffer, Buffer);
}

//Return the status of the current acquisition
bool AnalogInput::Check(void)
{
    return AD_IO.Check();
}

AnalogOutput::AnalogOutput(unsigned ch)
{
    ChNumber= ch;
}

AnalogOutput::~~AnalogOutput()
{
}

void AnalogOutput::VoltageWrite(double voltage)
{
    AD_IO.VoltageOutput(ChNumber, voltage);
}

```

D.3 Programmes en Assembleur

D.3.1 Code pour la boucle à verrouillage de phase (correcteur proportionnel)

```

.def _main
.def AD_INT
    .ref dMEM

.ref aP3
.ref bP4
.ref cP5

```

```

.ref    atanLUT
.def    K1

TIMER0_CTRL .set 0x01940000 ;Address of timer0 control reg.
TIMER0_PRD .set 0x01940004 ;Address of timer0 period reg.
TIMER0_COUNT .set 0x01940008 ;Address of timer0 counter reg.
EMIF_CE0 .set 0x01800008 ;Address of EMIF CE0 control
EMIF_CE1 .set 0x01800004 ;Address of EMIF CE1 control
EMIF_CE2 .set 0x01800010 ;Address of EMIF CE2 control

;***** My defines *****
;A/D
THS5619_DA .set 0xA0F00000 ;D/A Board address
THS1206_AD .set 0xA0000000 ;A/D Board address
AD_RST .set 0x04010401 ;A/D Reset Word
AD_RST_END .set 0x04000400 ;
AD_CR0 .set 0x00920092 ;A/D CR0 Word
AD_CR1 .set 0x04B004B0 ;A/D CR1 Word (Sem complemento de dois, com LUT compensada por causa da inversao da pla
AD_FIFORESET .set 0x04B204B2 ;A/D CR1 Word

;Timer
SAMPLE_RATE .set 37; 27 ;37 ;Value to set the counter =18,75e6/f
TIMER_CTRL_HOLD .set 0301h ;Control word for the TIMER
TIMER_CTRL_WORD .set 0381h ;Control word for the TIMER
TIMER_CTRL_GO .set 03C1h ;Control word for the TIMER

;EMIF
EMIF_CE2_WORD .set 0x30A10321 ;0001 0000 0101 0001 0000 0001 0010 0001 Write and Read timings

;Regs
AD_ADDR .set A15 ;Fix the reg to be used to address the A/D
V1 .set A14 ;Voltage at port 3
V2 .set A13 ;Voltage at port 4
V3 .set A12 ;Voltage at port 5
PT_aP3 .set A11 ;mem pointer to aP3
PT_bP4 .set A10 ;mem pointer to bP4
PT_cP5 .set A9 ;mem pointer to cP5
SQR_I .set A8

```

```

Q_DT_bP4 .set A7 ;mem pointer to d
I_DT_bP4 .set A6
Q_DT_aP3 .set A5
I_DT_aP3 .set A4

RHO_I .set A3 ;mem pointer to rfo

FLAG_A2 .set A2 ;Flag for conditional operations
FLAG_A1 .set A1 ;Flag for conditional operations

TMP_ADDR .set B15 ;Reg to temp address
THETA_FLOAT .set B14 ;Endereco de retorno de chamada a funcao
Q_DT_d .set B13 ;mem pointer to d
I_DT_d .set B12
Q_DT_cP5 .set B11
I_DT_cP5 .set B10
TMP_DATA .set B9 ;Reg to temp data
RHO_Q .set B8 ;mem pointer to rfo
DA_ADDR .set B7 ;General counter
KMUL .set B6
THETA_IN .set B5
SQR_Q .set B4
ATAN_LUT .set B3
FLAG_B2 .set B2
FLAG_B1 .set B1
FLAG_B0 .set B0

TMP_B10 .set I_DT_cP5
TMP_B11 .set Q_DT_cP5
TMP_A5 .set Q_DT_aP3
TMP_A4 .set I_DT_aP3
I_SIGNAL .set FLAG_A2
Q_SIGNAL .set FLAG_B0
Q_GREATER_I .set FLAG_B1

;Formato de THETA_IN; 0-7 -> Theta
;8 -> I>0
;9 -> I>0
;10 -> Q>I

```

```

;;;Constantes

;Initialization of the DSP peripherals
;Ordem:
; A/D Reset
; Timer start
; A/D Offset
; Interruption Initialization
; EMIF initialization
; A/D Start
; Clear all pendent interruption

;      .data
; .bss memr,2*MEMSIZE
; .bss memi,2*MEMSIZE

.data
K1:
.float  2040.0

.text
_main:

;Disable INT4
MVC .S2 CSR,TMP_DATA
AND .S2 -2,TMP_DATA,TMP_DATA
      SET .S2 TMP_DATA,8,8,TMP_DATA ;Little Endian mode
MVC .S2 TMP_DATA,CSR

;;;;;;;;;;;;;
;;;;;;;;;;;;; Set EMIF_CE2 SPACE ;;;;;;;;;;;;;;
;;;;;;;;;;;;;

MVKL .S2 EMIF_CE2_WORD,TMP_DATA
MVKH .S2 EMIF_CE2_WORD,TMP_DATA
      MVKL .S2 EMIF_CE2,TMP_ADDR ;Profiting from the zero low part of the address
      MVKH .S2 EMIF_CE2,TMP_ADDR ;Profiting from the zero low part of the address
STW .D2      TMP_DATA,*TMP_ADDR      ;A/D Reset Begin

```

```

////////////////////////////////////
//////////////// Initialize ADDR          //////////
////////////////////////////////////

;;; A/D address
    MVKL .S1 THS1206_AD,AD_ADDR ;Profiting from the zero low part of the address
    MVKH .S1 THS1206_AD,AD_ADDR ;Profiting from the zero low part of the address
;;; D/A address
    MVKL .S2 THS5619_DA,DA_ADDR ;Profiting from the zero low part of the address
    MVKH .S2 THS5619_DA,DA_ADDR ;Profiting from the zero low part of the address
;;; Reads d
    MVKL .S2 dMEM,TMP_ADDR
    MVKH .S2 dMEM,TMP_ADDR
    LDDW .D2 *TMP_ADDR,Q_DT_d:I_DT_d

////////////////////////////////////
//////////////// Initialize DATA          //////////
////////////////////////////////////

ZERO .L1 FLAG_A1
ZERO .L2 KMUL

////////////////////////////////////
//////////////// Set Timer (HOLD)          //////////
////////////////////////////////////

;;; Set sample rate
MVKL .S2 TIMER0_PRD,TMP_ADDR
MVKH .S2 TIMER0_PRD,TMP_ADDR
MVKL .S2 SAMPLE_RATE,TMP_DATA
MVKH .S2 SAMPLE_RATE,TMP_DATA
STW .D2      TMP_DATA,*TMP_ADDR

;;; Set Timer Control Word (hold)
MVKL .S2 TIMER0_CTRL,TMP_ADDR
MVKH .S2 TIMER0_CTRL,TMP_ADDR

```

```

    MVKL .S2 TIMER_CTRL_HOLD,TMP_DATA
    MVKH .S2 TIMER_CTRL_HOLD,TMP_DATA
    STW .D2      TMP_DATA,*TMP_ADDR

;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
;;;;;;;;;;;;;;;;      Set A/D      ;;;;;;;;;;;;;;;;;
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

;A/D Reset
MVKL .S2 AD_RST,TMP_DATA
MVKH .S2 AD_RST,TMP_DATA
STH .D1T2      TMP_DATA,*AD_ADDR      ;A/D Reset Begin

;End of A/D Reset
MVKL .S2 AD_RST_END,TMP_DATA
MVKH .S2 AD_RST_END,TMP_DATA
STH .D1T2      TMP_DATA,*AD_ADDR      ;A/D Reset Begin
;Send CRO
    MVKL .S2 AD_CR0,TMP_DATA          ;
    MVKH .S2 AD_CR0,TMP_DATA          ;
    STH .D1T2      TMP_DATA,*AD_ADDR      ;A/D  CR0
;Send CR1
    MVKL .S2 AD_CR1,TMP_DATA          ;
    MVKH .S2 AD_CR1,TMP_DATA          ;
    STH .D1T2      TMP_DATA,*AD_ADDR      ;A/D  CR1
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
;;;;;;;;;;;;;;;;      Set INT4      ;;;;;;;;;;;;;;;;;
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

;Clear pending INT4
MVC .S2 ICR,TMP_DATA
SET .S2 TMP_DATA,4,4,TMP_DATA
MVC .S2 TMP_DATA,ICR

;Enable INT4
MVC .S2 IER,TMP_DATA
    OR .S2 2,TMP_DATA,TMP_DATA
SET .S2 TMP_DATA,4,4,TMP_DATA
MVC .S2 TMP_DATA,IER

;Enable Maskable interrupts globally

```

```

MVC .S2 CSR,TMP_DATA
OR .S2 1,TMP_DATA,TMP_DATA
MVC .S2 TMP_DATA,CSR

;;;;;;;;;;;;;
;;;;;;;;;;;;;    Let Timer Go    ;;;;;;;;;;;;;;
;;;;;;;;;;;;;

;;;;; Timer Free
MVKL .S2 TIMER0_CTRL,TMP_ADDR
MVKH .S2 TIMER0_CTRL,TMP_ADDR
    MVKL .S2 TIMER_CTRL_GO,TMP_DATA
    MVKH .S2 TIMER_CTRL_GO,TMP_DATA
STW .D2    TMP_DATA,*TMP_ADDR

;;;;;;;;;;;;;
;;;;;;;;;;;;; Initialize the pointers ;;;;;;;;;;;;;;
;;;;;;;;;;;;;

;;;;;ATAN_LUT

    MVKL .S2 atanLUT,ATAN_LUT
    MVKH .S2 atanLUT,ATAN_LUT

;;;;; aP3
    MVKL .S1 aP3,PT_aP3
    MVKH .S1 aP3,PT_aP3
;;;;; bP4
    MVKL .S1 bP4,PT_bP4
    MVKH .S1 bP4,PT_bP4
;;;;; cP5
    MVKL .S1 cP5,PT_cP5
    MVKH .S1 cP5,PT_cP5
;;;;;K1
    MVKL .S2 K1,KMUL
    MVKH .S2 K1,KMUL
    LDW .D2 *KMUL,KMUL
    NOP      4

```

```

;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
;;;;;;;;;;;;;;;;;;      Main Loop      ;;;;;;;;;;;;;;;;;
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
LOOP:
;; Wait till an interruption occurs
    [!FLAG_A1] B .S1 LOOP
NOP    5

;; Read the normalized powers from the LUTs
ZERO   .L1 FLAG_A1                      ;Clear flag
||
    LDDW .D1 ++PT_aP3[V1],Q_DT_aP3:I_DT_aP3
    LDDW .D1 ++PT_bP4[V2],Q_DT_bP4:I_DT_bP4
    LDDW .D1T2 ++PT_cP5[V3],Q_DT_cP5:I_DT_cP5
    NOP    3      ;Considera delay slot da carga de bP4

;; Add the real and the imaginary parts of rho
ADDSP   .L1 I_DT_aP3,I_DT_bP4,I_DT_bP4
ADDSP   .L2 I_DT_d ,I_DT_cP5,I_DT_cP5
ADDSP   .L1 Q_DT_aP3,Q_DT_bP4,Q_DT_bP4
ADDSP   .L2 Q_DT_d ,Q_DT_cP5,Q_DT_cP5
NOP
ADDSP   .L1X I_DT_bP4,I_DT_cP5,RHO_I
ADDSP   .L2X Q_DT_bP4,Q_DT_cP5,RHO_Q
NOP    2

SHRU .S1    RHO_I,31,I_SIGNAL ;Recupera o sinal de I
SHRU .S2    RHO_Q,31,Q_SIGNAL ;Recupera o sinal de Q
ABSSP .S1    RHO_I,RHO_I ;Calcula o valor absoluto de I
|| ABSSP .S2    RHO_Q,RHO_Q ;Calcula o valor absoluto de Q
||
    MV .L2 RHO_Q,TMP_DATA

    .M1      RHO_I,RHO_I,SQR_I ;Quadrado de I e Q
||
    MPYSP    .M2      RHO_Q,RHO_Q,SQR_Q

CMPGTSP .S2X    RHO_Q,RHO_I,Q_GREATER_I ;Identifica o maior dos valores absolutos
    [!Q_GREATER_I] RCPSP    .S1      RHO_I,RHO_I ;Calcula 1/I se I > Q
|| [Q_GREATER_I] RCPSP    .S2      RHO_Q,RHO_Q      ;Calcula 1/Q se Q > I
MPYSP    .M2X    RHO_Q,RHO_I,THETA_FLOAT ;Calcula Q/I ou I/Q

    ZERO     .L2      TMP_B11
||
    ADDSP    .L1X SQR_I,SQR_Q,SQR_I      ;calcula abs(rho)^2

```

```

MVKH      .S2      0x43800000,TMP_B11      ;Carrega 256.0  (estende pra enderecamento de tabela)
; MVKH      .S2      0x45000000,TMP_B11      ;Carrega 256.0  (estende pra enderecamento de tabela)
      ZERO      .L2      TMP_B10              ; Zera B10 apenas para aproveitar dos  delay slots obrigatorios
      MPYSP      .M2      THETA_FLOAT,TMP_B11,THETA_FLOAT

      RSQRSP      .S1      SQR_I,SQR_I
      MPYSP      .M1X      SQR_I,TMP_DATA,SQR_I

      NOP      2
      SPINT      .L2      THETA_FLOAT,THETA_FLOAT ;Converte para inteiro
[I_SIGNAL]      SET      .S2      TMP_B10,8,8,TMP_B10
[Q_SIGNAL]      SET      .S2      TMP_B10,9,9,TMP_B10

| | MPYSP      .M1X      SQR_I,KMUL,SQR_I

[Q_GREATER_I]      SET      .S2      TMP_B10,10,10,TMP_B10
      OR      .L2      THETA_FLOAT,TMP_B10,THETA_FLOAT
      NOP      2
SPINT      .L1      SQR_I,SQR_I ;Prepara para mostrar ABS(RHO)

      LDH      .D2      *+ATAN_LUT[THETA_FLOAT],THETA_IN

      B      .S1      LOOP
      NOP
ADDK      .S1      2048,SQR_I
      NOP      3

;;;;;;;;;;;;;
;;;;;;;;;;;;; Interruption service routine ;;;;;;;;;;
; Como B IRP tem 5 delay slots, ela e a primeira
; instrucao
;;;;;;;;;;;;;

AD_INT:

B IRP                                     ;Get out here
      STH      .D2      THETA_IN,*DA_ADDR      ;atualiza o D/A com a phase lida

```

```
LDHU .D1 *AD_ADDR,V1 ;Reads the A/D, CH0
LDHU .D1 *AD_ADDR,V2 ;Reads the A/D, CH1
LDHU .D1 *AD_ADDR,V3 ;Reads the A/D, CH2
MVKL .S1 1,FLAG_A1 ;Indica que a interrupcao ocorreu
NOP 2
```


Annexe E

Développement des équations

E.1 Méthode de calibrage

$$\hat{v}_3(t) = R_3 n(t) + S_3 \cos \phi_3 z_I(t) + S_3 \sin \phi_3 z_Q(t) \quad (\text{E.1})$$

$$\hat{v}_4(t) = R_4 n(t) + S_4 \cos \phi_4 z_I(t) + S_4 \sin \phi_4 z_Q(t) \quad (\text{E.2})$$

$$\hat{v}_5(t) = R_5 n(t) + S_5 \cos \phi_5 z_I(t) + S_5 \sin \phi_5 z_Q(t) \quad (\text{E.3})$$

Séparons $n(t)$ dans (E.4), ce qui résulte en :

$$n(t) = \frac{1}{R_3} \hat{v}_3(t) - \frac{S_3}{R_3} \cos \phi_3 z_I(t) - \frac{S_3}{R_3} \sin \phi_3 z_Q(t) \quad (\text{E.4})$$

Remplaçons (E.4) dans (E.2) et (E.3) :

$$\begin{aligned} \hat{v}_4(t) - \frac{R_4}{R_3} \hat{v}_3(t) - \left[S_4 \cos \phi_4 - \frac{R_4 S_3}{R_3} \cos \phi_3 \right] z_I(t) = \\ \left[S_4 \sin \phi_4 - \frac{R_4 S_3}{R_3} \sin \phi_3 \right] z_Q(t) \end{aligned} \quad (\text{E.5})$$

$$\begin{aligned} \hat{v}_5(t) - \frac{R_5}{R_3} \hat{v}_3(t) - \left[S_5 \cos \phi_5 - \frac{R_5 S_3}{R_3} \cos \phi_3 \right] z_I(t) = \\ \left[S_5 \sin \phi_5 - \frac{R_5 S_3}{R_3} \sin \phi_3 \right] z_Q(t) \end{aligned} \quad (\text{E.6})$$

Divisons maintenant (E.3) par (E.6), ce qui résulte dans l'équation suivante :

$$\begin{aligned} & \left\{ \hat{v}_4(t) - \frac{R_4}{R_3} \hat{v}_3(t) - \left[S_4 \cos \phi_4 - \frac{R_4 S_3}{R_3} \cos \phi_3 \right] z_I(t) \right\} \left[S_5 \sin \phi_5 - \frac{R_5 S_3}{R_3} \sin \phi_3 \right] = \\ & \left\{ \hat{v}_5(t) - \frac{R_5}{R_3} \hat{v}_3(t) - \left[S_5 \cos \phi_5 - \frac{R_5 S_3}{R_3} \cos \phi_3 \right] z_I(t) \right\} \left[S_4 \sin \phi_4 - \frac{R_4 S_3}{R_3} \sin \phi_3 \right] \quad (\text{E.7}) \end{aligned}$$

Continuons le développement :

$$\begin{aligned} & \hat{v}_3(t) \left\{ \frac{R_5}{R_3} \left[S_4 \sin \phi_4 - \frac{R_4 S_3}{R_3} \sin \phi_3 \right] - \frac{R_4}{R_3} \left[S_5 \sin \phi_5 - \frac{R_5 S_3}{R_3} \sin \phi_3 \right] \right\} + \\ & \hat{v}_4(t) \left[S_5 \sin \phi_5 - \frac{R_5 S_3}{R_3} \sin \phi_3 \right] - \hat{v}_5(t) \left[S_4 \sin \phi_4 - \frac{R_4 S_3}{R_3} \sin \phi_3 \right] = \\ & z_I(t) \left\{ \left[S_4 \cos \phi_4 - \frac{R_4 S_3}{R_3} \cos \phi_3 \right] \left[S_5 \sin \phi_5 - \frac{R_5 S_3}{R_3} \sin \phi_3 \right] - \right. \\ & \quad \left. \left[S_5 \cos \phi_5 - \frac{R_5 S_3}{R_3} \cos \phi_3 \right] \left[S_4 \sin \phi_4 - \frac{R_4 S_3}{R_3} \sin \phi_3 \right] \right\} \quad (\text{E.8}) \end{aligned}$$

$$\begin{aligned} & \hat{v}_3(t) \left\{ \left[\left(\frac{S_3 R_4 R_5}{R_3^2} - \frac{S_3 R_4 R_5}{R_3^2} \right) \sin \phi_3 + \frac{S_4 R_5}{R_3} \sin \phi_4 - \frac{S_5 R_4}{R_3} \sin \phi_5 \right] \right\} + \\ & \hat{v}_4(t) \left[S_5 \sin \phi_5 - \frac{R_5 S_3}{R_3} \sin \phi_3 \right] - \hat{v}_5(t) \left[S_4 \sin \phi_4 - \frac{R_4 S_3}{R_3} \sin \phi_3 \right] = \\ & z_I(t) \left(S_4 S_5 \cos \phi_4 \sin \phi_5 - \frac{S_3 S_5 R_4}{R_3} \cos \phi_3 \sin \phi_5 - \frac{S_3 S_4 R_5}{R_3} \sin \phi_3 \cos \phi_4 + \frac{S_3^2 R_4 R_5}{R_3^2} \cos \phi_3 \sin \phi_3 - \right. \\ & \quad \left. S_4 S_5 \sin \phi_4 \cos \phi_5 + \frac{S_3 S_4 R_5}{R_3} \cos \phi_3 \sin \phi_4 + \frac{S_3 S_5 R_4}{R_3} \sin \phi_3 \cos \phi_5 - \frac{S_3^2 R_4 R_5}{R_3^2} \sin \phi_3 \cos \phi_3 \right) \quad (\text{E.9}) \end{aligned}$$

$$\begin{aligned}
& \hat{v}_3(t) \left\{ \left[\left(\frac{S_3 R_4 R_5}{R_3^2} - \frac{S_3 R_4 R_5}{R_3^2} \right) \sin \phi_3 + \frac{S_4 R_5}{R_3} \sin \phi_4 - \frac{S_5 R_4}{R_3} \sin \phi_5 \right] \right\} + \\
& \hat{v}_4(t) \left[S_5 \sin \phi_5 - \frac{R_5 S_3}{R_3} \sin \phi_3 \right] - \hat{v}_5(t) \left[S_4 \sin \phi_4 - \frac{R_4 S_3}{R_3} \sin \phi_3 \right] = \\
& z_I(t) \left[S_4 S_5 (\cos \phi_4 \sin \phi_5 - \sin \phi_4 \cos \phi_5) + \frac{S_3 S_5 R_4}{R_3} (\sin \phi_3 \cos \phi_5 - \cos \phi_3 \sin \phi_5) + \right. \\
& \quad \left. \frac{S_3 S_4 R_5}{R_3} (\cos \phi_3 \sin \phi_4 - \sin \phi_3 \cos \phi_4) \right] \quad (E.10)
\end{aligned}$$

$$\begin{aligned}
& \hat{v}_3(t) \left[\frac{S_5 R_4}{S_3 R_3} \sin \phi_5 - \frac{S_4 R_5}{S_3 R_3} \sin \phi_4 \right] + \hat{v}_4(t) \left[\frac{R_5}{R_3} \sin \phi_3 - \frac{S_5}{S_3} \sin \phi_5 \right] + \\
& \hat{v}_5(t) \left[\frac{S_4}{S_3} \sin \phi_4 - \frac{R_4}{R_3} \sin \phi_3 \right] = \\
& z_I(t) S_3 \left[\frac{S_4 S_5}{S_3 S_3} \sin(\phi_4 - \phi_5) + \frac{S_5 R_4}{S_3 R_3} \sin(\phi_5 - \phi_3) + \frac{S_4 R_5}{S_3 R_3} \sin(\phi_3 - \phi_4) \right] \quad (E.11)
\end{aligned}$$

Nous pouvons donc écrire :

$$z_I(t) = \hat{v}_3(t) r_I + \hat{v}_4(t) s_I + \hat{v}_5(t) t_I \quad (E.12)$$

où :

$$r_I = \frac{1}{S_3 \chi} \left[\frac{R_4 S_5}{R_3 S_3} \sin \phi_5 - \frac{R_5 S_4}{R_3 S_3} \sin \phi_4 \right] \quad (E.13)$$

$$s_I = \frac{1}{S_3 \chi} \left[\frac{R_5}{R_3} \sin \phi_3 - \frac{S_5}{S_3} \sin \phi_5 \right] \quad (E.14)$$

$$t_I = \frac{1}{S_3 \chi} \left[\frac{S_4}{S_3} \sin \phi_4 - \frac{R_4}{R_3} \sin \phi_3 \right] \quad (E.15)$$

avec :

$$\chi = \frac{R_5 S_4}{R_3 S_3} \sin(\phi_3 - \phi_4) + \frac{R_4 S_5}{R_3 S_3} \sin(\phi_5 - \phi_3) + \frac{S_4 S_5}{S_3^2} \sin(\phi_4 - \phi_5) \quad (\text{E.16})$$

Suivant une procédure analogue, nous parvenons à déterminer $z_Q(t)$, qui peut s'écrire comme :

$$z_Q(t) = \hat{v}_3(t)r_Q + \hat{v}_4(t)s_Q + \hat{v}_5(t)t_Q \quad (\text{E.17})$$

où :

$$r_Q = \frac{1}{S_3 \chi} \left[\frac{R_5 S_4}{R_3 S_3} \cos \phi_4 - \frac{R_4 S_5}{R_3 S_3} \cos \phi_5 \right] \quad (\text{E.18})$$

$$s_Q = \frac{1}{S_3 \chi} \left[\frac{S_5}{S_3} \cos \phi_5 - \frac{R_5}{R_3} \cos \phi_3 \right] \quad (\text{E.19})$$

$$t_Q = \frac{1}{S_3 \chi} \left[\frac{R_4}{R_3} \cos \phi_3 - \frac{S_4}{S_3} \cos \phi_4 \right] \quad (\text{E.20})$$

E.2 Erreurs sur la magnitude et sur la phase dûs à la numérisation

Nous savons du calcul différentiel que, si $w = f(x, y)$, $x = g(t)$ et $y = h(t)$, donc :

$$\frac{dw}{dt} = \frac{\partial w}{\partial x} \frac{dx}{dt} + \frac{\partial w}{\partial y} \frac{dy}{dt} \quad (\text{E.21})$$

Pour le corrélateur « *five-port* », nous avons :

$$z = z_I + jz_Q \quad (\text{E.22})$$

$$\begin{aligned} |\vec{z}| &= \sqrt{z_I^2 + z_Q^2} \\ \phi_{\vec{z}} &= \tan^{-1} \frac{z_Q}{z_I} \end{aligned} \quad (\text{E.23})$$

où :

$$z_I = r_I \hat{v}_3 + s_I \hat{v}_4 + t_I \hat{v}_5 \quad (\text{E.24})$$

$$z_Q = r_Q \hat{v}_3 + s_Q \hat{v}_4 + t_Q \hat{v}_5 \quad (\text{E.25})$$

Ainsi nous pouvons dire que $z = f(z_I, z_Q)$, $z_I = g(\hat{v}_3, \hat{v}_4, \hat{v}_5)$ et que $z_Q = h(\hat{v}_3, \hat{v}_4, \hat{v}_5)$.

Donc, en appliquant (E.21) à (E.23) nous parvenons à :

$$\frac{d|\vec{z}|}{dv_i} = \frac{1}{|\vec{z}|} \left(z_I \frac{dz_I}{dv_i} + z_Q \frac{dz_Q}{dv_i} \right) \quad (\text{E.26})$$

$$\frac{d\phi_{\vec{z}}}{dv_i} = \frac{1}{|\vec{z}|^2} \left(z_I \frac{dz_Q}{dv_i} - z_Q \frac{dz_I}{dv_i} \right) \quad (\text{E.27})$$

E.2.1 Dérivé de l'équation de Potter

L'équation de Potter utilisée dans le processus de linéarisation des détecteurs de puissance est :

$$P(v) = ve^{f(v)} \quad (\text{E.28})$$

avec,

$$f(v) = \sum_{n=1}^N b_n v^n \quad (\text{E.29})$$

Nous sommes intéressés au calcul de la dérivé de (E.28), soit $\frac{dP(v)}{dv}$:

$$\frac{dP(v)}{dv} = e^{f(v)} + ve^{f(v)} \frac{df(v)}{dv} \quad (\text{E.30})$$

$$\frac{dP(v)}{dv} = \frac{P(v)}{v} + P(v) \frac{df(v)}{dv} \quad (\text{E.31})$$

$$\frac{dP(v)}{dv} = P(v) \left(\frac{1}{v} + \frac{df(v)}{dv} \right) \quad (\text{E.32})$$

$$\frac{dP(v)}{dv} = P(v) \left(\frac{1}{v} + \sum_{n=1}^N n b_n v^{n-1} \right) \quad (\text{E.33})$$