



HAL
open science

Etude micro et nanostructurale des défaillances d'architectures microélectroniques en environnement humide

Kokou Adokanou

► **To cite this version:**

Kokou Adokanou. Etude micro et nanostructurale des défaillances d'architectures microélectroniques en environnement humide. Mécanique des matériaux [physics.class-ph]. Université Paris sciences et lettres, 2017. Français. NNT: 2017PSLEM064 . tel-03709965

HAL Id: tel-03709965

<https://pastel.hal.science/tel-03709965>

Submitted on 30 Jun 2022

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE DE DOCTORAT

de l'Université de recherche Paris Sciences et Lettres
PSL Research University

Préparée à MINES ParisTech

Etude micro et nano structurale des défaillances d'architectures
microélectroniques en environnement humide pour le spatial

Micro and nano-structural study of failures of microelectronic architectures
in severe environment for space

Ecole doctorale n°364 Sciences fondamentales et appliquées
Spécialité Mécanique Numérique et Matériaux

COMPOSITION DU JURY :

M. Jean-Guy TARTARIN
Université de Toulouse III, Président

Mme. Hélène FREMONT
Université de Bordeaux, Rapporteur

M. Patrice GERGAUD
CEA Leti Grenoble, Rapporteur

M. Yvon CORDIER
CRHEA-CNRS, Examineur

M. Karim INAL
MINES Paris Tech, Directeur de thèse

M. Pierre MONTMITONNET
MINES Paris Tech, Co-directeur de thèse

M. Frédéric COURTADE
CNES-Toulouse, Invité

Mme. Barbara BONNET
TAS-Toulouse, Invité

Soutenue par **Kokou ADOKANOU**
le 10 Mars 2017

Dirigée par
Karim INAL & Pierre MONTMITONNET



« L'imagination est plus importante que le savoir »

Albert Einstein

Remerciements

Je tiens d'abord à exprimer ma gratitude à Karim Inal et Pierre Montmitonnet pour la confiance qu'ils m'ont apporté en acceptant de diriger la présente thèse. Nos discussions scientifiques agrémentées de conseils bien avisés mais également leur disponibilité, leurs encouragements et leur implication tout au long de ces trois années de travail m'ont enrichi scientifiquement qu'humainement. Mes remerciements iront aussi au personnel du Centre de Mise en Forme des Matériaux (CEMEF) et tout particulièrement à Frédéric Georgi, Marie-Françoise Guenegan, Patrick Coels, François Bay et à la directrice Elisabeth Massoni.

Je remercie tout particulièrement mes encadrants industriels, passés et présents, et tout particulièrement Mme Barbara Bonnet. Vous avez fait preuve d'une grande disponibilité et avez été la première qui m'a initié aux technologies de packaging. Je n'oublie pas Francis Pressecq, qui a repris le rôle d'encadrant industriel CNES (Centre National d'Etudes Spatiales) après Frédéric Courtade malgré vos occupations.

Je remercie Hélène Fremont, Maître de conférences à l'Université de Bordeaux, et Patrice Gergaud, Chercheur au CEA Leti, pour l'intérêt qu'ils ont manifesté à mon travail et pour avoir accepté d'en être les rapporteurs.

Je remercie de même Jean-Guy Tartarin, Professeur à l'Université de Toulouse III, d'avoir accepté d'être président de mon jury.

Cette thèse n'aurait sans doute pas vu le jour sans la coordination d'idées entre Olivier Vendier et Karim Inal, ce qui a lancé cette première collaboration scientifique entre Thales Alenia Space (TAS-Toulouse) et le (CEMEF). Mille fois merci pour cette première réalisation unique et j'espère que la collaboration continuera sur des thématiques toujours innovantes.

Ce travail a été en grande partie réalisé à TAS-Toulouse grâce à Jean-Francois Villemazet, chef du département « Produits NG / Innovation & Autorité de Conception », Jean-Luc Muraro, responsable du labo de Fiabilité, et Hervé Balmigère, chef de la « Ligne de Produits Hyperfréquences » (LPH). Qu'ils soient remerciés pour leur réactivité dans les procédures administratives de mes publications scientifiques et aussi pour mon insertion dans leur département. Je tiens tout particulièrement à remercier le pôle « Packaging et Technologies » au sein duquel j'ai travaillé : Lilian, Beatrice, Matthieu (les deux !!), Antoine, Léonor (la capitaine !), David et Lidwine. Je n'oublie pas les personnes avec qui j'ai passé de très bons moments à table au restaurant d'entreprise et lors des activités sportives interservices. Je n'oublie pas les foteux du mercredi sur le terrain des Pradettes : Hervé Leblond, Laurent, Walid, Julien (« allez tires Kokou » me disait-il), Sergio, Alberto... vous allez me manquer. J'adresse également mes amitiés à Tito, Vincent, Guillaume, Hissa, Martin et mon voisin d'en face Victor.

Je voudrais ensuite remercier les membres des services LEMMIC / FIAB et LaboPC de TAS qui ont su m'équiper et m'accompagner lors de mes campagnes de mesures malgré les fortes contraintes de production. J'ai nommé : Pierrick, Bertrand, Marylise, Carine, Aurélien, et surtout Miss Katia.

Je voudrais ensuite remercier les ingénieurs et techniciens de l'entreprise ELEMCA et du CNES qui m'ont permis de faire de l'imagerie et des caractérisations matériaux dans leurs locaux. Je cite : Jean-Michel, Dorine, Gaétan, Romain, François, Djemel et Jérémie. Je n'oublie pas Raphael Pesci, enseignant-chercheur au centre Arts et Métiers ParisTech de Metz, pour son aide dans les expérimentations.

Mon amicale reconnaissance s'adresse à tous les thésards, stagiaires et alternants pour l'ambiance chaleureuse et le climat d'entraide qui est propice à un travail efficace.

Je voudrais rendre hommage à tous ceux qui, de près ou de loin, à leur manière ont aidé à mener à bien cette thèse.

Nomenclature

Sigle	Traduction
MMIC	<i>Monolithic Microwave Integrated Circuit</i> Circuit Intégré Monolithique Micro-ondes
pHEMT	<i>Pseudomorphic High Electron Mobility Transistor</i> Transistor à effet de champ à canal pseudomorphique
MESFET	<i>Metal Semiconductor Field Effect Transistor</i> Transistor à Effet de Champ Métal Semi-conducteur
HBT	<i>Heterojunction Bipolar Transistor</i> Transistor Bipolaire à Hétérojonction
PCB	<i>Printed-Circuit Board</i> Circuit Imprimé
RF	<i>Radio Frequencies</i> Radio Fréquences
LLA	<i>Low Level Amplifier</i> Amplificateur Bas Niveau
LNA	<i>Low Noise Amplifier</i> Amplificateur Faible Bruit
MTTF	<i>Mean Time To Failure</i> Temps Moyen A la Défaillance
THB	<i>Temperature Humidity Bias</i>
RH	<i>Relative Humidity</i>
HR	<i>Humidité Relative</i>
HAST	<i>High Accelerated Stress Test</i>
MEB	Microscope Electronique à Balayage
CTE	<i>Coefficient of Thermal Expansion</i> Coefficient de dilatation thermique
PECVD	<i>Plasma Enhanced Chemical Vapor Deposition</i>
MIM	Metal Insulator Metal
VT	Véhicule de Test
Wire Bonding	Câblage filaire
DMA	<i>Dynamic Mechanic Analysis</i> Analyse Dynamique Mécanique
IR	Infra Rouge
FTIR	<i>Fourier Transform InfraRed Spectroscopy</i> Spectroscopie Infrarouge à Transformée de Fourier
XPS	<i>X-ray Photoelectron Spectroscopy</i> Spectroscopie Photo-électronique
ToF-SIMS	<i>Time of Flight Secondary Ion Mass Spectrometry</i> Spectrométrie de Masse d'Ions Secondaires à Temps de Vol

Sommaire

Remerciements	2
Nomenclature	3
Sommaire	5
Introduction générale	9
Chapitre 1 : Fiabilité des composants micro-ondes	11
1.1. La charge utile des satellites et les contraintes du spatial	13
1.1.1. La charge utile et ses équipements.....	13
1.1.2. Les contraintes de milieu spatial	14
1.1.3. Notion de « microondes » et de MMIC	16
1.1.4. Le « packaging »	18
1.2. La fiabilité des MMIC et les essais de qualification pour applications spatiales	21
1.2.1. La fiabilité et la défaillance	21
1.2.2. Méthodologie de fiabilité des MMIC dans le spatial	22
1.2.3. Les tests de vieillissement accéléré	23
1.3. Physique des semi-conducteurs.....	27
1.3.1. L'effet « transistor »	27
1.3.2. Structure électronique des semi-conducteurs	28
1.3.3. Modélisation de l'effet piezorésistif.....	29
1.3.4. Le pHEMT.....	31
1.4. Les couches minces et leurs contraintes résiduelles	33
1.4.1. Rappel du comportement mécanique des matériaux.....	33
1.4.2. Origine des contraintes internes dans les couches minces	34
1.4.3. Thermo-élasticité des couches minces	36
1.4.4. Moyens de caractérisation des contraintes internes dans les couches minces.....	38
1.5. Phénomènes de dégradation des composants MMIC	41
1.5.1. Défaillances propres aux MMIC GaAs	41
1.5.2. Pertes de performances	44
1.5.3. Mécanismes locaux d'endommagement	45
1.5.4. Récapitulatif sur la défaillance des MMIC	49
1.6. Etat de l'art sur la passivation en nitrure de silicium SiNx.....	50
1.6.1. Techniques de dépôt et propriétés physiques.....	50
1.6.2. Facteurs d'influence sur l'état mécanique	51
1.6.3. Facteurs d'influence sur les performances.....	56
1.6.4. Traitements post-dépôt.....	58
1.7. Conclusion	60

Chapitre 2 : Modélisation de l'état de contrainte et mise en place du test d'évaluation de fiabilité	61
2.2. Présentation des composants de cette étude et de leurs structures de test	66
2.2.1. Description technologique et observations.....	66
2.2.2. Le PCB : « Printed Circuit Board » et la semelle de test.....	70
2.3. Mise en œuvre des essais de vieillissement accéléré « enrichis ».....	72
2.3.1. Cahier des charges lié aux tests environnementaux.....	72
2.3.2. Mode de chargement.....	72
2.3.3. Choix des matériaux et des épaisseurs	74
2.3.4. Interconnexions du PCB.....	76
2.3.5. Optimisation du procédé de montage des véhicules de test.....	77
2.4. Mise sous contrainte mécanique de puces unitaires par flambage	78
2.4.1. Description du banc de test pour calibration de la contrainte mécanique.....	78
2.4.2. Simulation numérique de la contrainte appliquée et validation du banc de test	79
2.4.3. Mesures électriques de calibration	84
2.5. Contraintes induites par la mise en température au cours du test THB85/85	90
2.5.1. Modélisation thermomécanique.....	90
2.5.2. Résultats et discussions	92
2.5.3. Corrélation avec les endommagements locaux après vieillissement.....	94
2.6. Autres sources de contraintes	96
2.6.1. Contraintes induites par la mise en œuvre des véhicules de test.....	96
2.6.2. Contraintes induites par l'encapsulation plastique	97
2.6.3. Bilan des niveaux de contrainte interne dans le SiNx	100
2.7. Conclusion	103
Chapitre 3 : Influence des conditions de vieillissement sur les performances des composants micro-ondes	105
3.1. Méthodologie adoptée	107
3.1.1. Objectifs des tests	107
3.1.2. Choix et description des véhicules de test	107
3.1.3. Protocole de test.....	108
3.1.4. Caractérisation des véhicules de test.....	109
3.1.5. Conditions de vieillissement	110
3.2. Effets combinés de la température et de l'humidité (sans contrainte mécanique).....	111
3.2.1. Evolutions des performances statiques.....	111
3.2.2. Observations de surface et interprétations.....	115
3.2.3. Conclusion sur la simulation du stockage des MMIC GaAs.....	118
3.3. Effet du stress électrique (sans contrainte mécanique)	120
3.3.1. Résumé de la file de test	120
3.3.2. Analyse de la défaillance du véhicule de test : cas des MMIC du fondeur A.....	121

3.3.3.	Analyse de la défaillance pour le BX9-2.....	128
3.3.4.	Conclusion sur l'effet du stress électrique sur les MMIC GaAs	131
3.4.	Influence des contraintes mécaniques appliquées sur la fiabilité des composants	133
3.4.1.	Résumé de la file de test	134
3.4.2.	Analyse de la défaillance d'un VT en traction : AX4-2	136
3.4.3.	Analyse de la défaillance d'un VT en compression : AX8-2.....	139
3.4.4.	Analyse de la défaillance d'un VT en compression : BX8-1.....	142
3.4.5.	Résumé des défaillances sur les MMIC chargés mécaniquement puis vieillis	144
3.4.6.	Modélisation locale de l'impact de la contrainte mécanique sur les composants	146
3.4.7.	Conclusion sur l'effet de la contrainte mécanique appliquée	149
3.5.	Résumé et conclusion	151
Chapitre 4 :	Approche locale du vieillissement et influence d'un post-traitement sur la fiabilité	153
4.1.	Approche locale du vieillissement des couches de SiNx	155
4.1.1.	Démarche	155
4.1.2.	Les moyens de caractérisation.....	155
4.1.3.	Etat de l'art sur l'apport de l'infrarouge pour le suivi du vieillissement de SiNx	156
4.2.	THB-D ₂ O.....	161
4.2.1.	Objectif de l'étude	161
4.2.2.	Résultats du vieillissement à l'eau lourde	163
4.3.	Etude des MMIC avec traitement de surface	176
4.3.1.	Choix des conditions d'implantation	176
4.3.2.	Effets du traitement sur la composition chimique des couches de passivation	177
4.3.3.	Contraintes mécaniques induites par traitement chimique de surface.....	179
4.3.4.	Plan d'expérience de la campagne de test THB-N	181
4.3.5.	Résumé des variations de performances.....	182
4.3.6.	Observations de surface.....	183
4.3.7.	Conclusions	184
4.4.	Interprétations et conclusion.....	185
Conclusion générale et perspectives		187
Conclusion générale.....		188
Perspectives		192
Références bibliographiques		195
Annexes.....		203
A1. Matériels de test de chaleur humide		204
A1.1. Enceinte climatique « Climats ».....		204
A1.2. Système de monitoring : BILT.....		205
A1.3. Chambre environnementale « SMS »		205
A2. Moyens de mesures de performances.....		207

A2.1. Mesures électriques par connecteurs	207
A2.2. Mesures électriques sous pointes.....	207
A3. Moyens de caractérisation chimique.....	209
A3.1. Spectroscopie infrarouge	209
A3.2. Spectroscopie photo-électronique	210
A3.3. Spectroscopie de masse d'ions secondaire à temps de vol	211

Introduction générale

Ce travail de doctorat porte sur l'utilisation de l'ingénierie des contraintes mécaniques pour étudier la fiabilité de l'encapsulation des composants microélectroniques par la compréhension à l'échelle de la microstructure, des défaillances des architectures microélectroniques utilisées dans le spatial. Ces travaux ont pour objectif de développer à court et moyen terme des technologies d'encapsulations non-hermétiques robustes acceptables par les acteurs du spatial.

Les travaux de thèse présentés dans ce mémoire, qui portent donc sur la résistance à la chaleur humide de MMIC (Monolithic Microwave Integrated Circuit) à base d'arséniure de galium (GaAs), ont été réalisés au sein du Pôle Surface et Procédés (PSP) du Centre de Mise en Forme des Matériaux (CEMEF) de MINES ParisTech, chez Thales Alenia Space (TAS) à Toulouse et au Centre National d'Etudes Spatiales (CNES) de Toulouse.

Les besoins des acteurs du spatial en matière d'équipements hyperfréquences embarqués sont assez spécifiques et nécessitent une haute fiabilité : les cahiers des charges exigent d'assurer au minimum la durée de la mission. Avec l'arrivée des constellations constituées d'importants nombres de satellites et aussi de la compétition dans l'industrie spatiale, il est devenu nécessaire de proposer des technologies à bas coût avec de meilleures performances. Pour répondre à ce besoin, des efforts d'innovation ont été consentis à tous les niveaux de préparation de la structure des satellites, dont l'étape d'encapsulation des composants hyperfréquences. Les industriels comme Thales Alenia Space se sont donc penchés sur des technologies qui sont déjà disponibles dans les produits grand public mais qui ne sont pas encore acceptées dans le milieu spatial. Ces technologies permettraient de simplifier les interfaces et les encombrements. Maintenant tout le problème réside en l'évaluation de ces technologies non-hermétiques pour le spatial.

L'enjeu de cette thèse est double, industriel et académique. Le côté industriel de cet enjeu est que cette thèse s'inscrit dans la démarche de validation de nouvelles technologies de « packaging » ou d'encapsulation pour l'industrie spatiale. Le gain de masse de la charge utile réduisant automatiquement les coûts, les technologies grand public telles les encapsulations plastiques ou par simple traitement de surface sur les composants commencent donc à intéresser les acteurs du spatial. Consciente des risques qui s'y ajoutent, l'industrie spatiale œuvre dans le but de les maîtriser afin de garantir une fiabilité comparable à celle des encapsulations hermétiques actuelles par boîtiers métalliques ou céramiques scellés.

Des travaux menés dans le cadre d'une thèse antérieure entre le Centre National de Recherche Scientifique (CNRS) et Thales Alenia Space sur la fiabilité des encapsulations par résine Dam&Fill, ont montré la faisabilité d'une telle technologie. Mais il reste aussi beaucoup de défaillances des architectures et des matériaux, qui exigent un approfondissement du sujet, avec une approche plus « mécanique et matériaux » : maîtriser la microstructure et l'état mécanique des couches minces essentielles des puces, notamment la couche de passivation en nitrure de silicium (SiNx) et évaluer son influence sur la fiabilité des composants en conditions sévères. Cela donnera des pistes complémentaires dans l'analyse de la défaillance et aussi pour le développement de nouvelles technologies de packaging.

Le côté académique de ces travaux consiste à mettre en évidence puis à comprendre l'effet du changement d'état de contrainte mécanique interne des couches minces des composants hyperfréquences sur leur fiabilité dans des conditions sévères. Ce projet a pour but premier d'explorer une façon originale de modifier les contraintes mécaniques internes dans les couches minces. Il cherche notamment à démontrer que l'utilisation de l'ingénierie des contraintes est toujours possible sur les puces microélectroniques et que cela permet de faire évoluer de façon significative, continue et dans les deux sens les contraintes dans des couches minces dans une démarche de compréhension des mécanismes de défaillances. Ensuite, des campagnes de test dans des conditions de

vieillissement accéléré (chaleur humide) seront effectuées sur les architectures proposées dans le but de valider l'approche. Les résultats extraits permettront de proposer des architectures robustes.

Ce manuscrit de thèse est divisé en quatre chapitres.

Le premier chapitre est dédié à la présentation de la fiabilité dans le spatial et constitue la partie bibliographique de ces travaux de thèse. Nous présenterons les notions de packaging avec la méthodologie adoptée pour les évaluations et qualifications dans le spatial et spécialement pour les produits micro-ondes. Ensuite il s'agira d'expliquer brièvement la physique des semi-conducteurs et les origines des contraintes résiduelles présentes dans ces technologies en couches minces. Egalement dans ce chapitre, nous expliciterons les phénomènes de dégradation observables et mesurables sur les composants MMIC GaAs, avec leurs causes, en reliant les pertes de performances aux endommagements matériaux. L'influence des paramètres « procédé » sur les propriétés des couches de passivation en nitrure de silicium SiNx sera présentée aussi, pour faire le point sur l'impact de la variabilité « process » sur les performances.

Le second chapitre traite de la modélisation de l'état de contraintes résiduelles dans les couches minces des technologies MMIC et de la mise en place d'un essai de vieillissement original en environnement agressif de chaleur humide. Premièrement il pose la problématique de notre sujet qui se concentre sur l'influence des contraintes mécaniques internes des couches minces sur la fiabilité des technologies. Cela est suivi par la présentation des composants de l'étude et du véhicule de test. Dans ce chapitre également, la validation, par mesure de l'effet piezorésistif, du banc de mise sous contrainte mécanique, permettra de calibrer les véhicules de test pour les essais de vieillissement accéléré. Enfin nous avons élaboré des modélisations permettant de quantifier l'état de contrainte induit dans les couches minces des composants soit par le test de vieillissement, soit par le packaging plastique. Ces estimations seront en partie validées grâce aux mesures expérimentales par profilométrie optique ou par caractérisation électrique.

Dans le troisième chapitre de ce manuscrit, nous exposons les principaux résultats des essais de vieillissement en chaleur humide sur des composants MMIC de deux technologies. On parlera dans une première partie de l'effet combiné de l'humidité et de la température, puis de l'effet du stress électrique sur les MMIC GaAs à pHEMT (Pseudomorphic High Electron Mobility Transistor). La seconde partie sera consacrée aux effets des contraintes mécaniques appliquées sur la fiabilité des composants micro-ondes en milieu non contrôlé. Le but final est d'élucider l'influence du changement de contrainte interne sur la fiabilité des composants hyperfréquences par une mise en flexion (traction ou compression). Enfin les résultats de ces deux modes de mise en flexion sont comparés et discutés.

Le quatrième et dernier chapitre est consacré d'une part à une étude fine sur le vieillissement des couches de passivation en nitrure de silicium (SiNx PECVD) menée à travers l'analyse de la cinétique de sa dégradation et d'autre part à la présentation des résultats de campagne de test sur des composants traités par implantation ionique. Il s'agit dans le premier cas de mesurer l'évolution dans la composition et la structure chimique des couches de passivation des technologies étudiées lors du vieillissement en vue de détecter les mécanismes physiques qui conduisent à la perte de performance. Des caractérisations par infrarouge sans contact et par spectrométrie de masse d'ions à différents temps de vieillissement tenteront d'établir une cinétique de vieillissement. L'objectif est une vision multi-échelle de la défaillance en reliant les grandeurs macroscopiques mesurables à des mécanismes agissant à l'échelle atomique afin de proposer des assemblages robustes. Dans un second temps nous discuterons des résultats de campagne de test sur les composants traités en surface par implantation d'ions azote.

Enfin nous concluons ce manuscrit par une synthèse des résultats obtenus lors de ces trois années de thèse avec les perspectives qui en découlent.

Chapitre 1 : Fiabilité des composants micro-ondes

Chapitre 1 : Fiabilité des composants micro-ondes	11
1.1. La charge utile des satellites et les contraintes du spatial	13
1.1.1. La charge utile et ses équipements.....	13
1.1.2. Les contraintes de milieu spatial	14
1.1.3. Notion de « microondes » et de MMIC.....	16
1.1.4. Le « packaging »	18
1.2. La fiabilité des MMIC et les essais de qualification pour applications spatiales	21
1.2.1. La fiabilité et la défaillance	21
1.2.2. Méthodologie de fiabilité des MMIC dans le spatial	22
1.2.3. Les tests de vieillissement accéléré	23
1.3. Physique des semi-conducteurs.....	27
1.3.1. L'effet « transistor »	27
1.3.2. Structure électronique des semi-conducteurs	28
1.3.3. Modélisation de l'effet piezorésistif.....	29
1.3.4. Le pHEMT.....	31
1.4. Les couches minces et leurs contraintes résiduelles	33
1.4.1. Rappel du comportement mécanique des matériaux.....	33
1.4.2. Origine des contraintes internes dans les couches minces	34
1.4.3. Thermo-élasticité des couches minces	36
1.4.4. Moyens de caractérisation des contraintes internes dans les couches minces.....	38
1.5. Phénomènes de dégradation des composants MMIC	41
1.5.1. Défaillances propres aux MMIC GaAs	41
1.5.2. Pertes de performances	44
1.5.3. Mécanismes locaux d'endommagement	45
1.5.4. Récapitulatif sur la défaillance des MMIC	49
1.6. Etat de l'art sur la passivation en nitrure de silicium SiNx.....	50
1.6.1. Techniques de dépôt et propriétés physiques.....	50
1.6.2. Facteurs d'influence sur l'état mécanique	51
1.6.3. Facteurs d'influence sur les performances.....	56
1.6.4. Traitements post-dépôt.....	58
1.7. Conclusion	60

Le but de ce chapitre est de présenter le contexte particulier de la fiabilité dans le spatial, d'identifier les mécanismes de défaillance des composants microondes soumis à des tests de vieillissement accélérés tels que la chaleur humide et enfin de situer la problématique du sujet de thèse. Le domaine du spatial est un secteur conservateur à cause de l'hostilité du milieu orbital et de la pression économique qui est cachée derrière chaque programme de lancement.

La première partie du chapitre introduira les notions de micro-ondes dans la charge utile des satellites ainsi que la fiabilité et les normes associées à l'évaluation de l'encapsulation des composants GaAs. D'abord, nous présenterons ce qu'est un composant hyperfréquence, ensuite les aspects de packaging qui y sont associés. Ensuite, en fonction des contraintes exigées par le spatial, nous détaillerons la méthodologie de fiabilité rigoureuse appliquée via quelques exemples de tests de vieillissement tels que la chaleur humide.

La deuxième partie est consacrée à la physique des semi-conducteurs et aux contraintes résiduelles dans les couches minces. Aussi, l'importance de la maîtrise des contraintes internes dans les couches minces des composants est mise en exergue par des méthodes de modélisation et d'estimation expérimentales de ces contraintes.

La troisième partie constitue le cœur du chapitre car elle fait un état de l'art sur les dégradations des composants microondes ayant subi des tests de vieillissement accéléré. Cette partie présentera les différents modes de dégradations connus jusqu'aux endommagements matériau observables.

La quatrième et dernière partie se focalisera essentiellement sur la couche de passivation en nitrure de silicium, couche directement en contact avec le milieu extérieur. Elle passera en revue les facteurs qui influencent la qualité et l'état mécanique de cette passivation sans oublier les méthodes envisageables pour améliorer ces dernières.

1.1. La charge utile des satellites et les contraintes du spatial

Les systèmes de communication par satellites font partie intégrante de notre monde depuis le lancement du premier satellite SPOUTNIK par l'URSS en juin 1957. Ce mode de communication a révolutionné le monde des télécommunications et a permis d'intégrer une multitude de nouveaux services. Il a surtout permis de surmonter tous les obstacles terrestres en établissant des liaisons entièrement fiables pour la télévision, la téléphonie et la transmission de données quels que soient les distances et les obstacles.

Le segment spatial d'un système de communication par satellites est l'ensemble constitué par les satellites eux-mêmes et par les moyens qui assurent depuis le sol le suivi tels la télémétrie, la télécommande et le soutien humain de ces satellites. Dans la suite, nous allons nous focaliser sur les satellites qui constituent le cœur du réseau mais contiennent aussi les équipements de notre problématique.

Un satellite dans l'état où il est commercialisé aujourd'hui, exécute dans l'espace toutes les fonctions de communication en utilisant essentiellement des éléments actifs. Il est constitué essentiellement de deux grandes parties : la charge utile qui désigne la partie qui lui permet de remplir les objectifs de la mission et une plateforme pour assurer un bon fonctionnement des instruments embarqués pendant la durée de vie prévue.

Il est formé de l'assemblage de sous-systèmes de télécommunications et dispose d'équipements assurant les fonctions suivantes :

- de structure porteuse,
- de commande d'orientation de propulsion pour la mise en orbite,
- de génération d'énergie via des panneaux solaires photovoltaïques; de stockage dans des batteries et de distribution aux différents équipements,
- de régulateur thermique,
- de réception des télécommandes ; d'envoi des télémétries, de traitement et de gestion de signaux.

1.1.1. La charge utile et ses équipements

Les domaines d'application des satellites sont vastes et cela inclut la télécommunication, l'observation de la terre, l'aide à la navigation et les activités militaires. Pour notre étude il s'agira essentiellement des technologies utilisées pour des applications télécoms et ces satellites sont généralement géostationnaires, c'est-à-dire qu'ils tournent à la même vitesse, dans le même sens que la terre et restent ainsi stationnaires.

Selon la mission qu'ils accomplissent, nous pouvons les classer par :

- le Service Fixe par Satellite (FSS) pour la téléphonie fixe et la transmission de données,
- la Radiodiffusion Directe par Satellite (DBS ou BSS) pour la télévision directe et la radiodiffusion sonore,
- le service de communication avec les mobiles (MSS) pour les avions, les bateaux, les véhicules terrestres et les personnes,
- la transmission de données à haut débit (internet, applications multimédia, télémédecine, télé-enseignement, etc.),
- les télécommunications militaires.

La charge utile, cœur du système satellitaire, comprend à elle seule les éléments essentiels assurant les fonctions de la mission. Elle comprend entre autres des équipements hyperfréquences à savoir l'amplificateur faible bruit (LNA), l'amplificateur bas niveau (LLA), l'amplificateur de puissance (SSPA)... Elle a pour mission de recevoir les signaux, les traiter et les retransmettre à la station sur terre.

Les charges utiles de télécommunications classiques de type FSS, sont constituées d'antennes de réception, d'antennes d'émission et entre les deux, de répéteurs qui assurent les fonctionnalités suivantes :

- réception du signal incident. Les amplificateurs bas niveau (LLA) et faible bruit (LNA) sont placés en début de la chaîne de réception d'un satellite afin de traiter le signal utile qui généralement, présente une très faible amplitude et est noyé dans le bruit,
- translation de fréquence, afin que le futur signal transmis ne puisse pas brouiller le signal incident. Ces deux premières fonctions sont souvent, mais pas toujours, réalisées par le même équipement récepteur,
- canalisation du signal en plusieurs canaux grâce à l'emploi de filtres d'entrée multiplexeurs (IMMIX),
- l'amplification de canal comprenant généralement une partie bas-niveau, le CAMP, qui permet de fournir un gain suffisamment élevé afin que le signal puisse être traité par les autres amplificateurs et une partie fort-niveau SSPA (Solide State Power Amplifier) qui permet de générer la puissance élevée nécessaire à l'antenne d'émission d'un satellite,
- multiplexage des signaux provenant des différents canaux par des filtres de sorties multiplexeurs,

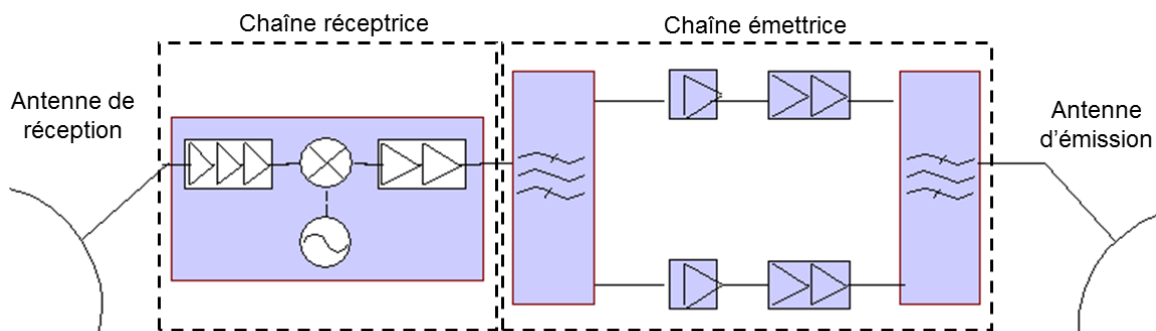


Figure 1.1 : Schéma simplifié d'une charge utile de satellite de télécommunication

La *figure 1.1* nous montre un schéma simplifié de la chaîne fonctionnelle de la charge utile d'un satellite télécom. Le signal, envoyé depuis la station sur terre, est réceptionné par l'antenne de réception du satellite. Ce signal est traité par la chaîne réceptrice et une fois ce travail terminé, le signal de réponse est expédié sur la même station au sol. Les antennes au sol sont orientées dans la direction du satellite pour capter et envoyer les signaux. Chaque signal est caractérisé par une fréquence et une largeur de bande qui est d'autant plus grande que le débit d'informations est fort.

1.1.2. Les contraintes du milieu spatial

Le spatial a son propre contexte qui lui est particulier à cause du milieu où évolue le satellite et de ses exigences de fiabilité. Les équipements qui sont embarqués dans la charge utile des satellites et les composants qui les constituent rencontrent un certain nombre de contraintes spécifiques durant tout leur cycle de vie (de la préparation jusqu'à la fin de la mission). Parmi ces contraintes particulières du spatial on peut citer :

- contrainte d'autonomie énergétique : le milieu spatial étant très risqué, il est donc dangereux d'embarquer sur le satellite un générateur ou une pile. Le choix est naturellement et prioritairement porté sur une source renouvelable, disponible et écologique : le soleil. A l'aide des batteries embarquées à bord, l'énergie est emmagasinée puis régulée afin d'être ensuite distribuée aux différents sous-ensembles.
- contraintes mécaniques et électromagnétiques : le lancement tout d'abord induit des contraintes associées aux vibrations mécaniques et aux chocs sévères. Les vibrations sont produites par la combustion dans les moteurs et par les accélérations. Quant aux chocs, ils

sont souvent dus aux séparations d'étages et à la mise à feu des moteurs de mise en orbite. Ensuite leur exposition aux radiations, d'origine terrestre, solaire ou cosmique doit être surmontée. Les cas de rayonnements beaucoup plus destructeurs sont les rayons X et gamma d'origine solaire ou galactique dont on se prémunit par blindage. Et même malgré ce blindage, il y a surtout les flux de particules, électrons et protons dont l'accumulation sur la surface externe du satellite peut conduire à des perturbations électromagnétiques sévères. Leurs effets peuvent aller d'une défaillance passagère à une destruction irréversible.

- contraintes thermiques : une fois en orbite, il faudra supporter des cycles thermiques importants et rapides provoqués par les cycles « jour/nuit ». Les températures dans l'espace peuvent varier entre -170°C (à l'ombre des rayons solaires) et $+150^{\circ}\text{C}$ (pour les zones plus exposées) et de telles amplitudes peuvent fragiliser les matériaux et les assemblages. A l'intérieur de chaque équipement de la charge utile, la gamme de température est souvent de l'ordre de -15°C à $+65^{\circ}\text{C}$. Ce cycle de température génère des contraintes thermomécaniques qui, grâce à toute l'ingénierie thermique appliquée au niveau de la conception, sont largement réduites afin de diminuer les risques d'endommagement par fatigue.
- contrainte du vide spatial : le satellite doit assurer un bon fonctionnement dans le vide. Au-delà de 400km d'altitude, la pression est inférieure à 7-10millibars, ce qui se traduit par l'absence d'une convection thermique. Les échanges thermiques se font alors par conduction dans les matériaux de la structure et au-delà par rayonnement vers l'extérieur du satellite. Ce vide spatial crée aussi d'autres phénomènes physiques néfastes pour les systèmes comme par exemple la soudure entre deux objets métalliques en contact.
- contrainte de masse : le satellite doit être le plus « léger » possible pour le lanceur. Ceci est une contrainte essentielle car elle a son impact direct sur le coût du lancement. Des études sont menées de façon permanente dans le but d'optimiser la masse à tous les niveaux d'assemblages dans le but d'accroître le rendement d'un lancement.
- contrainte de stockage : entre la fabrication des composants, leur intégration à la charge utile et surtout le lancement du satellite il se passe souvent des années (2 à 5 ans) à cause des exigences du milieu spatial qui entraînent des délais importants. Par contre les détails de localisation du lancement sont convenus par les politiques et les calculs orbitaux. Ce qui fait que les composants doivent être fabriqués de sorte à ne pas montrer des dégradations sur la période de stockage au sol avant lancement quel que soit le lieu, qui peut être la Guyane avec son climat équatorial.

Malgré toutes ces contraintes, il convient de garantir que le satellite restera opérationnel pendant toute la durée de la mission qui peut varier suivant les orbites. Par exemple en orbite basse (2000km d'altitude), les missions sont généralement de 5 ans ; ceux en orbite géostationnaire (36000km d'altitude) doivent fonctionner beaucoup plus longtemps, jusqu'à 15 ans.

A ces conditions extrêmes et sévères s'ajoute l'absence de possibilité de réparation. Tout cela entraîne l'exigence d'une grande fiabilité des composants dans ce secteur « à haut risque ». Tout cela est amplifié par le coût élevé des projets spatiaux et la compétition croissante, qui imposent une très forte obligation de réussite.

Il faut donc mettre en place des redondances : des équipements de rechange, en surnombre qui sont embarqués sur la charge utile. Ils peuvent donc être mis en route par télécommande depuis les stations au sol au cas où les équipements nominaux indiquent des défaillances.

Avec cette brève présentation des enjeux et des contraintes du spatial, nous pouvons maintenant présenter des composants qui assurent les fonctionnalités essentielles à l'intérieur des équipements embarqués à savoir les « micro-ondes ». La prochaine partie concernera les micro-ondes, leur origine et leurs domaines d'applications.

1.1.3. Notion de « microondes » et de MMIC

On appelle micro-onde (microwave en anglais) ou encore hyperfréquence, la bande de fréquence dans laquelle les dimensions géométriques sont de l'ordre de grandeur de la longueur d'onde électromagnétique. Ce sont généralement des ondes électromagnétiques de longueur d'onde intermédiaire entre l'infrarouge et les ondes de radiodiffusion GO ou « ondes longues » [1].

Dans le spectre radiofréquence qui s'étend des fréquences extrêmement basses aux fréquences extrêmement hautes (EHF), nous pouvons situer les micro-ondes entre les hautes fréquences et les fréquences extrêmement hautes (EHF) qui évoluent par décade comme l'indique le tableau 1.1.

Ondes électromagnétiques	Fréquence	Longueur d'onde (dans le vide)	Applications
Extrêmement basses fréquences (ELF)	2Hz à 300Hz	10^8 à 10^6 m	Transport et distribution d'électricité
Fréquence audio (VF)	0.3 à 3KHz	10^6 à 10^5 m	Transmission de données vocales ; Métallurgie ; chauffage par induction
Très basses fréquences (VLF)	3 à 30KHz	10^5 à 10^4 m	Radiocommunications
Basses fréquences (LF)	30 à 300KHz	10^4 à 10^3 m	Radiodiffusion GO ; four à induction
Fréquences moyennes (MF)	0.3 à 3MHz	10^3 à 10^2 m	Radio diffusion MO-PO ; diathermie médicale
Spectre micro-ondes	Hautes fréquences (HF)	3 à 30MHz	Soudage ; collage
	Très hautes fréquences (VHF)	30 à 300MHz	Télévision ; Radio Fm
	Fréquences ultra hautes (UHF)	0.3 à 3GHz	10^2 à 10^{-3} m Télévision Radars ; Téléphonies mobiles ; Fours à micro-ondes ; Hyperthermie médicale
	Fréquences super hautes (SHF)	3 à 30GHz	Radars ; Alarmes anti-intrusion
	Fréquences extrêmement hautes (EHF)	30 à 300GHz	Radars ; communication par satellite
Infrarouge	300Ghz à 430THz	10^{-3} à 10^{-6} m	Vision nocturne ; thermographie ; Lasers

Tableau 1.1 : Spectre radiofréquence et domaines d'applications suivant leur bande de fréquence [2]

Par abus de langage, on désignera par « micro-onde » le composant ou l'équipement qui fonctionne à base du principe des hyperfréquences. Parmi ces composants micro-ondes, on peut citer le MMIC (Monolithic Microwave Integrated Circuit) qui est la plus récente et la forme évoluée de circuits intégrés micro-onde [3].

Le MMIC est un circuit intégré micro-onde monolithique de quelques millimètres carrés qui réalise des fonctions électroniques d'amplificateur, de mélangeur, d'atténuateur, d'oscillateur, de

commutateur, etc. Il est composé de transistors, de capacités, de résistances, d'inductances et de lignes de connexion dans le but de traiter le signal au sein d'une chaîne RF (radiofréquence).

Pour son développement, il y a eu un besoin d'un substrat qui puisse permettre à la fois la réalisation des éléments passifs et des éléments actifs à savoir des transistors à effet de champ (Field Effect Transistor FET). Elle est apparue comme une alternative à la technologie hybride [4] pour laquelle les éléments passifs étaient gravés sur un support tel l'alumine et les composants actifs (transistors) reportés à côté. Les MMICs sont donc nés de l'idée de miniaturiser davantage les composants en mettant les composants actifs et passifs ensemble sur un même substrat. Ces composants actifs et passifs sont obtenus par photolithographie sur un même substrat en arséniure de gallium (GaAs) permettant ainsi d'avoir des dizaines de circuits identiques sur une seule plaquette. Le tableau 1.2 présente l'historique de développement des transistors micro-ondes et des MMIC.

Année	Transistors	MMIC
1947	Bardeen, Brattain et Shockley inventent le transistor bipolaire	-
1952	William Shockley (Bell) introduit le principe du transistor à effet de champ (FET)	-
1962	Premières expériences sur les JFET GaAs (Plessey UK / Jim Turner)	-
1966	Premier MESFET GaAs (IBM / Mead)	-
1968	-	Premiers circuits intégrés GaAs à base de diodes (Mao, Texas-Instr.)
1970	Premiers MESFET GaAs micro-ondes (Plessay / Turner, IBM/Drangeid)	-
1972	Première réalisation d'un HBT sur GaAs (Dumke, Woodall, Rideout)	-
1976	Commercialisation du MESFET	Premier MMIC à MESFET GaAs (R. Pengelly, J. Turner)
1980	Invention du HEMT AlGaAs/GaAs (Fujitsu ; Thomson)	-
1981	-	Mise sur le marché de MMIC GaAs commerciaux (Siemens)
1985	Invention du pHEMT AlGaAs /InGaAs/GaAs	Ouverture de fonderies fabriquant des MMIC GaAs aux Etats-Unis et en Europe
1987	-	Premiers MMIC à base de HEMT et HBT l'année suivante

Tableau 1.2 : Historique des transistors micro-ondes et des MMIC [2]

Depuis ses premières apparitions avec des fonctions d'amplificateur en 1976 suite aux travaux de chercheurs anglais [5] de l'entreprise « Plessey Semiconductors », la technologie MMIC a largement évolué et maintenant on distingue des MMIC jouant différentes fonctions : mélangeurs, oscillateurs, déphaseurs, multiplicateurs, diviseurs, etc.

Les domaines d'application des micro-ondes sont très variés : automobile, ferroviaire, aérien, multimédia, militaire etc. Le tableau 1.1 nous indique quelques exemples d'applications suivant les bandes de fréquence.

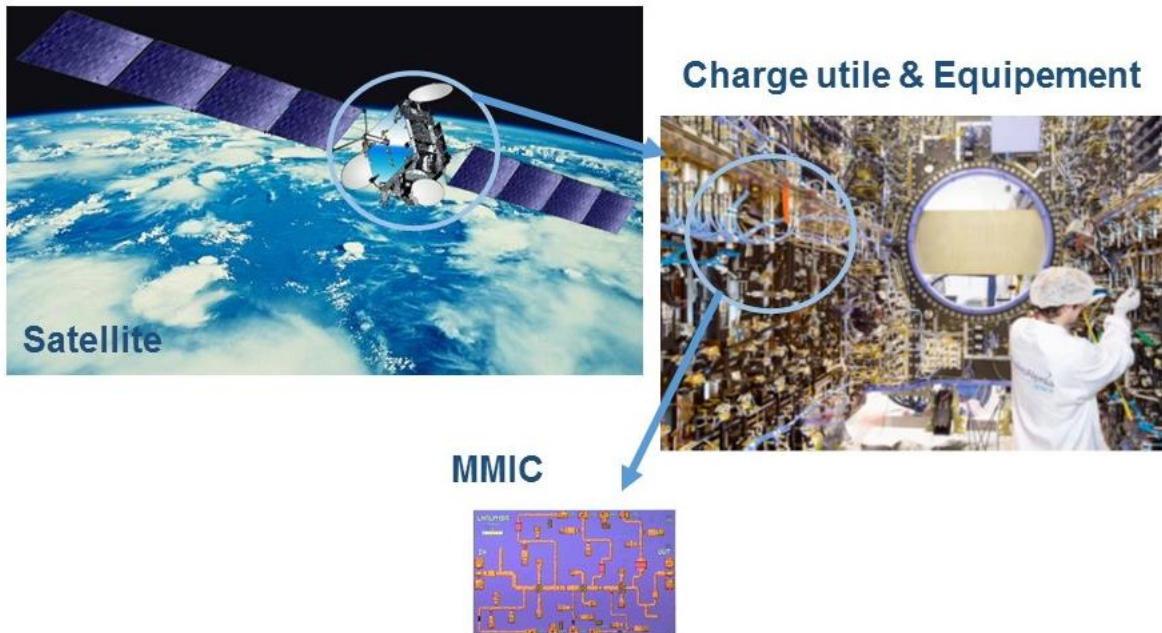


Figure 1.2 : MMIC et satellite

Un seul satellite a en moyenne des milliers de MMIC dans le cœur de sa charge utile (*figure 1.2*). Le MMIC embarqué ne dispose pas de service après-vente, il doit tenir pendant toute la durée de la mission, raison pour laquelle il va falloir bien l'encapsuler pour atteindre les objectifs fixés. Dans la partie qui suit, nous allons définir le « packaging », ensuite nous présenterons les moyens d'encapsulation.

1.1.4. Le « packaging »

Le terme « packaging » est un anglicisme qui désigne normalement l'ensemble des éléments matériels, qui sans faire partie du produit même, sont vendus en vue de permettre ou de faciliter sa protection, son transport, son stockage, sa présentation, son identification et son utilisation. En français, le terme employé à la place du packaging en microélectronique est l'encapsulation. Il s'agit de l'emballage extérieur qui joue à la fois le rôle de protection et d'interconnexion d'un produit avec le milieu extérieur. Dans le cas des systèmes embarqués, le « packaging » est défini comme l'ensemble des techniques mises en œuvre afin d'établir les interconnexions permettant de maintenir et d'optimiser des performances d'une technologie.

Son rôle est de relier le monde de la microélectronique au monde macro-électronique de l'utilisateur. Il permet également de protéger un circuit intégré fragile par exemple contre les effets néfastes de l'environnement (pollution, humidité...), ou encore de protéger l'environnement dans lequel le circuit intégré se trouve contre les effets électromagnétiques de la fonction. Enfin, l'encapsulation permet dans certains cas d'assurer la modularité et la réutilisation des composants.

En général, il existe plusieurs niveaux de packaging depuis le « fondeur » jusqu'au systémier en passant par l'utilisateur et l'assemblage. Chaque niveau a sa spécificité et ses formes d'encapsulation. Le fondeur désigne le fabricant de composants micro-électroniques.

Dans le cas des satellites où nous avons des milliers de puces microélectroniques dans une seule charge utile, il existe différents niveaux de packaging qui vont de la puce jusqu'à l'équipement électronique final embarqué [6]. Un premier niveau se situe au niveau du report de la puce sur un circuit imprimé où sont réalisées les premières interconnexions électriques. Le second niveau consiste à intégrer ce circuit imprimé dans un boîtier. Ainsi de suite, suivant la complexité de l'assemblage, il peut y avoir plusieurs niveaux de packaging jusqu'à l'obtention de la structure complète de la charge utile.

Les puces microélectroniques sont fabriquées par les « fondeurs » sous forme de plaques de semi-conducteur appelé wafers. Un wafer dispose souvent suivant sa taille de quelques centaines à des milliers de puces qui seront découpées une à une puis reportées sur des circuits imprimés. Ensuite, toute une ingénierie d'interconnexions (wirebonding ou microsoudure, parallel gap) permet de relier les accès de la micro-puce au circuit imprimé.

Le packaging est souvent classé par catégories : l'hermétique, le quasi-hermétique et le non hermétique.

Le terme « hermétique » semble avoir le même sens que le mot « étanchéité » mais ce n'est pas tout à fait identique. L'herméticité se définit en taux de fuite et est testée par plusieurs méthodes dont le test de fuite de l'Hélium [7]. L'unité de mesure du taux de fuite d'un gaz de 1 mbar.l/s correspond à un transfert de gaz ayant entraîné une différence de pression de 1 mbar dans un volume de 1 litre en 1 seconde. Comme exemple, un boîtier scellé à la molette qui représente un taux de fuite inférieur à 10^{-3} mbar.l/s est considéré comme étanche à la vapeur d'eau. Quand ce taux est inférieur à 10^{-7} mbar.l/s, le système peut être considéré comme étant hermétique aux gaz. Enfin, l'herméticité peut être encore définie concrètement comme la résistance à la pénétration d'espèces fragilisantes pour autant que l'étanchéité soit réalisée.

Le packaging hermétique est la méthode d'encapsulation basée sur l'utilisation des technologies de protection par micro-boîtiers (*figure 1.3*) robustes scellés sous vide (à chaud ou à faible température) afin de limiter l'intrusion et la diffusion de toute espèce fragilisante jusqu'à la surface des puces. Dans le cas le plus général, ce sont des boîtiers en céramique qui sont scellés à une température variable comprise entre l'ambiante et 200°C suivant le mode de fermeture.

Le packaging quasi-hermétique comme son nom l'indique, se définit comme une encapsulation qui possède les mêmes propriétés de protection que le cas hermétique mais n'est pas semblable à ce dernier. Il est encore appelé encapsulation plastique par l'utilisation d'une résine à base de polymères pour recouvrir la puce reportée sur un circuit imprimé comme l'indique la *figure 1.3*. Les matériaux qui sont utilisés pour ces applications sont généralement des silicones, des époxydes afin d'améliorer la résistance à la pénétration et l'infiltration d'humidité à la surface des composants. Sur ce dernier point, la perméabilité du matériau et la facilité de son élaboration interviennent dans le choix de la résine.

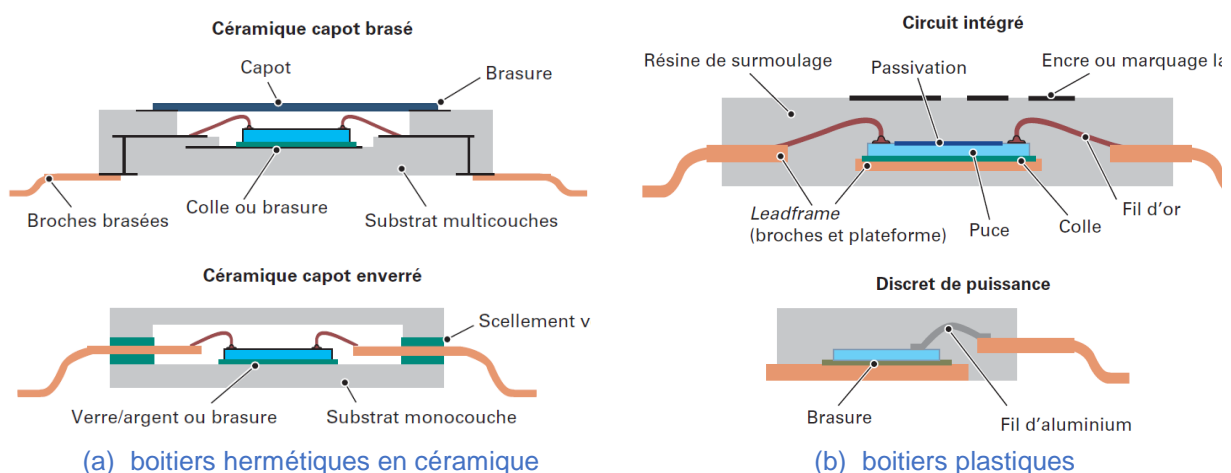


Figure 1.3 : Exemples de packaging [8]

Le packaging non hermétique, encore désigné par certains comme « encapsulation plastique » ou « encapsulation quasi-hermétique », se définit comme un packaging où la protection de la surface des puces est minimale ou presque inexistante. Il consiste en fait à réduire les niveaux d'encapsulation en cherchant à optimiser au mieux chacun des niveaux inférieurs du packaging. Ces

domaines d'application sont un peu partout dans la microélectronique grand public. Certains domaines comme le spatial n'y sont pas encore entièrement venus.

Un des problèmes majeurs du domaine du packaging est le fait que très souvent lors de la conception du circuit imprimé ou de leur fabrication, les concepteurs et les fondeurs ne réfléchissent pas à tous les aspects du packaging, ce qui rajoute des coûts au produit et des délais de préparation.

Dans ces travaux, nous allons nous intéresser au premier niveau de packaging, c'est-à-dire au niveau composant. Il s'agit du niveau le plus bas du packaging et qui constitue également un enjeu technologique crucial car cela joue énormément sur les contraintes de masse de la charge utile.

Dès lors que le composant est fabriqué puis encapsulé, on ne dispose pas de plusieurs dizaines d'années afin de connaître tous les aspects des endommagements et de défaillance d'un tel composant afin d'y associer une durée de vie moyenne. Généralement le temps mis à disposition est de l'ordre de 2 à 5 ans pour les moyennes technologies.

Dans le spatial, quel que soit le mode d'encapsulation, il est exigé des tests de qualification assez sévères dans le but d'évaluer leur fiabilité. Dans la prochaine partie de ce chapitre, nous allons discuter de la fiabilité des composants MMIC GaAs de cette étude ainsi que des tests de vieillissements accélérés qui sont associés.

1.2. La fiabilité des MMIC et les essais de qualification pour applications spatiales

Dans la partie précédente de ce chapitre, ont été présentés de façon étendue les fonctionnalités et les constituants du satellite en partant de la charge utile jusqu'au composant MMIC. Dans cette section, nous nous intéresserons à la fiabilité en général, et ensuite à ses applications au domaine du spatial. Plus précisément nous allons présenter la méthodologie et des moyens utilisés pour les composants hyperfréquences.

1.2.1. La fiabilité et la défaillance

La fiabilité est la caractéristique d'un dispositif exprimée par la probabilité que ce dispositif accomplisse une fonction requise dans les conditions d'utilisation et pour une période de temps déterminée [9]. Elle est une composante essentielle dans l'assurance de la qualité d'un produit. C'est encore la science des défaillances basée sur l'expérience et elle est indissociable de la qualité. Parallèlement, la défaillance est définie par le taux de défaillance qui, pour un temps donné, est la probabilité de non-fonctionnement d'un dispositif. On parle souvent de défaillance lorsqu'un dispositif n'est plus en mesure d'accomplir une fonction requise définie.

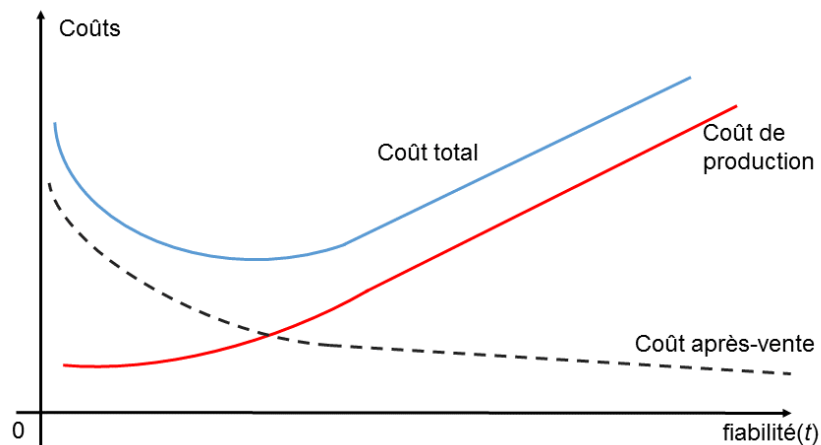


Figure 1.4 : Evolution des coûts d'un équipement en fonction de sa fiabilité

Comme l'indique la *figure 1.4*, la non-fiabilité d'un produit augmente ses coûts après-vente tels que les applications de garantie et les frais juridiques. Mais quand le produit en question est très fiable, le coût de production et de conception augmente alors que le coût après-vente diminue. Il faut rappeler que la fiabilité varie d'une condition d'utilisation à une autre.

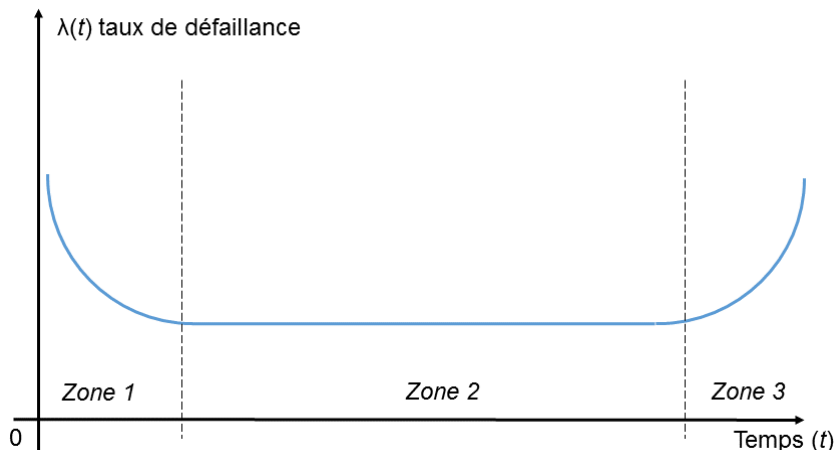


Figure 1.5 : Courbe de variation du taux de défaillance des équipements électroniques

La *figure 1.5* représente l'évolution du taux de défaillance noté λ des équipements électroniques en fonction du temps. C'est une composante essentielle dans l'évaluation de la défaillance d'un produit. Nous distinguons essentiellement trois zones sur le graphe :

- Zone 1 : c'est la période de défaillance précoce ou encore période de jeunesse : il s'agit par exemple des composants neufs présentant des défauts de fabrication. Dans cette tranche, le taux de défaillance décroît très rapidement au cours du temps. La prévention possible de cette défaillance sur un lot de produits est effectuée par des essais de déverminage, de contrôle et les tests avant livraison.
- Zone 2 : période de défaillance à taux sensiblement constant. Elle correspond à la période de maturité ou de pleine activité du composant. C'est aussi une période dans laquelle les défaillances sont imprévisibles et très aléatoires.
- Zone 3 : période de défaillance par vieillissement. Elle correspond à la période de fin de vie du produit et est caractérisée par des défaillances dues à l'âge ou à l'usure des composants. Le risque de défaillance est beaucoup plus élevé dans cette période-là.

Il est à noter que malgré toutes les informations que peuvent nous donner les méthodes d'estimation par extrapolation, la meilleure connaissance de la fiabilité d'un équipement provient de l'analyse des défaillances lorsque celui-ci est en service. Un retour d'expérience de vol est très utile pour établir des lois statistiques très efficaces sur une population importante et sur un long temps.

1.2.2.Méthodologie de fiabilité des MMIC dans le spatial

La sécurisation d'un bon fonctionnement en orbite d'un satellite passe par la mise en œuvre de méthodes rigoureuses en s'appuyant sur une approche normative et un ensemble de vérifications faites après analyses à chaque niveau de préparation d'un équipement.

Au niveau de chaque équipement des systèmes embarqués, la méthodologie d'assurance de fiabilité et de qualification est souvent organisée autour de trois activités :

- sélection des composants et des technologies,
- validation des conditions d'utilisation,
- évaluation et qualification des technologies.

Tout composant embarqué dans les équipements des satellites doit obtenir une qualification spatiale afin d'obtenir l'autorisation de voler. La mise en place de ces expérimentations de qualification est définie par des normes suivant la mission et parmi ces normes, on peut citer les standards ESA (European Space Agency), SCC (Space Components Coordination group) pour l'Europe et le MIL pour les Etats Unis.

La méthodologie appliquée par les acteurs du spatial précisément pour les composants MMIC repose sur l'emploi d'une filière qui soit à la fois assez mature et fournie en volume suffisant pour pouvoir supporter en même temps l'approvisionnement des MMIC « modèle de vol » et du programme de qualification spatiale. Le fait de qualifier une filière d'un même fondeur permet d'alléger considérablement les tests à effectuer sur un nouveau lot de nouvelles fonctions utilisant cette même filière.

A chacune des contraintes essentielles du spatial citées dans les paragraphes précédents de la section 1.1.2, est associée une file de tests de fiabilité. Dans le but de valider le fonctionnement d'une filière de MMIC pour le spatial, une méthode est appliquée et se résume en ces points :

- réaliser des essais de fiabilité représentatifs : un nombre représentatif de MMICs câblés chacun sur un véhicule de test passent par des tests normalisés tels que le stockage en température, le DC life test, RF life test, test pulsé...
- activer et comprendre les mécanismes de dégradation : mis à part les tests de contrôle, il est mis en place d'autres essais beaucoup plus agressifs qui poussent le composant à la défaillance. Parmi eux on peut citer le THB (Temperature Humidity Bias), les tests VRT (Variation Rapide de Température) et vibrations qui permettent d'aller au-delà des conditions d'utilisation afin d'activer volontairement les mécanismes de défaillance. Une fois les

défaillances activées, une approche scientifique est mise en place afin d'expliquer ces phénomènes. Les tests de vieillissement sévères permettent aussi d'extraire les paramètres essentiels à la qualité tels que le facteur d'accélération (A), l'énergie d'accélération (Ea) et la moyenne des temps de bon fonctionnement MTTF (Mean Time To Failure) afin d'extrapoler à l'aide des lois mathématiques [10][11] les résultats pour d'autres conditions.

- déterminer l'aire de sécurité de fonctionnement : l'ensemble des résultats expérimentaux obtenus permet de redéfinir le domaine de meilleures performances dans lequel le fonctionnement du composant peut être assuré durant toute la durée d'une mission.

Dans la partie qui suit, nous exposerons quelques exemples de tests de vieillissement et précisément celui de chaleur humide qui fait l'objet de ces travaux de thèse.

1.2.3. Les tests de vieillissement accéléré

Suivant les niveaux (niveau composant, niveau équipement, niveau structure...) on peut distinguer différents tests de vieillissement. Dans la suite, nous allons présenter des tests de vieillissement accélérés qui concernent uniquement le niveau composant.

Afin d'évaluer la fiabilité des composants (électroniques, optoélectroniques, mécaniques...) en vue de leur qualification pour le spatial, il est mené une file de tests appelés « essais de vieillissement accéléré » à cause de leurs conditions qui sont assez contraignantes mais représentatives des réelles conditions d'utilisation ou de stockage. L'hypothèse de ces tests repose sur le fait que le fonctionnement d'un équipement ou d'un composant doit faire intervenir les mêmes phénomènes ou les mêmes causes de défaillance dans les conditions accélérées que dans les conditions normales d'utilisation.

Ces tests ont pour objectif d'accélérer les phénomènes de dégradation d'un composant donné et d'estimer par la suite sa durée de vie en condition d'utilisation en y associant des lois de vieillissement. Parmi ceux-ci, on peut citer la chaleur humide, la fatigue thermique, le vide spatial, le RF life test etc. Ces types d'essais ne doivent pas être confondus avec les essais de déverminage HASS (Highly Accelerated Stress Screen) menés pour révéler les pannes de jeunesse.

Parmi les tests de vieillissement accéléré au niveau composant, on peut citer entre autres :

- Les essais en température non polarisés : le « stockage »
Pour le stockage en température : les composants sont stockés à différentes températures et non polarisés afin de déclencher et d'accélérer les mécanismes thermiquement activés tels que les inter-diffusions atomiques aux interfaces des couches (métal/semi-conducteur) et à l'intérieur d'un métal.
- Les essais en température polarisés : le « Life test »
 - vieillissement accéléré sous conditions statiques : les composants sont stockés à différentes températures et polarisés dans des conditions statiques similaires à celles de leur fonctionnement normal dans le but de combiner l'effet de la température et des contraintes électriques nominales de fonctionnement.
 - vieillissement accéléré sous polarisation directe de la grille : le transistor est polarisé en direct ($V_{GS} \geq 0$) dans le but d'imposer une forte densité de courant sous une haute température pour activer également l'inter-diffusion et l'électro-migration.
 - vieillissement accéléré sous polarisation inverse de la grille : le transistor est polarisé en inverse (pas loin de la tension de claquage, $V_{GS} < 0$) afin d'observer l'effet combiné de la température et des fortes valeurs du champ électrique notamment l'effet de la proximité à la tension de claquage.
 - vieillissement accéléré en contraintes dynamiques : beaucoup plus représentatif des conditions de fonctionnement en appliquant une puissance RF, ce test permet de mettre en évidence les mécanismes de dégradation en régime non-linéaire tels que le claquage et l'électro-migration.

- la variation rapide de température (VRT) et fatigue thermique : les composants subissent des cycles de température (exemple -50/+200°C) pour activer les dégradations de matériaux par fatigue thermique. Ils ne sont pas polarisés dans cette configuration.
- Essais en chaleur humide : les composants sont stockés dans un environnement humide en température et polarisés soit en direct, soit en inverse. Ce test permet de rajouter à tous les tests précédemment cités, les phénomènes de fragilisation des couches par l'humidité tels que la corrosion et la diffusion d'éléments fragilisants.

Historiquement, les conditions de ces tests sont régies par des normes définies par des consortiums tels que le JEDEC (Joint Electron Device Engineering Council), l'IPC (Packaging electronic Circuit) et l'IEC (International Electro-technical Commission). Le tableau 1.3 résume les références et les conditions standards pour quelques exemples de tests de vieillissement qui sont généralement communs dans l'évaluation de la fiabilité des composants électroniques.

Test de fiabilité	Référence	Conditions
Temperature Cycle Testing (TCT)	JEDEC JESD22-A104	10 cycles minimum
Temperature Shock (TS)	JEDEC JESD22	15 cycles minimum
Autoclave or Pressure Cooker Test (PCT)	JEDEC JESD22-A102	Pré conditionné Test à 121°C / 100%HR pour 168 h Pression de 2 bar Non polarisé
Highly Accelerated Stress Test (HAST)	JEDEC JESD22-A110	Pré conditionné Test à 130°C / 85%HR pour 96 à 100 h
Temperature Humidity Bias (THB) Test	JEDEC JESD22-101	Pré conditionné Test à 85°C / 85%HR pour 1000h

Tableau1.3 : Tests de fiabilité usuels pour les composants semi-conducteurs [12][13][14]

Associées à ces tests, il existe des lois dites « lois d'accélération » qui sont des formulations mathématiques permettant d'exploiter les données de tests et de retour d'expérience dans les conditions propres de fonctionnement afin d'élaborer des modèles prévisionnels de fiabilité. Ces modèles permettent d'obtenir par extrapolation par exemple une estimation de la durée de vie d'un dispositif dans une condition donnée en utilisant les résultats des tests de vieillissement réalisés sur ce même dispositif dans des conditions plus sévères. Ils reproduisent l'influence des grandeurs physiques (température, intensité de courant, temps...) et environnementales (humidité...) sur les composants. Dans la suite de cette partie, nous évaluerons en détails deux types de tests : la fatigue thermique et la chaleur humide.

1.2.3.1. La fatigue thermo-mécanique

Ce test de vieillissement encore appelé VRT (variation rapide de température) consiste à appliquer un cycle de température avec une différence $\Delta T > 200^\circ\text{C}$ au composant dans un environnement sec (absence d'humidité). Il se crée ainsi des chocs thermiques sur les composants dans le but de simuler les cycles dont les composants sont souvent victimes pendant la mission du satellite dus à ses propres rotations et aussi à la rotation du satellite autour de la terre. En effet la terre en rotation sur elle-même entraîne ainsi des cycles de jour/nuit donc de froid et de chaleur. L'objectif de ce test consiste à faire apparaître des défaillances telles que les déformations, les ruptures, les apparitions de fissures, les pertes de performance, les défauts mécaniques et électriques.

Dans le simple cas où il n'y a pas de cycle thermique mais seulement la mise en température, une loi d'Arrhénius est appliquée [15] pour évaluer le temps avant défaillance t_f en fonction de la température de test T et d'autres facteurs éventuels:

$$t_f = A. \exp\left(\frac{E_a}{k.T}\right) \quad (Eq. 1.1)$$

avec: E_a : énergie d'activation de la dégradation (eV)
 A : constante dépendante du composant
 k : constante de Boltzmann (eV/K)
 T : température (K)

Lorsqu'on applique des cycles thermiques au test en température, la loi d'accélération déduite du modèle d'Arrhénius n'est plus valable. Par dérivation de la loi de Coffin-Manson, nous obtenons une loi d'accélération prenant en compte la défaillance par fatigue qui est donc appliquée pour les essais de cycles thermiques sur des matériaux aussi bien ductiles que fragiles. Elle permet ainsi de relier le temps avant défaillance aux conditions de tests :

$$t_f = A \left(\frac{1}{\Delta T}\right)^n \exp\left(\frac{E_a}{k.T_{maxi}}\right) \quad (Eq. 1.2)$$

avec : ΔT : différence de température entre le maxi et le mini
 T_{maxi} : température maxi du cycle (K)

1.2.3.2. La chaleur humide

Comme son nom l'indique, c'est un essai qui se fait dans un environnement de « chaleur humide » c'est-à-dire sous un certain pourcentage d'humidité et en température. Suivant les catégories, il existe les essais en chaleur humide qui simulent soit le fonctionnement en climat humide où le composant reste en fonctionnement (avec stress électrique), soit le stockage en environnement non contrôlé où l'équipement reste éteint (sans stress électrique) à l'intérieur de l'étuve. La différence entre les cas de stockage et de fonctionnement est simplement le stress électrique appliqué pour le cas de fonctionnement.

Il existe plusieurs exemples de tests de simulation de stockage, et les plus connus sont : la chaleur humide simple et le PCT (Pressure Cooker Test). Pour chacun des essais cités, il y a de l'humidité et une température élevée (85-130°C) mais c'est la pression intérieure de l'étuve qui est beaucoup plus importante dans le cas du PCT.

Parmi les tests de simulation du fonctionnement en environnement humide, on peut citer le THB (Temperature-Humidity-Bias) et le HAST (Highly Accelerated Stress Test).

Dans notre étude, nous allons nous focaliser sur le test de vieillissement accéléré en conditions de chaleur humide THB. Il s'agit d'un test de vieillissement à pression atmosphérique, avec une température élevée, sous un fort taux d'humidité relative et enfin avec/sans un stress électrique. La température, l'humidité et le stress électrique ont pour but commun d'accélérer la pénétration de l'humidité au travers des matériaux ou de la couche protectrice externe (couche de passivation) des composants en contact direct avec le milieu agressif. Ceci permet de simuler un stockage au sol sur une longue durée dans un milieu non contrôlé, par exemple, un milieu tropical (CNES - *Centre Spatial Guyanais* à Kourou).

En 1986, Peck a publié un article [11] résumant plus d'une soixantaine de résultats de tests de vieillissement en chaleur humide réalisés sur des technologies en silicium encapsulées dans des résines époxydes. L'auteur a proposé un modèle mathématique qui permet de corréliser le temps avant défaillance (t_f) avec la température (T) et le pourcentage d'humidité (HR) comme l'indique l'équation Eq. 1.3 :

$$t_f = (HR)^n \exp\left(\frac{E_a}{k.T}\right) \quad (Eq. 1.3)$$

avec: HR : pourcentage d'humidité (%) ;
 n : facteur d'accélération lié à l'humidité ;
 E_a : énergie d'activation de la dégradation (eV)
 k : constante de Boltzmann (ev/K)
 T : température (K)

A partir de la loi de Peck, il est possible de déduire le facteur d'accélération A_f qui s'exprime par :

$$A_f = \left(\frac{HR_s}{HR_r}\right)^n \exp\left[\left(\frac{E_a}{k}\right)\left(\frac{1}{T_r} - \frac{1}{T_s}\right)\right] \quad (Eq. 1.4)$$

où r est l'indice se rapportant aux conditions de référence
 s est l'indice se rapportant aux conditions de test

Chacun des tests de vieillissement a son rôle à jouer dans l'évaluation de l'influence d'un ou de plusieurs paramètres sur la fiabilité des composants. Cependant, il faut mentionner le fait que les lois d'accélération font souvent l'objet de débats à cause de la diversité des technologies, de la qualité des produits d'un fondeur à un autre. Partant de ce constat, des auteurs [16] ont proposé des lois beaucoup plus spécifiques qui sont des modifications de la loi de Peck mais ne seront pas présentées dans ces travaux.

1.3. Physique des semi-conducteurs

La physique des semi-conducteurs comme le nom l'indique est naturellement dépendante des propriétés physiques de chacun des matériaux constitutifs de ces semi-conducteurs. Tout d'abord, l'expression semi-conducteur suggère qu'il s'agit d'un cristal qui conduit l'électricité mieux qu'un isolant et moins bien qu'un conducteur [17]. Au sens strict du terme, le mot composé « semi-conducteur » est un matériau caractérisé par des propriétés physico-chimiques bien déterminées qui obéit à des lois spécifiques en comparaison aux propriétés de l'ensemble des corps solides. Les matériaux semi-conducteurs les plus communs sont des solides inorganiques cristallins ; ils sont classés suivant les groupes dans le tableau de Mendeleïev ou tableau périodique des éléments.

Cette partie fait un résumé sur l'élément actif des semi-conducteurs en commençant par l'effet « transistor ». Ensuite nous allons présenter le transistor de nos travaux, des moyens de modification des performances des transistors par le dopage avant de terminer par la modélisation de l'effet piezorésistif dans les semi-conducteurs ainsi que de leurs applications.

1.3.1. L'effet « transistor »

De la catégorie des éléments actifs en électronique, le transistor est un dispositif semi-conducteur à trois électrodes : une électrode d'entrée (grille / base) et deux électrodes de sorties (source et drain / collecteur). Il existe plusieurs technologies de transistors mais on distingue essentiellement deux grandes familles (bipolaire et à effet de champ), deux types de dopage (N ou P), deux formes de jonction (homo ou hétérojonction) et sur différents matériaux semi-conducteurs (silicium, arséniure de gallium...).

Le transistor permet de contrôler le courant sur les électrodes de sortie grâce à l'électrode d'entrée. Il a pour rôle d'amplifier la puissance d'un signal (courant et/ou tension).

Le principe de base est illustré sur la *figure 1.6* avec des électrons comme porteurs pour un transistor MESFET (Metal Semiconductor Field Effect Transistor) : grâce au substrat semi-isolant (en semi-conducteur) le flux d'électrons s'installe de la source vers le drain et les électrons sont confinés dans le canal pour des tensions positives entre le drain et la source V_{ds} . Quand on diminue la tension de grille V_{GS} , cela crée une zone de pincement (en vert sur les figures), qui représente le phénomène de pincement de grille et permet donc de contrôler le flux de courant dans le canal. Les porteurs sont des charges mobiles qui peuvent être soit des électrons, soit des trous.

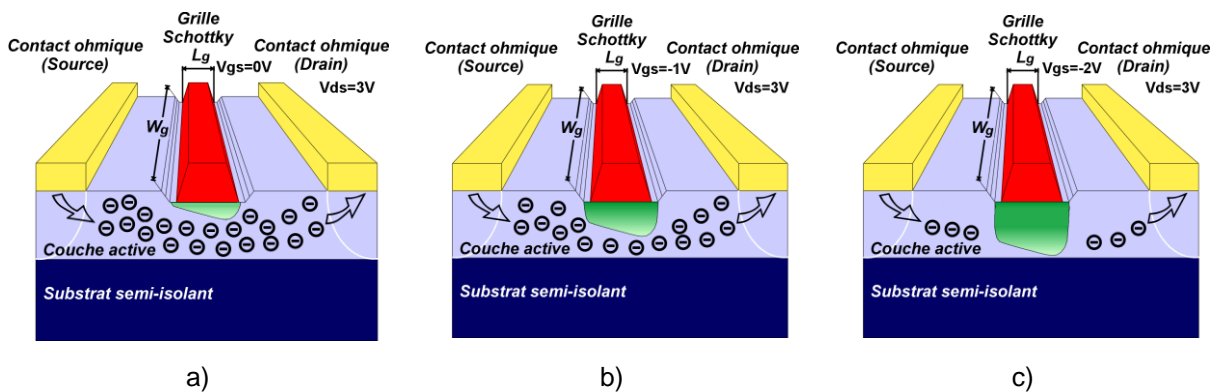


Figure 1.6 : Illustration de l'effet « transistor » sur un MESFET GaAs avec un courant de grille

Les grandeurs caractéristiques pour un transistor FET GaAs sont : L_g qui représente la longueur de grille de quelques dixièmes de μm et W_g la largeur de grille.

1.3.2. Structure électronique des semi-conducteurs

Un matériau solide est généralement constitué de deux parties : d'une part un ensemble de noyaux atomiques dont chacun est supposé fixe en un point de l'espace, d'autre part un ensemble d'électrons qui se comporte comme un gaz dans le champ électrique créé par ces noyaux atomiques. Les interactions entre les électrons et les noyaux atomiques conduisent à la création de bandes énergétiques. La connaissance de la structure de ces bandes énergétiques est donc indispensable à la compréhension du processus de distribution des porteurs.

L'explication des différences entre les matériaux isolants, les semi-conducteurs et les conducteurs se situe au niveau électronique par la théorie des bandes d'énergie. Cette théorie stipule qu'un électron dans un solide ne peut que prendre des valeurs d'énergie comprises dans certains intervalles que l'on nomme « bandes », plus précisément bandes permises, lesquelles sont séparées par un domaine d'énergie appelé bande interdite. Pour les bandes d'énergie permises, nous distinguons la bande de valence et la bande de conduction. La bande de valence est riche en électrons tandis que la bande de conduction est soit vide (semi-conducteurs) ou à moitié remplie (métaux) d'électrons.

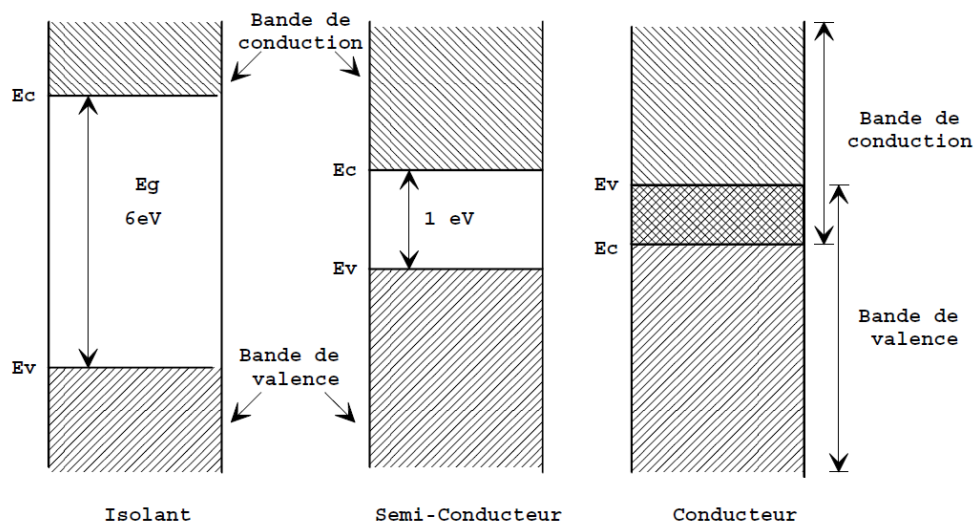


Figure 1.7 : Diagramme des bandes d'énergie pour différents types de matériaux

Comme l'indique la *figure 1.7*, dans un isolant, l'énergie nécessaire aux électrons de la bande de valence pour pouvoir migrer vers la bande de conduction est si grande que la transition est interdite. Ensuite pour les métaux, la bande de conduction et la bande de valence se chevauchent, donc les électrons peuvent passer directement d'une bande à l'autre. Pour les semi-conducteurs, ces deux bandes sont séparées par une bande interdite appelée « gap ». Par exemple, la valeur de ce gap est de 1.12eV pour le silicium et 1.43eV pour le GaAs comme l'indique le tableau 1.4 [18].

Propriétés	Ge	Si	GaAs
Structure	Diamant	Diamant	Zinc blende
Coefficient de dilatation thermique ($10^{-6}K^{-1}$)	5.8	2.6	5.9
Température de fusion ($^{\circ}C$)	937	1420	1236
Capacité thermique massique ($J^{-1}g^{-1}K^{-1}$)	0.31	0.7	0.35
Largeur de Gap à 300K (eV)	0.66	1.12	1.43
Permittivité diélectrique	16.2	11.9	13.2
Mobilité des électrons ($m^2V^{-1}s^{-1}$)	0.39	0.15	0.85
Mobilité des trous ($m^2V^{-1}s^{-1}$)	0.19	0.06	0.04

Tableau 1.4 : Principales caractéristiques physiques à 300K du germanium, du silicium et de l'arséniure de gallium [18]

Mise à part la spécificité de leurs bandes d'énergie, les semi-conducteurs sont aussi caractérisés par un dopage qui permet de leur attribuer un caractère extrinsèque. Le dopage consiste à implanter des atomes à l'intérieur du semi-conducteur afin de contrôler ses propriétés électroniques. La technique de dopage augmente la densité des porteurs (électrons ou trous) à l'intérieur du semi-conducteur. Si elle augmente la densité d'électrons, il s'agit d'un dopage de type N (porteur négatif) et inversement si elle augmente celle des trous, il s'agit d'un dopage de type P (porteur positif).

Avec les nombreuses familles de semi-conducteurs qui existent, il a été créé une ingénierie appelée de « bande interdite » se reposant sur l'hétérojonction [19]. L'hétérojonction est une jonction formée de deux semi-conducteurs différents ou d'un métal et un semi-conducteur. Dans les semi-conducteurs, cette technique est souvent utilisée pour développer des composants nouveaux à performances améliorées. On peut donc distinguer des technologies à homojonction et d'autres à hétérojonction.

1.3.3. Modélisation de l'effet piezorésistif

La piezorésistivité est la propriété qu'a un matériau de voir sa résistance électrique changer lorsque celui-ci est soumis à des efforts mécaniques. La piezoélectricité, elle, est l'apparition d'une tension électrique sous l'action d'une contrainte. Ces deux phénomènes sont proches sémantiquement mais ne sont pas liés. La piezoélectricité est encore la propriété de certains matériaux de se polariser électriquement (apparition de charges électriques) sous l'action d'une déformation due à une contrainte mécanique, ce qui veut dire transformer l'énergie mécanique en énergie électrique (direct) et vice-versa (inverse). L'effet piezoélectrique direct a été premièrement découvert en 1880 par les frères Curie qui ont observé l'apparition des charges électriques à la surface de certains matériaux soumis à des déformations. L'effet inverse a été prédit l'année d'après par Lippman et confirmé plus tard faisant de la piezoélectricité un phénomène réversible [20]. Lorsqu'un matériau est soumis à une perturbation extérieure telle un champ électrique ou un champ de contrainte mécanique, la distribution des électrons s'écarte de l'état d'équilibre thermodynamique.

1.3.3.1. Explication phénoménologique et électronique

En effet, les propriétés physiques d'un matériau solide dépendent aussi de son état de déformation. Par exemple appliquer une contrainte mécanique (ou une déformation) fait varier la résistivité électrique [21] comme l'a démontré Smith dans ses travaux sur le silicium et le germanium en 1954. La variation de la résistance électrique en fonction de la contrainte mécanique est nommée effet d'élasto-résistivité. Le terme piezorésistivité, lui, est apparu quelques années après.

Lorsqu'on applique une contrainte mécanique à un matériau semi-conducteur, la sollicitation du cristal de ce matériau modifie le réseau cristallin. La structure des bandes énergétiques doit donc se conformer à la symétrie du nouveau réseau. Par exemple [22] un réseau cubique à faces centrées sous une contrainte le long d'un axe de rotation d'ordre quatre, tel qu'un axe [001], se déforme en un réseau tétragonal centré ; un réseau tétragonal centré devient un réseau orthombique centré suite à une contrainte appliquée dans la direction de l'axe de rotation d'ordre deux [100].

La modification des bandes d'énergie se présente par un déplacement de l'ensemble des bandes et la variation des masses effectives des porteurs.

La mobilité des électrons dans le semi-conducteur est définie par :

$$\mu = \frac{q \cdot \tau(\sigma)}{m^*(\sigma)} \quad (Eq. 1.5)$$

où $1/\tau$ représente la somme des fréquences d'interactions et m^* est la masse effective de conductivité. La contrainte σ permet d'augmenter la mobilité en réduisant les fréquences des interactions et/ou la masse effective de conductivité.

L'effet de la contrainte sur la mobilité s'exprime par les coefficients de piezorésistivité.

1.3.3.2. Coefficients de la piezorésistance

En considérant la résistivité comme étant la somme de la résistivité à l'état sans contrainte et de la résistivité due à l'application de la contrainte σ , on a donc :

$$\rho_{ij} = \rho_{ij}^0 \left(1 + \sum_{k,l} \pi_{ijkl} \sigma_{kl} \right) \quad (Eq. 1.6)$$

Le second terme de l'équation correspond donc à la variation de la résistivité ρ due à l'application de la contrainte σ (contrainte initiale $\sigma^0 = 0$) :

$$\frac{\delta \rho_{ij}}{\rho_{ij}} = \sum_{k,l} \pi_{ijkl} \sigma_{kl} \quad (Eq. 1.7)$$

Avec π_{ijkl} un coefficient de piezorésistance et π le tenseur d'ordre quatre. Puisque le tenseur de résistivité ρ et le tenseur de contrainte σ sont tous deux symétriques par rapport aux indices i et j , le tenseur de piezorésistance possède aussi les propriétés $\pi_{ijkl} = \pi_{jikl} = \pi_{ijlk} = \pi_{jilk}$.

La théorie de la piezorésistivité [21] nous permet de supposer que la variation de la résistivité est égale à la variation de courant de drain I_d . L'équation devient :

$$\frac{\delta I_{d,ij}}{I_{d,ij}} \approx - \frac{\delta \rho_{ij}}{\rho_{ij}} = - \sum_{k,l} \pi_{ijkl} \sigma_{kl} \quad (Eq. 1.8)$$

En considérant la symétrie, il ne reste que trois composantes indépendantes pour les cristaux de structure cubique comme le silicium (Si) et l'arséniure de gallium (GaAs) par conséquent, l'équation peut être simplifiée. L'expression de π devient la suivante :

$$\pi = \begin{pmatrix} \pi_{11} & \pi_{12} & \pi_{12} & 0 & 0 & 0 \\ \pi_{12} & \pi_{11} & \pi_{12} & 0 & 0 & 0 \\ \pi_{12} & \pi_{12} & \pi_{11} & 0 & 0 & 0 \\ 0 & 0 & 0 & \pi_{44} & 0 & 0 \\ 0 & 0 & 0 & 0 & \pi_{44} & 0 \\ 0 & 0 & 0 & 0 & 0 & \pi_{44} \end{pmatrix} \quad (Eq. 1.9)$$

Pour déterminer les coefficients π_{11} , π_{12} et π_{44} , il faut impérativement effectuer des essais de mise en contraintes mécaniques uni-axiales (par flexion 4 points par exemple) et parallèlement des caractérisations électriques des transistors des composants dans 3 orientations d'un cristal. Généralement les fondeurs mettent en place des composants appelés « rosette » qui disposent de plusieurs transistors dont les doigts de grille sont orientés à 0°, à 90° et à 45°. Le tenseur de piezorésistance est obtenu par des expériences dites de calibration avec mise sous contrainte mécanique.

La piezorésistivité est une propriété des semi-conducteurs qui est souvent utilisée dans l'élaboration des capteurs et jauges. Le premier cas d'application a été la fabrication d'un capteur de pression dont les éléments sensibles sont des résistances distribuées dans une membrane de silicium.

Dans les paragraphes qui suivent, nous allons nous focaliser sur la description des pHEMTs qui sont les composants actifs des technologies étudiées dans ces travaux de thèse.

1.3.4. Le pHEMT

1.3.4.1. Principe de fonctionnement du pHEMT

Le pHEMT ou *pseudomorphic High Electron Mobility Transistor* est un transistor de la catégorie des transistors à effet de champ à hétérojonction qui est développé pour assurer une très bonne performance pour les technologies hyperfréquences. En effet sa technologie est identique à celle d'un MESFET ou d'un HEMT conventionnel mais ses performances sont meilleures en faible signal et en puissance. Il offre à la fois la transmission d'un signal à faible bruit et à des fréquences très élevées. Son principe de fonctionnement est identique à celui d'un HEMT conventionnel. Il est basé sur la modulation de la densité de porteurs d'une zone semi-conductrice appelée « canal » entre la source et le drain par l'action d'un champ électrique perpendiculaire porté de la grille vers le substrat (isolant). Sa supériorité par rapport au HEMT réside dans la discontinuité à l'interface de l'hétérojonction GaAlAs/GaInAs entraînant ainsi une meilleure efficacité de commande par accumulation des charges.

1.3.4.2. Architecture générale

La *figure 1.8* nous montre la coupe schématique d'un pHEMT. Il dispose dans sa structure de plusieurs couches épitaxiées au-dessus du substrat : couche tampon non dopée, couche GaInAs qui est le canal où s'effectue le transport des charges et couche active constituée d'une hétérojonction GaAlAs (N+) / GaInAs. L'introduction de l'indium (In) dans la couche du canal a pour but d'augmenter la mobilité des électrons et d'avoir un meilleur confinement des porteurs dans le canal.

Le terme « *pseudo-morphique* » veut dire « *contraint* » et provient du fait que les couches en GaInAs et GaAlAs ont des paramètres de maille légèrement différents non adaptés à la maille du GaAs et donc elles sont contraintes de s'adapter. Elles sont généralement de 10 à 20nm d'épaisseur [2]. Les électrodes sont des empilements de métaux et suivant les fondeurs, on peut distinguer différents types d'empilement de matériaux. Le contact entre la source ou le drain avec la couche de contact est appelé « contact ohmique ». Le contact entre la grille et le semi-conducteur pour cette technologie est appelé « contact Schottky ».

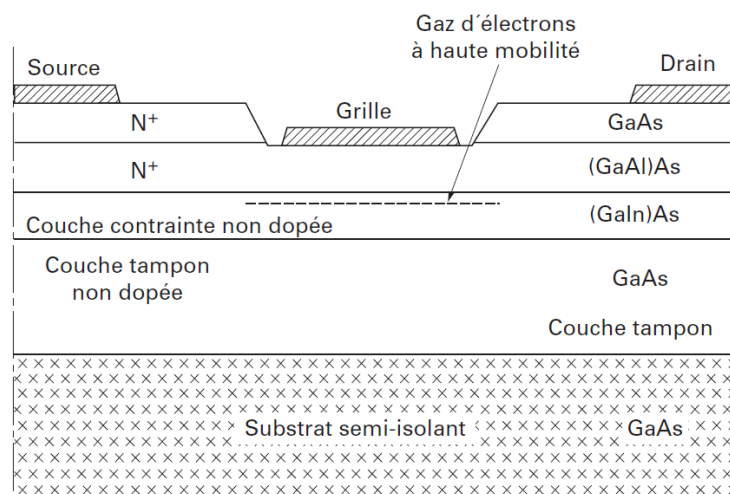


Figure 1.8 : Coupe de la zone active d'un pHEMT [23]

La technologie pHEMT est assez spéciale d'autant plus que son architecture est assez complexe. La *figure 1.9* nous montre un exemple de transistor MESFET observé au microscope électronique à balayage où l'on distingue les doigts de grille, les ponts à air reliant les sources pour les mettre au même potentiel et les électrodes (source et drain) à une échelle très petite. Les doigts

de grille sont mis en parallèle afin de réduire la valeur de la résistance de grille, d'augmenter le courant de drain maximal et donc la puissance de sortie.

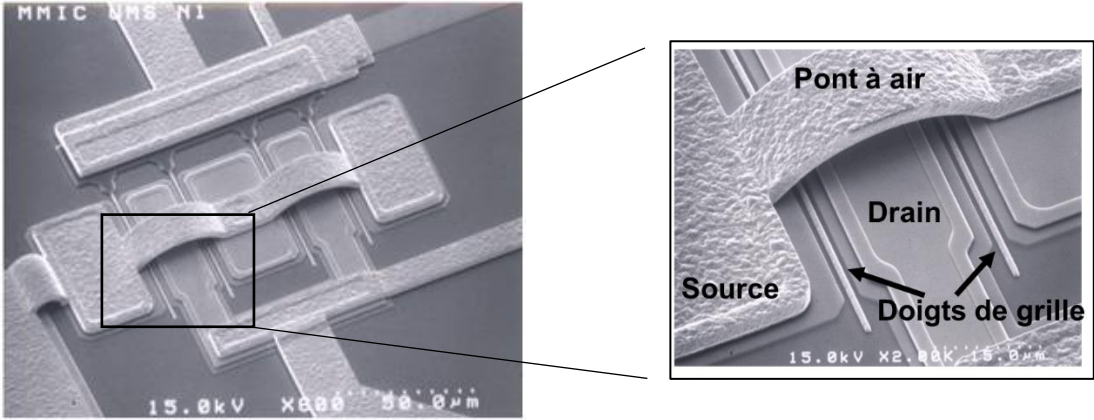


Figure 1.9 : Image MEB montrant l'architecture d'un MESFET GaAs [2]

1.4. Les couches minces et leurs contraintes résiduelles

On appelle « couche mince » ou *thin film* en anglais, un revêtement dont l'épaisseur peut varier de quelques couches atomiques à des dizaines de microns. Dans les paragraphes qui suivent seront présentées les origines des contraintes internes dans les couches minces, ensuite les moyens de modélisation et pour finir les méthodes expérimentales de détermination de ces contraintes.

1.4.1. Rappel du comportement mécanique des matériaux

Le comportement mécanique d'un matériau solide se définit comme la réponse de ce matériau lorsqu'on lui applique une force extérieure. La loi de comportement est une donnée essentielle pour la modélisation mécanique de nos matériaux. Dans ces travaux, nous nous limiterons au comportement élastique qui est largement le cas de nos structures.

Le comportement élastique linéaire d'un matériau est modélisé par la loi de Hooke (Eq. 1.10). C'est une loi tensorielle qui relie ainsi la contrainte σ_{ij} à la déformation ε_{kl} par un tenseur C d'ordre 4 appelé tenseur de rigidité élastique. Ce tenseur est composé de 81 constantes qui sont réduites à 21 à cause de la symétrie des tenseurs de contrainte et de déformation.

$$\sigma_{ij} = C_{ijkl}\varepsilon_{kl} \quad (\text{Eq. 1.10})$$

Dans le cas d'une symétrie cubique comme pour la piezoélectricité, il ne reste que trois coefficients indépendants, l'équation Eq. 1.10 est réduite sous la forme matricielle simplifiée suivante :

$$\begin{pmatrix} \sigma_{11} \\ \sigma_{22} \\ \sigma_{33} \\ \sigma_{23} \\ \sigma_{31} \\ \sigma_{12} \end{pmatrix} = \begin{pmatrix} C_{11} & C_{12} & C_{12} & 0 & 0 & 0 \\ C_{12} & C_{11} & C_{12} & 0 & 0 & 0 \\ C_{12} & C_{12} & C_{11} & 0 & 0 & 0 \\ 0 & 0 & 0 & C_{44} & 0 & 0 \\ 0 & 0 & 0 & 0 & C_{44} & 0 \\ 0 & 0 & 0 & 0 & 0 & C_{44} \end{pmatrix} \begin{pmatrix} \varepsilon_{11} \\ \varepsilon_{22} \\ \varepsilon_{33} \\ \varepsilon_{23} \\ \varepsilon_{31} \\ \varepsilon_{12} \end{pmatrix} \quad (\text{Eq. 1.11})$$

Les composantes σ_{11} , σ_{22} et σ_{33} représentent les composantes axiales, tandis que les composantes σ_{23} , σ_{31} et σ_{12} sont les composantes de cisaillement du tenseur de contraintes.

Dans le cas où le matériau est isotrope, les composantes indépendantes du tenseur rigidité élastique sont réduites à deux, avec $C_{44} = \frac{1}{2}(C_{11} - C_{12})$. On définit dans ce cas les coefficients de Lamé (λ, μ) en fonction des composantes C_{11} et C_{12} .

$$\lambda = \frac{1}{2}(C_{11} + C_{12}) \text{ et } \mu = \frac{1}{2}(C_{11} - C_{12}) \quad (\text{Eq. 1.12})$$

Connaissant les coefficients de Lamé, nous pouvons exprimer le couple module d'Young et coefficient de Poisson (E, ν) du matériau en fonction de ces deux constantes, grâce aux relations suivantes :

$$E = \mu \frac{3\lambda + 2\mu}{\lambda + \mu} \text{ et } \nu = \frac{\lambda}{2(\lambda + \mu)} \quad (\text{Eq. 1.13})$$

Dans le cas des couches minces, l'hypothèse des contraintes planes prévaut, ce qui implique un état de contrainte bi-axial avec :

$$\sigma_{13} = \sigma_{23} = \sigma_{33} = 0 \quad (\text{Eq. 1.14})$$

Dans le cas où le matériau est isotrope et libre de toute contrainte extérieure, l'état de contrainte est donc défini par ses deux composantes σ_{11} et σ_{22} .

1.4.2. Origine des contraintes internes dans les couches minces

Les contraintes dans les couches minces peuvent évoluer de l'étape de dépôt jusqu'à leur intégration dans un système, d'où leurs différentes origines [24] : intrinsèque, thermique et de mise en œuvre (packaging). Les procédés de fabrication et de packaging des composants en couches minces sont optimisés de façon à arriver à un niveau de contrainte interne respectant les spécifications du concepteur. Dans la suite, nous présentons les origines de cette contrainte.

1.4.2.1. Contraintes intrinsèques et thermiques

Parmi les contraintes de fabrication, on distingue principalement deux catégories : les contraintes intrinsèques et les contraintes thermiques. Les contraintes intrinsèques se créent pendant l'opération de dépôt et les contraintes thermiques s'ajoutent juste après dépôt, c'est-à-dire au moment du retour aux conditions normales de température et de pression. A la fin, elles sont dites résiduelles car ces contraintes subsistent en l'absence de chargements extérieurs.

$$\sigma_{résiduelle} = \sigma_{intrinsèque} + \sigma_{thermique} \quad (Eq. 1.15)$$

Dans la littérature [25], nous pouvons distinguer les contraintes intrinsèques suivant le mode de dépôt : soit par croissance, soit par épitaxie. Pour les couches épitaxiées, notamment dans les composants actifs des transistors avec hétérojonction, les contraintes intrinsèques sont évaluées à l'aide de la déformation ε définie dans l'équation suivante :

$$\varepsilon = \frac{\Delta a}{a} \approx \frac{a_s - a_f}{a_f} \quad (Eq. 1.16)$$

avec a_f et a_s qui sont respectivement les paramètres de maille du film et du substrat.

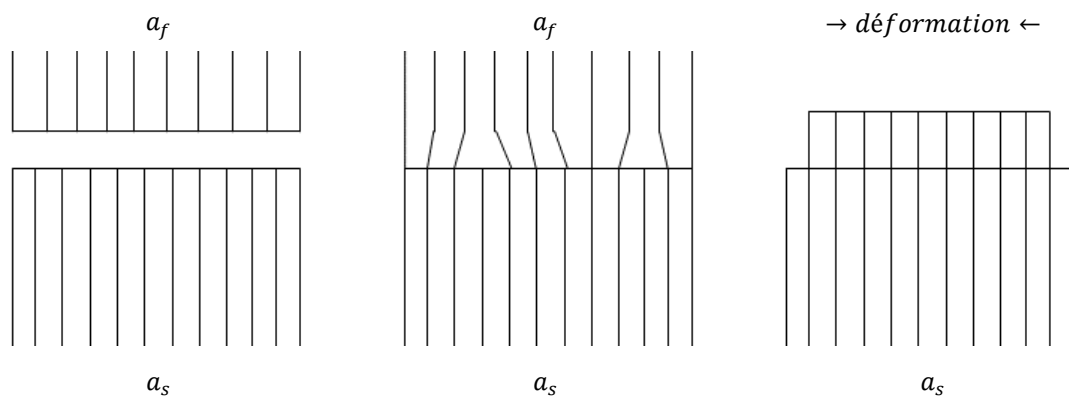


Figure 1.10 : Illustration de l'origine des contraintes d'épitaxie dans les couches minces [26]

La figure 1.10 illustre cette différence de paramètres de maille entre deux matériaux. Dans le cas où la différence est importante, cela peut entraîner des dislocations aux interfaces ce qui résulte en des défauts électriques. Pour éviter cela, il suffit d'utiliser des matériaux avec des paramètres de maille identiques ou très proches ; par exemple la superposition des couches AlGaAs sur un substrat GaAs [26]. Les contraintes observées sont en tension pour $\varepsilon > 0$ et en compression pour $\varepsilon < 0$. Si ε est très faible, de l'ordre d'une fraction de %, on dit qu'il y a accommodation de la différence de maille

par déformation élastique du réseau cristallin de la couche. Au-delà d'un certain désaccord, les contraintes deviennent trop importantes pour une adaptation du réseau cristallin ; cela entraîne une relaxation de ces contraintes par le biais de la création de défauts aux interfaces.

Dans beaucoup de procédés de dépôt, ces déphasages de paramètres de maille peuvent aussi être maîtrisés par les conditions opératoires, à savoir la température de dépôt, la vitesse de dépôt, les pressions partielles des gaz intervenant dans les réactions [27].

Les contraintes thermiques ou thermoélastiques dans les couches minces sont les contraintes générées par le changement de température entre le dépôt et l'ambiante. Lorsque le système « film sur substrat » plan sur plan, passe de la température de dépôt (généralement élevée) à la température ambiante, il se crée des contraintes à la fois dans le film et dans le substrat qui dépendent de la variation de température et des propriétés thermoélastiques des deux couches en contact notamment le CTE (Coefficient of Thermal Expansion).

La *figure 1.11* illustre l'origine des contraintes thermoélastiques en négligeant les contraintes intrinsèques initiales du système (film sur substrat). Dans la configuration de la *figure 1.11a*, le film est déposé sur le substrat de mêmes dimensions longitudinales à une température généralement assez élevée ; ensuite, en *figure 1.11b* nous libérons par la pensée le film du substrat avec des dimensions similaires ; après sur la *figure 1.11c* nous montrons les deux cas possibles quand on revient à température ambiante lorsque les deux couches sont séparées l'une de l'autre ; dans un premier cas où le CTE du substrat est inférieur à celui du film, le rétrécissement de ce dernier est beaucoup plus important et inversement dans le cas où le CTE du substrat est supérieur à celui du film ; enfin en *figure 1.11d* nous avons l'illustration des formes obtenues à l'équilibre quand les deux couches restent liées : une forme concave (film en traction) ou une forme convexe (film en compression).

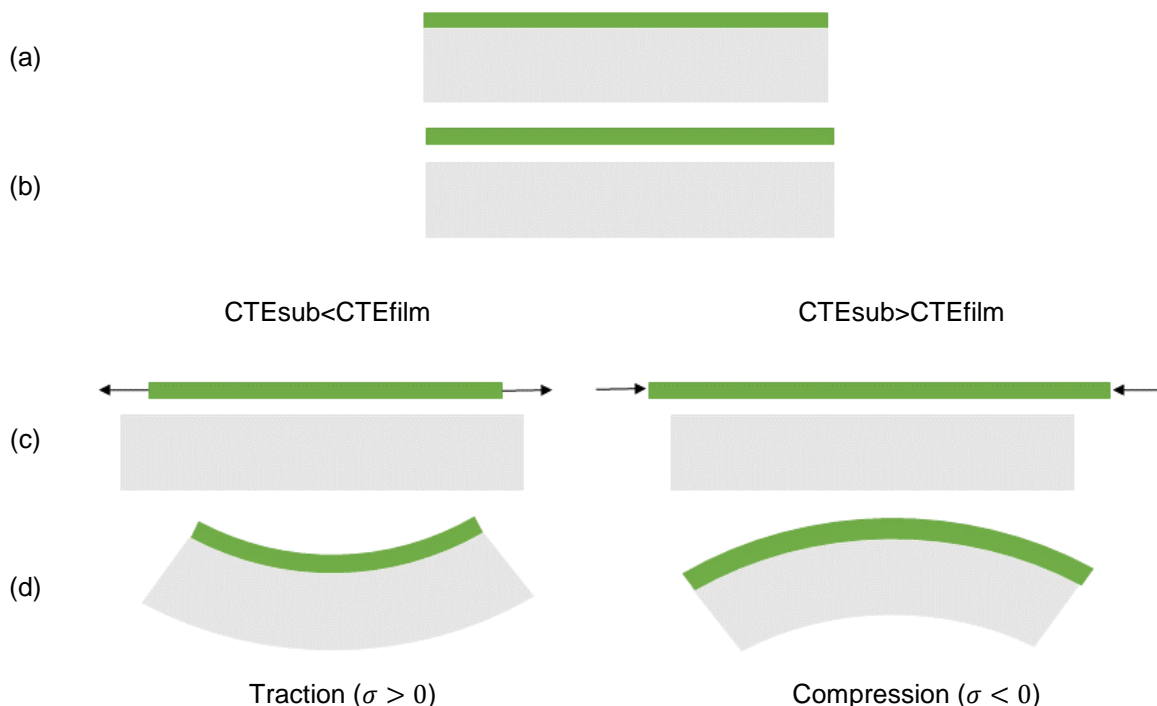


Figure 1.11 : Illustration de l'origine des contraintes thermiques dans les couches minces

La contrainte dans le substrat est très souvent négligée comme son épaisseur est beaucoup plus grande que celle de la couche mince, l'équilibre des forces suggère que sa contrainte est beaucoup plus faible.

1.4.2.2. Contraintes liées au packaging

Une autre forme de contraintes dans les couches minces des composants qui est très souvent négligée est la contrainte générée par le packaging ou la mise en œuvre. Elle est d'ordre thermique ou mécanique. Il s'agit en fait de toutes les contraintes additionnelles qu'un système « film sur substrat » peut subir depuis la fin du processus de fabrication jusqu'à son intégration définitive dans l'équipement.

Quel que soit le mode d'encapsulation, les puces microélectroniques subissent énormément de contraintes pendant leur intégration sur les circuits imprimés et dans les équipements. Malheureusement, force est de constater que ces contraintes sont généralement sous-estimées.

Citons un simple exemple d'enrobage d'une puce avec de la résine [28]. De petits détails qui sont souvent négligés mais qui peuvent mettre les composants en forte contrainte de façon non-intentionnelle.

En résumé, nous pouvons scinder toutes les contraintes énumérées dans cette partie en deux grands groupes, les contraintes intentionnelles et les contraintes non-intentionnelles. Parmi les contraintes intentionnelles nous pouvons citer les contraintes d'épitaxie. Ces contraintes intentionnelles s'obtiennent généralement en choisissant des matériaux avec un fort désaccord de paramètres de maille et sont à la base des technologies telles que le silicium contraint. Pour le groupe des contraintes non-intentionnelles, nous distinguons plusieurs origines : implantation ionique (dopage des couches minces), mise en œuvre des équipements (collage, brasage), packaging et variation des paramètres de dépôt des couches minces.

Maintenant que nous connaissons l'origine des contraintes dans les couches minces, nous allons nous intéresser dans la partie qui suit aux moyens de modélisation de ces contraintes d'origine thermoélastique.

1.4.3. Thermo-élasticité des couches minces

Dans cette partie, nous allons présenter les modèles analytiques de la littérature qui permettent de modéliser le niveau de contrainte thermomécanique dans une couche mince dû au changement de température lors de son élaboration ou lors d'un recuit et grâce aux propriétés thermoélastiques. Suivant les objectifs, nous utiliserons essentiellement un modèle bicouche de Nix [25] et un modèle multicouche de Hsueh plus récent [29].

1.4.3.1. Hypothèses pour les couches minces

La plupart des travaux se rapportant aux couches minces sont basés sur l'hypothèse que les couches minces vérifient les conditions suivantes :

- continuité : c'est l'hypothèse selon laquelle les propriétés des couches minces sont des fonctions discontinues des variables d'espace (x, y, z) et du temps t ce qui permet d'avoir recours aux lois mathématiques de la mécanique des milieux continus.
- homogénéité: ce qui veut dire que les propriétés des couches minces sont uniformes et donc sont les mêmes en tout point du matériau.
- isotropie : elle signifie une invariance des propriétés des couches minces en fonction de la direction.
- surfaces et interfaces sont planes et parallèles.
- les couches sont véritablement minces : l'épaisseur e est très petite devant les autres dimensions (L et l respectivement la longueur et la largeur) dans le plan c'est-à-dire $e \ll (L, l)$.

Ces hypothèses permettent en effet de modéliser facilement les couches minces comme un corps solide malgré leur taille micrométrique. Suivant les développements visés, d'autres hypothèses peuvent être ajoutées ou soustraites.

La *figure 1.12* nous montre l'empilement de n couches minces d'épaisseur t_i déposées successivement sur un même substrat d'épaisseur t_s à une température élevée. Le système de coordonnées est défini tel que $z = 0$ à l'interface du substrat et de la « couche 1 » ;

La position selon l'axe z est obtenue par la relation :

$$h_i = \sum_{j=1}^i t_j$$

Après refroidissement, les contraintes thermoélastiques bi-axiales σ_s et σ_i respectivement dans le substrat et la couche mince d'indice i engendrées par la différence de température et les différences entre les CTE sont exprimées par :

$$\sigma_s = \frac{E_s}{1 - \nu_s} \left(c + \frac{z - b}{r} - \alpha_s \Delta T \right) \quad (\text{pour } -t_s \leq z \leq 0) \quad (\text{Eq. 1.20})$$

$$\sigma_i = \frac{E_i}{1 - \nu_i} \left(c + \frac{z - b}{r} - \alpha_i \Delta T \right) \quad (\text{pour } i = 1 \text{ à } n) \quad (\text{Eq. 1.21})$$

Les constantes c , b et r sont respectivement la composante de la déformation moyenne de l'empilement, la position de l'axe neutre de flexion et enfin le rayon de courbure du système.

$$E' = E(1 - \nu)$$

$$c = \frac{(E'_s t_s \alpha_s + \sum_{i=1}^n E'_i t_i \alpha_i) \Delta T}{E'_s t_s + \sum_{i=1}^n E'_i t_i} \quad (\text{Eq. 1.22})$$

$$b = \frac{-E'_s t_s^2 + \sum_{i=1}^n E'_i t_i (2h_{i-1} + t_i)}{2(E'_s t_s + \sum_{i=1}^n E'_i t_i)} \quad (\text{Eq. 1.23})$$

$$\frac{1}{r} = \frac{3[E'_s (c - \alpha_s \Delta T) t_s^2 - \sum_{i=1}^n E'_i t_i (c - \alpha_i \Delta T) (2h_{i-1} + t_i)]}{E'_s t_s^2 (2t_s + 3b) + \sum_{i=1}^n E'_i t_i [6h_{i-1}^2 + 6h_{i-1} t_i + 2t_i^2 - 3b(2h_{i-1} + t_i)]} \quad (\text{Eq. 1.24})$$

Connaissant ces constantes, il est facile de remonter aux profils des contraintes dans chacune des couches. Ces profils ne sont pas constants comme pour le modèle de Nix [25] mais linéaires en z , car on tient compte de la flexion.

Aux modèles présentés ci-dessus, sont associés des moyens expérimentaux qui permettent de valider leur modélisation. Les techniques les plus utilisées pour ces validations seront présentées dans les paragraphes qui suivent.

1.4.4. Moyens de caractérisation des contraintes internes dans les couches minces

Dans le but de caractériser le niveau de contrainte interne dans les couches minces, les chercheurs font souvent appel à des techniques assez courantes du domaine des matériaux microélectroniques. Parmi celles-ci, nous pouvons citer : la technique de mesure de courbure et la diffraction des rayons X. La première est réalisée de façon indirecte alors que la seconde est une caractérisation beaucoup plus localisée sur la couche mince. Il existe également d'autres méthodes qui permettent essentiellement d'avoir les propriétés mécaniques des couches minces à l'instar de la nano-indentation et de la méthode ultrasonique.

1.4.4.1. Technique de mesure de courbure

Comme cela a été illustré sur la *figure 1.11d*, le dépôt plan sur plan d'une couche mince sur un substrat engendre une courbure du système « film sur substrat » à cause des contraintes après

refroidissement. La technique de mesure de courbure encore appelée méthode de mesure par déflexion permet d'évaluer la contrainte interne dans le film produite par cette déformée. Elle est déduite du comportement thermoélastique des matériaux et repose essentiellement sur les travaux de Stoney [30].

Cette méthode est largement utilisée en microélectronique du fait de sa simplicité. Elle repose sur une solution analytique qui relie le rayon de courbure R d'un système (wafer par exemple) à la contrainte plane σ_f dans le film par l'équation Eq. 1.25.

$$\sigma_f = \frac{1}{6} \frac{E_s}{(1 - \nu_s)} \frac{h_s^2}{h_f} \frac{1}{R} \quad (Eq. 1.25)$$

avec h_f et h_s respectivement les épaisseurs du film et du substrat.

Les hypothèses permettant d'obtenir une telle relation sont les mêmes que celles de la section 1.4.3.1.

Le rayon de courbure peut être obtenu par diverses méthodes telles que le réflectomètre optique, le profilomètre mécanique, la microscopie focale chromatique, la projection de moiré...

Afin de déterminer la contrainte dans le film, il est important de déterminer au préalable la courbure initiale du substrat qui sera soustraite à la courbure totale du système.

1.4.4.2. Diffraction de rayons X

La méthode par diffraction des rayons X (DRX) permet de caractériser l'état cristallin d'un matériau à savoir l'orientation cristalline, la texture, les phases ou encore l'état de contraintes.

Son principe repose sur le fait que lorsqu'un matériau cristallin est soumis à un rayonnement X, les atomes de ce matériau, arrangés de façon périodique, vont se comporter comme des centres diffuseurs et générer des interférences car la longueur d'onde des rayons X est de l'ordre des distances interatomiques. Ces interférences sont régies par la loi de Bragg [31]:

$$n\lambda = 2d \sin \theta \quad (Eq. 1.26)$$

avec λ la longueur d'onde du rayonnement, d la distance interréticulaire entre deux plans, n l'ordre de diffraction et θ l'angle d'incidence des rayons X. Ces paramètres sont représentés sur la figure 1.13.

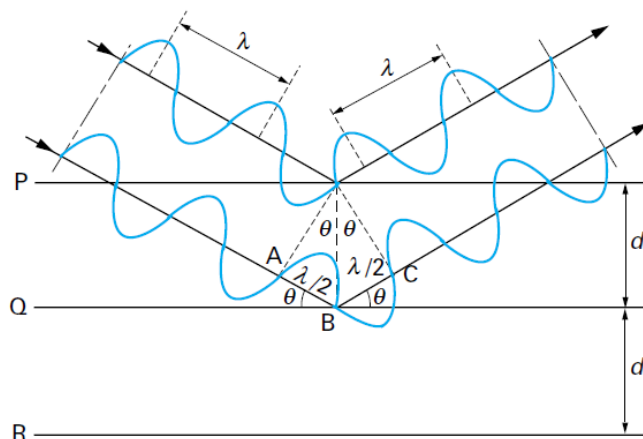


Figure 1.13 : Géométrie expliquant la loi de Bragg par analogie à la réflexion [31]

La mesure de la déformation cristalline induite se fait par l'analyse des pics. Cette déformation provient de la variation de la distance interatomique d entre l'état libre de contrainte et après

chargement ce qui permet de remonter à des niveaux de contrainte σ en supposant les paramètres élastiques connus.

1.5. Phénomènes de dégradation des composants MMIC

La maîtrise et la compréhension des mécanismes de dégradation des MMIC sont très utiles dans le plan de qualification spatiale afin de valider le domaine de fonctionnement du transistor et d'évaluer le taux de défaillance.

Cette partie se propose de faire l'état de l'art des dégradations des composants MMICs GaAs. Dans ces travaux de thèse, nous étudierons uniquement les composants micro-ondes à pHEMT sur un substrat en GaAs. On trouve sur ces puces différents types de composants actifs comme passifs : transistors HEMT, pHEMT ou MESFET ; des condensateurs MIM (Metal Insulator Metal), des résistances et des lignes de connexions. Tous ces composants incluent des matériaux de différentes épaisseurs empilés, impliquant de nombreuses surfaces et interfaces.

D'un composant actif à un composant passif, il est à noter que la défaillance n'a pas le même impact en matière de perte de performances de l'ensemble de la fonctionnalité de la puce. Néanmoins, du côté endommagement matériau, les défaillances ont des similarités. Dans cette section, nous présenterons premièrement les formes de défaillances des MMIC, ensuite les défaillances rencontrées après des vieillissements en conditions de chaleur humide. Pour chacun des cas, nous essayerons de relier les signatures de perte de performance aux mécanismes d'endommagement.

1.5.1. Défaillances propres aux MMIC GaAs

La défaillance des composants MMIC varie suivant l'environnement et les conditions dans lesquelles ils ont vieilli.

En 1996, Kayali [32] a travaillé sur des technologies MMIC GaAs sous plusieurs conditions afin d'extraire les différents modes de défaillance, les mécanismes associés et les solutions possibles. Cela est résumé dans le tableau 1.5.

De même dans ses travaux sur les FET GaAs, Ismail [33] a résumé les dégradations que ceux-ci-peuvent subir. Le pHEMT étant de la famille des FET, il va de soi qu'il a aussi les mêmes mécanismes de défaillances que le FET.

- La dégradation de la grille ou encore le « gate sinking » attribué au déplacement des atomes du métal de grille dans le canal, ce qui induit l'amincissement du canal. C'est un phénomène qui est accentué par l'augmentation de la température. Sur la *figure 1.14b*, nous avons une illustration du phénomène : on a l'impression que la grille s'enfonce dans le canal.
- La dégradation des contacts ohmiques, qui est liée à des mécanismes de diffusion en particulier de l'or (Au) dans le substrat GaAs, aussi activés par la température.
- Le phénomène d'électro-migration dans les métallisations, activé par la combinaison de la température et de la densité de courant. Le flux d'électrons génère un déplacement des atomes métalliques jusqu'à l'apparition de lacunes et d'amas métalliques le long du matériau conducteur.
- L'effet de l'hydrogène piégé dans les matériaux utilisés pour la fabrication des boîtiers hermétiques. La défaillance suspectée est due à la métallisation de grille (en platine ou palladium) qui agit comme un catalyseur et rompt la molécule en hydrogène monoatomique H⁺. Par la suite, H⁺ diffuse dans le canal et peut changer les propriétés de l'interface Schottky formée par la grille du transistor. Ce mécanisme est activé par la température ambiante et la concentration en H₂. Cela provient de l'hydrogène utilisé (contenu dans le réacteur du dépôt CVD) lors des procédés de fabrication.
- Les dégradations induites par les électrons chauds générés après ionisation par impact. Ce mécanisme est accéléré par le champ électrique.

Pour ces deux auteurs, nous pouvons constater qu'il y a des défaillances qui reviennent souvent : le « gate sinking », la migration électrochimique et la dégradation par l'hydrogène. Dans les sous-parties suivantes, nous reviendrons plus en détail sur chacune d'entre elles.

Mode de défaillance	Méthodes de détection	Mécanismes de défaillance	Solutions possibles
Perte du courant de drain et de saturation	Essai de vieillissement Fonctionnement	« Gate sinking » Dégradation de surface Dégradation des métaux de grille par l'hydrogène	Critère de déverminage, contrôle en température, Contrôle en environnement
Dégradation du courant de fuite de la grille	Essai de vieillissement Stockage haute température avec ou sans polarisation inverse de la grille	Inter-diffusion de matière	Contrôle en température, Contrôle du courant de grille, Amélioration de la qualité de la passivation
Dégradation de la tension de seuil	Essai de vieillissement Fonctionnement	« Gate sinking » Dégradation des métaux de grille par l'hydrogène	Contrôle en température, Choix de matériaux stables, Contrôle de l'environnement
Augmentation de la résistance entre le drain et la source	Essai de vieillissement Fonctionnement	« Gate sinking » Dégradation des contacts ohmiques	Contrôle en température, Choix de matériaux stables
Diminution de la puissance de sortie	Essai de vieillissement Fonctionnement	Dégradation de surface Dégradation des métaux de grille par l'hydrogène	Contrôle en température Choix de matériaux stable, Contrôle de l'environnement

Tableau 1.5 : Modes de défaillance usuels des MMIC et mécanismes associés [32]

1.5.1.1. Dégradation de la grille

Encore appelée « gate sinking », cette défaillance est l'un des plus anciens mécanismes de dégradation connus des transistors à effet de champ (FET). Elle a été identifiée pour la première fois dans les travaux de Canali et al. [34]. Il s'agit d'un phénomène de diffusion des métaux du doigt de grille au travers des couches en-dessous telles que la couche de AlGaAs représentant le contact Schottky. C'est l'une des raisons de l'usure de la grille et de plus elle est accentuée par l'augmentation de la température. Elle se traduit généralement par la baisse du courant de drain occasionnant des chutes irréversibles de la performance.

Chou et al. [35] dans leurs travaux sur les pHEMT GaAs, ont mené une expérimentation sur un empilement Ti/Pt/Au de doigt de grille. Ils ont effectué un conditionnement à une température d'environ 235°C dans le but d'activer les mécanismes de diffusion sur une durée de 96h.

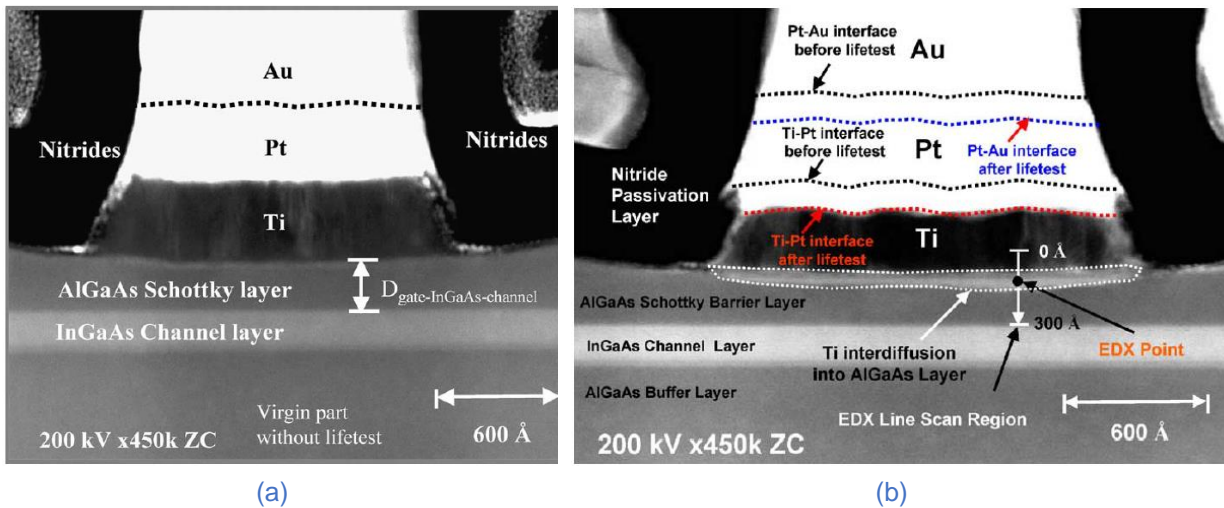


Figure 1.14 : Micrographie MEBT du pHEMT (a) avant et (b) après 96h sous une température de 235°C montrant la diffusion du Titane (Ti) dans la couche AlGaAs [35]

Comme le montre la *figure 1.14b*, l'auteur [35] observe via des phénomènes de diffusion de métaux (titane) dans la couche d'AlGaAs qui représente le contact Schottky.

Dans un cas de vieillissement en chaleur humide, les effets sont identiques. Hisaka et al [36] de leur côté ont travaillé sur les mêmes technologies pHEMT GaAs mais avec un empilement en Ti/Al différent du cas précédent. Les résultats de ces travaux ont montré des décohésions et défauts de surface à l'interface entre la passivation et la couche d'AlGaAs.

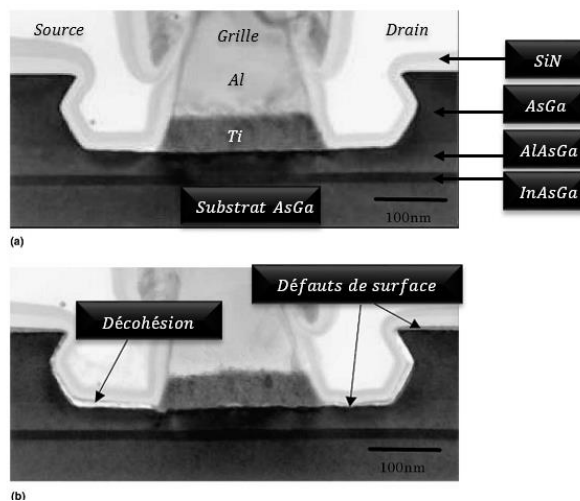


Figure 1.15 : Micrographie TEM de pHEMT avant et après test de chaleur humide THB 85/85 avec polarisation [36]

Selon l'auteur [36] ce phénomène d'interdiffusion déjà présent en température est également accentué par la présence de polarisation. En effet la polarisation appliquée entre la grille et la source (substrat) réduit l'énergie d'activation nécessaire à la réaction de corrosion. Ensuite comme le montre la *figure 1.15*, cette accumulation provoque la corrosion qui prend sa source au niveau de l'interface entre le Ti et la couche d'AlGaAs. Cela provoque donc une délamination dans la même région. Quelques années après, le même auteur [37] a effectué des essais sur les mêmes technologies mais sous une température de 130°C et une humidité de 85%HR, il est arrivé aux mêmes conclusions sur les effets induits par la polarisation et la température.

1.5.1.2. Sensibilité à l'hydrogène

L'hydrogène constitue en général un élément nocif pour les composants semi-conducteurs. Il peut se retrouver soit dans l'environnement de fonctionnement soit piégé après encapsulation plastique des composants. En 2006, Blanchard [38] et ses collègues ont mis en évidence l'influence de l'hydrogène sur les transistors pHEMT (Ti/Pt/Au) de la technologie GaAs. Ils ont conditionné des composants passivés ou non avec du nitrure de silicium (SiN_x) dans un four à 200°C. Ce four est scellé et il y est introduit un pourcentage de dihydrogène. Les résultats de ces travaux ont montré des variations de la tension de seuil pour chacun des composants exposés. L'auteur tente d'expliquer cette variation par la présence de contraintes compressives dans les doigts de grille créées par la formation d'un hydrure de titane. Cette contrainte génère donc des charges piezoélectriques (*figure 1.16*) dans le semi-conducteur entraînant ainsi les variations de courant de drain. Dans les expérimentations, ils ont effectué un recuit de récupération afin de bien dissocier l'influence de l'hydrogène et celle de la mise en température des composants.

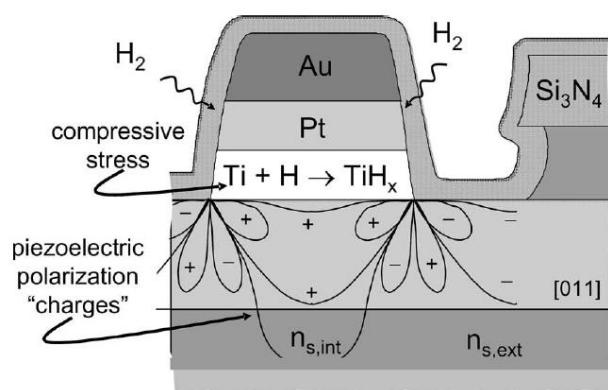


Figure 1.16 : Illustration du mécanisme de dégradation des pHEMT par l'H₂ proposé par Blanchard [38]

En chimie, l'hydrogène est connu pour ses réactions avec des métaux comme le Platine (Pt) ou le Titane (Ti) qui constituent les matériaux d'empilement des doigts de grille des pHEMT. Pour cela, durant la fermeture des boîtiers des composants sous vide, les opérateurs s'assurent de réduire toute présence de dihydrogène afin d'éviter la dégradation des performances de ces transistors. Le titane joue en fait un rôle de couche d'accroche pour le contact ohmique ou Schottky.

1.5.2. Pertes de performances

Le vieillissement des composants micro-ondes induit des pertes de performances qui sont généralement observées en caractérisant les paramètres statiques ou hyperfréquences des composants avant et après vieillissement. Dans la plupart des études, une caractérisation électrique des transistors est suffisante pour s'assurer de leur fonctionnement. Dans le cas où d'autres composants (passifs par exemple) sont défectueux, une caractérisation complète de la puce permet de savoir s'il y a eu perte de performance ou pas.

En 2009, Hisaka et al [36] ont réalisé des essais de vieillissement en chaleur humide sur des technologies GaAs à pHEMT. Dans ces travaux, les puces vieilles étaient passivées en SiN_x et leurs transistors polarisés en direct par une tension $V_D = 4V$. Les résultats de ces tests sur un composant sont représentés sur la *figure 1.17a*. Les auteurs ont observé une baisse du courant de drain après un vieillissement de 48h à 130°C et 85%HR (humidité relative). L'auteur explique cette perte par des phénomènes de dégradation de la grille et de la région entre le drain et la grille par des phénomènes de corrosion. Ce mode de dégradation est lié à des mécanismes énoncés dans la sous-section 1.5.1.1 notamment sur la *figure 1.15*.

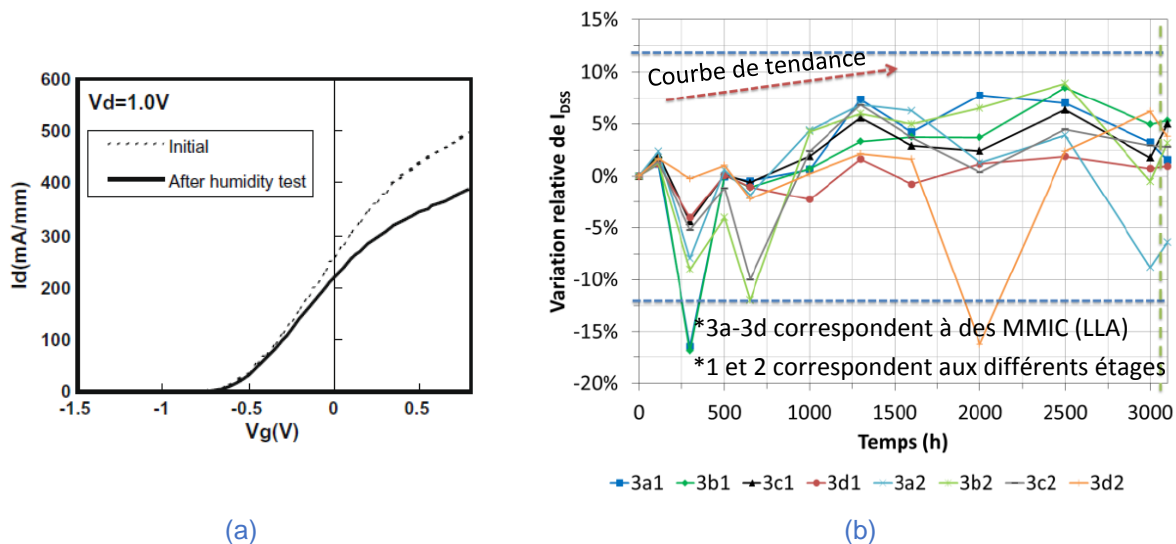


Figure 1.17 : Evolution (a) du courant de drain après 48h de THB 130°C/85%HR [37] et (b) du courant de saturation relatif sur 3000h de THB 85/85 sans polarisation [39]

La figure 1.17b nous montre des résultats de variation relative du courant de saturation issus d'une campagne de tests des travaux de Ben Naceur [39] sur des technologies GaAs sur une durée de 3000h. Les composants n'étaient pas polarisés et l'objectif était de simuler un stockage au sol sur une longue durée. Les écarts observés sont attribués à la difficulté de positionnement des pointes de mesure et à leur usure, ainsi qu'à celle des plots de contact. Sur l'ensemble des composants vieillissants dans les mêmes conditions, nous observons une tendance d'augmentation du courant de saturation à partir de 1000h mais celle-ci reste inférieure à 10%. Notons une augmentation comprise entre $\pm 5\%$ qui reste toujours dans les spécifications fonctionnelles définies par le fondeur.

Les pertes des performances statiques des MMIC vieillissants sont souvent des baisses du courant de drain et/ou la fuite du courant de grille comme nous le montrent les auteurs précédemment cités dans leurs travaux détaillés [39][36]. Suivant la polarisation appliquée, on peut accélérer ou pas le phénomène de dégradation. Le moins dégradant serait l'état de non polarisation, ensuite la polarisation directe et enfin la polarisation en inverse qui est la plus dégradante [39]. L'explication proviendrait de l'état du champ électrique dans le canal.

Ces pertes de performances proviennent en fait des modifications structurelles des architectures par la dégradation des interfaces, des surfaces ou des couches du composant. Elles sont obligatoirement liées à des mécanismes locaux de dégradation que nous détaillerons dans les paragraphes qui suivent.

1.5.3. Mécanismes locaux d'endommagement

On entend par mécanismes locaux d'endommagement, les phénomènes de dégradation matérielle qui provoquent les pertes de performances. Dans cette sous-section, nous présenterons quelques exemples récurrents tels que la migration électrochimique, la fissuration, la corrosion et aussi la délamination. Ils proviennent notamment des résultats des travaux de Ben Naceur [40] qui ont précédé nos travaux de thèse.

1.5.3.1. Migration électrochimique

La migration électrochimique est un mécanisme de diffusion de matière tout comme l'interdiffusion observé dans les métaux. Ce phénomène est aussi accentué par le champ électrique, la température, l'humidité relative, le type de matériaux et surtout l'espacement entre les électrodes. Il est influencé également par l'état de contraintes mécaniques internes des matériaux. C'est un phénomène électrolytique caractérisé par une première étape de dissolution, ensuite de migration

ionique et enfin d'électrodéposition. Ce mécanisme est largement rencontré dans la fiabilité des composants électroniques et micro-électroniques.

Généralement pour les composants microélectroniques, le phénomène s'observe sur les circuits imprimés, entre deux électrodes et quelques fois aux abords de la micro-puce.

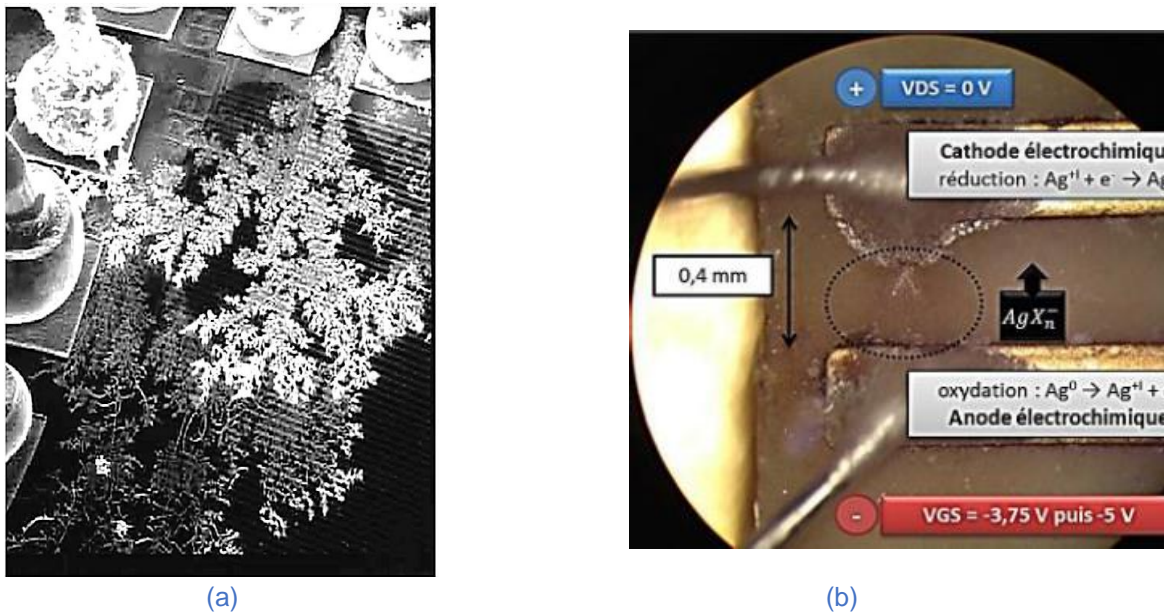


Figure 1.18 : Mécanisme de migration électrochimique des charges d'argent sur la surface du circuit intégré des technologies GaAs après (a) HAST 121°C/100%HR[41] (b) THB 85°C/85HR [39]

Sur la *figure 1.18a*, il s'agit de travaux effectués par Roesch et al.[41] qui montrent la formation des dendrites d'argent, après quelques heures de test, provenant de la colle conductrice utilisée pour le report des puces sur le circuit intégré. Dans ses travaux récents sur le vieillissement en chaleur humide des technologies GaAs, Ben Naceur [39] aussi a observé les mêmes défauts de dendrites qui proviennent également de la colle argent utilisée sur le véhicule de test (*figure 1.18b*). L'auteur [39] explique cela par la proximité des deux électrodes et la polarisation appliquée entre les deux électrodes (grille et drain). La polarisation maximale entre les deux électrodes était de -5V et elles étaient distantes de 400µm.

Une fois le chemin conducteur (de l'anode vers la cathode) établi entre les deux électrodes, la formation dendritique engendre généralement un court-circuit. Cela peut dégrader de façon importante voire même détruire le circuit de manière irréversible. Pour les puces GaAs, cela peut selon les cas provoquer des défaillances réversibles ou irréversibles.

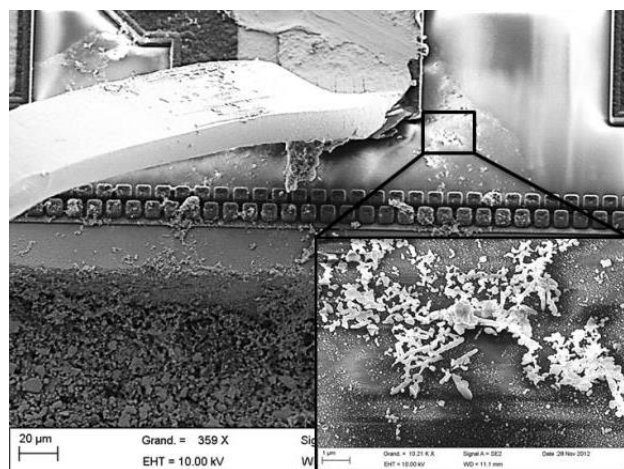


Figure 1.19 : Micrographie MEB de résidu d'argent sur un plot d'accès à la grille après un test THB 85/85 [39]

Ben Naceur [39] a observé aussi des défaillances temporaires sous forme de courts-circuits provoqués par la migration de résidus d'argent visibles sur la *figure 1.19*. Ces traces de colle à l'argent qui étaient probablement présentes à la fabrication du véhicule de test proviennent de l'important débordement de la colle utilisée pour reporter la micro-puce sur son circuit intégré. L'auteur [39] avait vieilli les composants en chaleur humide sous une polarisation inverse entre la grille et la source.

1.5.3.2. La fissuration

Elle se définit comme une discontinuité qui apparait dans le matériau sous l'effet de contraintes internes ou externes. Sur les composants microélectroniques vieillis, elle apparait également sous forme de microfissures observables au microscope optique, au MEB ou après coupe FIB.

Suite à des tests de vieillissement en chaleur humide de composants GaAs, Ben Naceur [39] a observé (*figure 1.20*) grâce aux micrographies MEB, de nombreuses fissures notamment sur les doigts de grille, ainsi que des fissures (flèche en noir sur la *figure 1.20*) beaucoup plus petites à la base des doigts de drain et de source, c'est-à-dire au niveau des contacts ohmiques. Dans certains cas, ce sont juste des amorces de fissures et dans d'autres, on peut observer des trous suite à des cloquages dans la passivation.

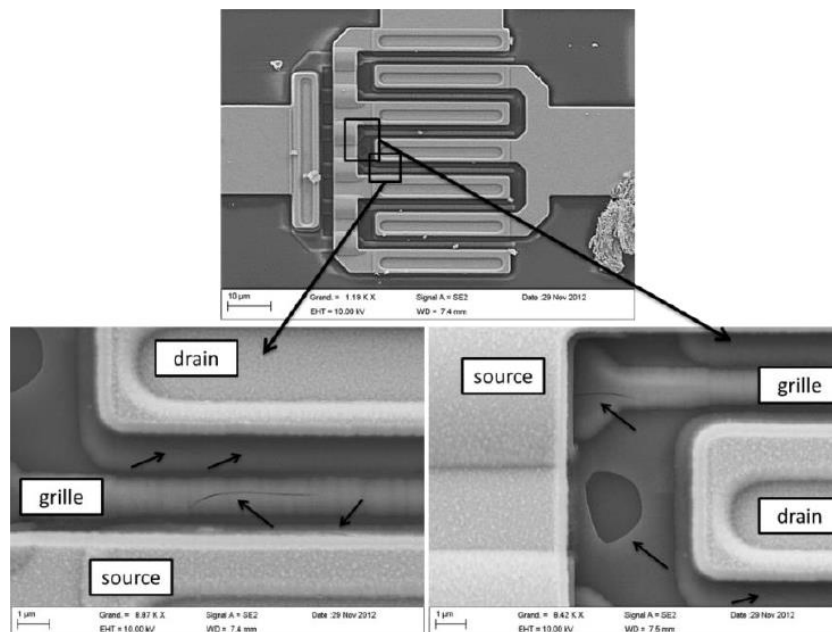


Figure 1.20 : Micrographies MEB d'un pHEMT ayant subi une dégradation significative à partir de 672h de THB 85°C/85%HR en polarisation inverse.[39]

Ces amorces de fissures sont observables non seulement au niveau des composants actifs mais aussi sur les passifs tels que les condensateurs (*figure 1.21*). Des explications peuvent être données à cette dégradation grâce aux architectures complexes de ces composants, où nous observons des formes en marches d'escalier avec des empilements de matériaux différents qui entraînent des zones à concentration de contrainte sensibles à la fissuration.

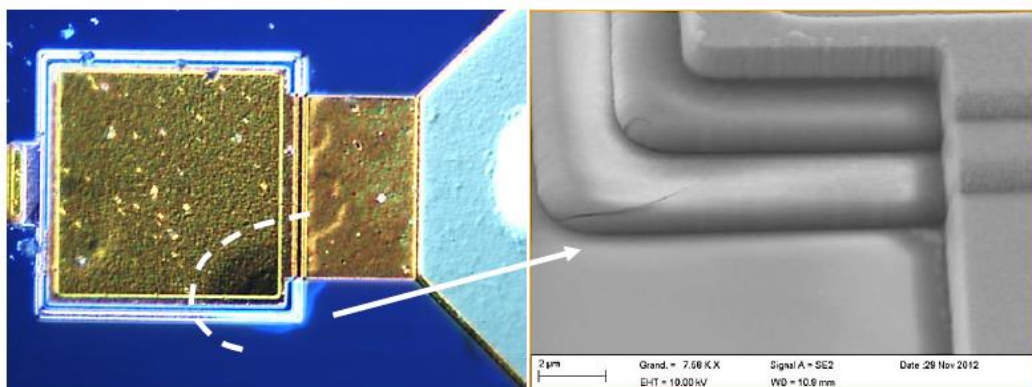


Figure 1.21 : Micrographies optique et MEB (image agrandie) d'un condensateur, mettant en évidence les fissures de la passivation dans le coin du condensateur à partir de 672h de THB 85°C/85%HR en polarisation inverse.[39]

Dans les cas cités précédemment, il s'agit de la dégradation de la couche de passivation en nitrure de silicium d'environ 150nm. L'auteur [39] explique ces défauts par des contraintes thermoélastiques qui se sont créées par la mise en température des composants et par un phénomène de vieillissement.

1.5.3.3. La corrosion et la délamination

La corrosion et la délamination peuvent être des mécanismes d'endommagement liés. Dans ces travaux sur les technologies micro-ondes, Ben Naceur [39] affirme que ce phénomène de corrosion prend sa source d'une fissure ou d'une diffusion au travers de la couche de passivation, qui laisse entrer l'humidité. Ensuite les éléments corrosifs (ions) contenus dans l'humidité rentrent en réaction avec un métal ou avec le semi-conducteur, ce qui produit une réaction de corrosion. Cette corrosion, en s'étendant, provoque une délamination.

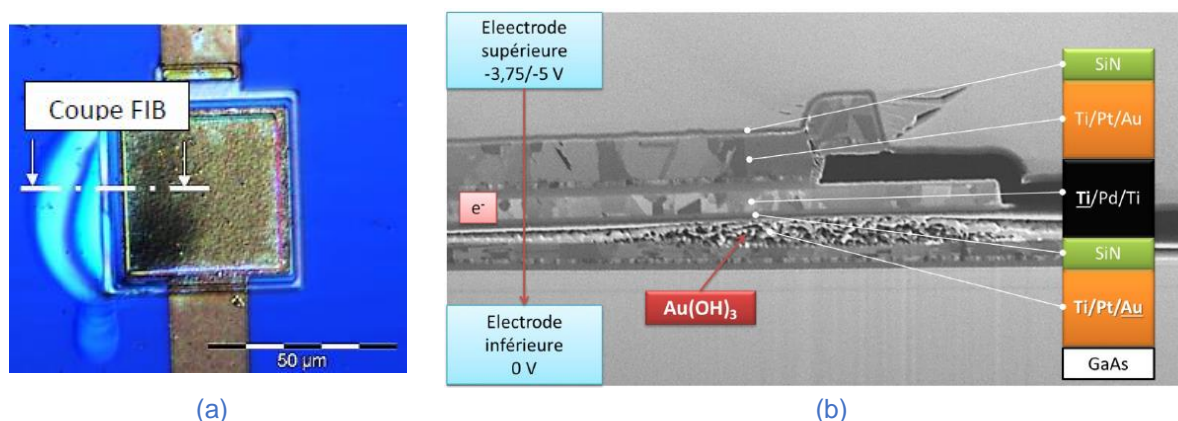


Figure 1.22 : Micrographie optique en (a) et coupe FIB en (b) d'un condensateur sur un MMIC GaAs polarisé en inverse [39]

Sur la figure 1.22, nous observons un composant passif (condensateur MIM) dégradé suite à un vieillissement en chaleur humide dans les travaux de Ben Naceur [39]. La structure de l'empilement des matériaux du condensateur est détaillée sur la micrographie. On constate un gonflement de l'empilement des diélectriques. L'auteur a montré après des analyses EDX sur la tranche de la coupe FIB la présence d'une couche composée d'or et d'oxygène ainsi que des traces de platine. Le mécanisme d'endommagement proposé serait la corrosion de la couche d'or. Ce composé d'hydroxyde d'or serait donc moins dense que l'or, induisant un gonflement. Il serait de plus conducteur, ce qui a provoqué un court-circuit du composant.

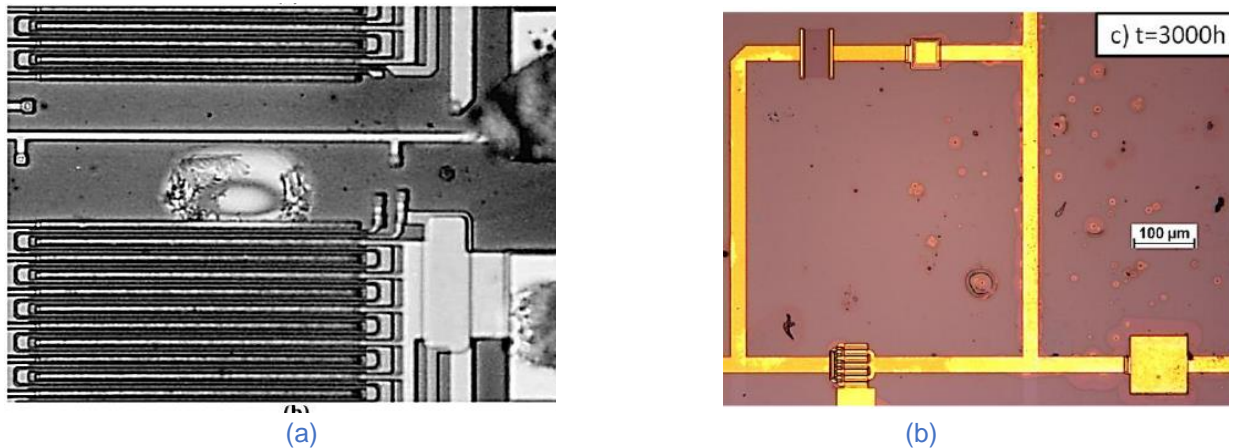


Figure 1.23 : Micrographies optiques montrant les délaminations de la passivation SiNx à la surface (a) d'un circuit intégré après 277h de HAST 130°C/85%HR [42] (b) d'un MMIC après 3000h de THB 85/85 [39]

Dans certains cas, les microfissures dans la passivation donnent accès au semi-conducteur ou à une autre couche d'oxyde. L'accroissement du phénomène de corrosion induit des défauts de surface sous forme de cloques, délaminations ou décohésions. Ce sont des défauts typiques liés à l'humidité qui sont réparties de façon aléatoire sur la surface du composant (*figure 1.23*). Ces endommagements par délamination sur la *figure 1.23* n'ont pas occasionné de pertes de performance puisqu'ils se situent sur des surfaces où il n'y pas de composants.

1.5.4. Récapitulatif sur la défaillance des MMIC

En résumé, la défaillance des MMIC dans un environnement non contrôlé est liée principalement à trois facteurs : l'humidité, la température et la polarisation (champ électrique). L'augmentation de l'humidité et de la température accélère les phénomènes d'endommagement tels que la migration électrochimique et l'interdiffusion des métaux mais surtout la corrosion.

La défaillance en chaleur humide s'opère premièrement par une fragilisation de la passivation si elle existe sous l'effet de la température, de l'humidité et des contraintes générées. Cela provoque des fissurations dans la couche de passivation. Cette fissure peut exposer la surface et donc l'intrusion de l'humidité (provenant du milieu extérieur, agressif) provoque des phénomènes de corrosion et de formation de nouveaux composés qui occasionnent à leur tour des décohésions, délaminations, défauts d'interface et autres. Ces phénomènes sont généralement accentués par le passage du courant de polarisation. Ils sont localisés aussi bien sur les composants actifs (MESFET, HEMT, pHEMT...) que passifs (condensateur MIM) et dépendent parfois du design de la puce.

La dégradation ou défaillance peut être mesurée sous forme de perte de performance du courant de drain, du courant de grille (mesures statiques) ou du gain RF (paramètre S). Dans certains cas dans la bibliographie, les pertes de performance vont jusqu'au court-circuit ou à l'ouverture de ligne.

Connaissant les mécanismes d'endommagement des composants MMIC, nous pouvons maintenant nous focaliser dans la partie suivante sur la couche de passivation de ces technologies qui sont généralement en nitrure de silicium (SiNx), qui est la couche directement en contact avec le milieu extérieur agressif.

1.6. Etat de l'art sur la passivation en nitrure de silicium SiNx

En raison de la tendance actuelle à l'intégration, à la réduction du poids et à la miniaturisation des dispositifs, les surfaces et interfaces des couches minces ont un rôle de plus en plus primordial sur leurs performances. Dans le but de prévenir les effets indésirables induits par les surfaces et/ou les interfaces sur les performances des semi-conducteurs, une science empirique s'est développée autour du terme « passivation » dans le but de conférer aux surfaces des propriétés pour un fonctionnement optimal du dispositif et aussi de réduire la contamination, l'oxydation etc [43].

Pour les applications micro-ondes, il y a une variété de matériaux utilisés par les fondeurs comme couche de passivation tels que : le nitrure de silicium (SiNx), le dioxyde de silicium (SiO₂) et le benzocyclobutène (BCB).

La passivation a donc tendance à devenir une véritable ingénierie scientifique de surfaces et interfaces. Dans cette partie, nous allons présenter le cas des couches minces en SiNx. Dans un premier temps nous montrerons que la valeur de la contrainte résiduelle (de compression ou de tension) et de la teneur en hydrogène dans la couche peuvent être ajustées par les paramètres du procédé de dépôt. Dans une deuxième partie nous présenterons l'influence de ces paramètres sur les performances propres du semi-conducteur.

1.6.1. Techniques de dépôt et propriétés physiques

Suivant les caractéristiques physiques recherchées et les propriétés des éléments à déposer, il existe plusieurs techniques de dépôt de couches minces sur substrat. Parmi celles-ci, les principales sont : l'évaporation sous vide (vacuum evaporation), la pulvérisation cathodique (sputter deposition), le dépôt en phase liquide (liquid phase deposition) et le dépôt chimique en phase vapeur (chemical vapor deposition). Dans les paragraphes qui suivent nous présenterons uniquement les techniques en phase vapeur qui regroupent les modes de dépôt des composants de ces travaux.

Le CVD (Chemical Vapor Deposition) existe sous plusieurs formes suivant les conditions du procédé. Il fait intervenir un processus chimique dans un réacteur défini par le transport des espèces réactives, la réaction au niveau du substrat et l'enlèvement des produits de la réaction [44].

Quelques paramètres de dépôt essentiels sont : la température du substrat et du catalyseur, la pression, la puissance HFRF (High Frequency Radio Frequency), la distance entre le catalyseur et le substrat, la nature du gaz porteur et enfin la vitesse de dépôt.

Dans son livre [44], Gandhi décrit la formation du nitrure de silicium SiNx par l'équation chimique (Eq.1.27) suivante avec l'azote comme gaz porteur et à une température d'environ 700-900°C :



Parmi les modes de dépôt CVD, on distingue essentiellement :

- Le APCVD (Atmospheric Pressure CVD) à la pression atmosphérique [44],
- Le LPCVD (Low Pressure CVD) avec une pression faible,
- Le CatCVD (Catalytic CVD) utilise un filament chaud en tungstène pour décomposer chimiquement le gaz [45].
- Le HD-ICP-CVD (High Density Inductively Coupled Plasma CVD) est un dépôt de type PECVD avec une vitesse de dépôt relativement lente et un gaz porteur spécifique [46].
- Le PECVD (Plasma Enhanced CVD) est une extension du LPCVD à température basse (<400°C) où la décomposition des réactifs est activée grâce au plasma.

Pour ce qui concerne les passivations en couches de nitrure de silicium des technologies étudiées, nous tenons à noter qu'elles sont essentiellement obtenues en PECVD. Le dépôt PECVD consiste à faire croître des atomes ou molécules sur un substrat à partir de réactifs gazeux en assistant ces mécanismes par plasma (gaz ionisé). La suite de cette partie nous montrera la diversité

de qualité, d'état mécanique et de performance qu'on peut avoir pour les couches de passivation en SiNx.

1.6.2. Facteurs d'influence sur l'état mécanique

Comme mentionné dans la partie précédente, il existe plusieurs formes de dépôt qui sont classées par rapport aux conditions de dépôt. Nous allons détailler quelques conditions qui influent sur les propriétés physiques, l'état mécanique des couches ainsi que sur les performances de l'ensemble des semi-conducteurs.

1.6.2.1. La puissance plasma et la pression de réaction

La puissance du plasma et la pression dans le réacteur jouent énormément sur la contrainte résiduelle dans la passivation SiNx.

Morin [47], dans ses travaux sur la passivation en SiNx des technologies en silicium, a montré que plus la puissance est importante, plus le bombardement est intense, rendant la contrainte de la couche beaucoup plus compressive. Inversement, plus la pression de réaction augmente, plus la contrainte interne passe en tension. Comme il l'a montré, on obtient une courbe maitresse en reportant la contrainte résiduelle en fonction du rapport de la puissance du plasma à la pression (figure 1.24).

Le rapport W/P est l'indicateur du bombardement ionique, ce qui confirme encore une fois que plus il est intense, plus la contrainte est compressive [48]. Dans les travaux de Morin, les couches de SiNx obtenues ont été déposées par PECVD à une fréquence de 13.56 MHz, la puissance plasma variant entre 200 et 1000 W avec la température de dépôt comprise entre 400 et 480 °C. La pression quant à elle, varie de 2 à 6 Torr.

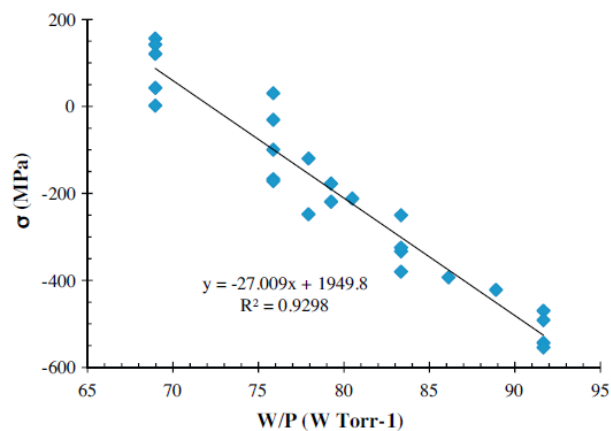


Figure 1.24 : Contrainte interne dans une couche de SiNx PECVD en fonction du rapport W/P pour un substrat en Silicium [47]

Avec le graphe établi par Morin [47], Il est envisageable de déduire les contraintes internes en fixant par exemple la puissance et en diminuant la pression, la contrainte diminue et devient plus compressive. Claassen et al. [48] ont confirmé cela en démontrant que les faibles pressions produisent plus de contraintes compressives dans le SiNx (figure 1.25). La seule limitation pour notre cas, est que ces travaux ont été réalisés sur un substrat en silicium. Il pourrait en aller différemment de nos technologies en GaAs.

Classen et al. ont [48] travaillé sur des technologies avec un substrat silicium en variant, les valeurs de la pression de réaction de 50 à 200Pa pour faire ressortir les variations de la contrainte interne, de la densité de la couche ainsi que de la concentration en hydrogène. Les résultats montrent que la contrainte interne après refroidissement augmente de façon quasi-linéaire avec la pression,

passant de -1200MPa à -300MPa dans la couche de SiNx. La densité, quant à elle, diminue quand la pression augmente alors que le pourcentage d'hydrogène augmente.

Masuda et al. [49] dans leurs travaux sur des technologies GaAs, ont montré une fois encore que la contrainte interne devient plus compressive avec une forte pression de gaz à l'intérieur de la chambre de réaction en CatCVD. L'explication simple est qu'à faible pression, il n'y a pas assez d'azote ionisé pour effectuer un bombardement efficace tandis qu'à forte pression l'énergie des ions diminue et l'efficacité du bombardement aussi.

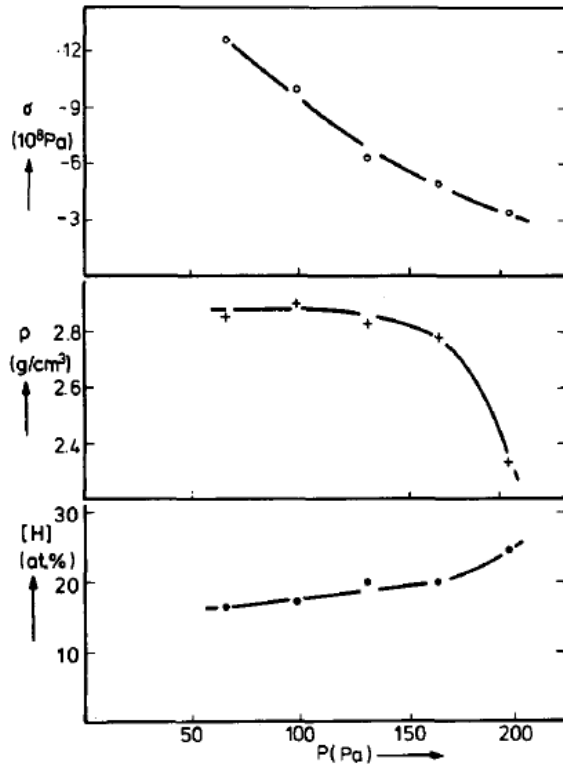


Figure 1.25 : Influence de la pression de réaction sur la contrainte interne de SiNx, la densité et la concentration en hydrogène sur substrat Si [48]

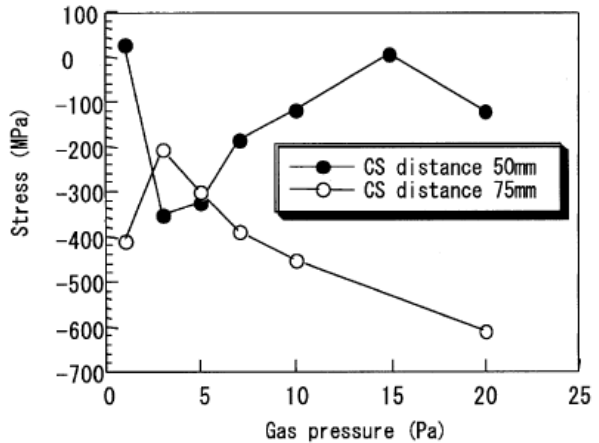


Figure 1.26 : Influence de la pression de réaction sur la contrainte interne du film de SiNx sur un substrat en GaAs [49]

La figure 1.26 montre la variation de la contrainte résiduelle dans la couche de SiNx déposée par CatCVD en fonction de la pression (très faible) pour deux distances entre substrat et catalyseur (CS distance) de 50mm et 75mm. Osono et al. [50] avec Masuda et al. [49] interprètent l'effet de la distance CE par le fait qu'elle joue sur la vitesse de dépôt.

Notons que les contraintes dans les travaux de Morin [47] tout comme avec Claassen [48] ont été déterminées par la méthode de Stoney [30] à travers la mesure de la courbure de wafer présentée dans la section 1.4.4.1.

1.6.2.2. La température de dépôt

La température de dépôt ou encore du substrat est aussi un facteur influant sur la nature du film SiNx obtenu, surtout sur sa contrainte interne après refroidissement. Comme mentionné dans la section 1.4.2, les différences entre les propriétés thermoélastiques du substrat et du film engendrent des contraintes thermoélastiques après refroidissement.

Toujours dans leurs travaux sur substrat Si, Claassen et al. [48] montrent que la contrainte résiduelle dans le SiNx augmente avec la température de dépôt. Cette évolution n'est pas linéaire car la modification de la température de dépôt a un impact sur d'autres propriétés telles le module d'Young, le CTE et la densité.

Dange et al. [51] trouvent également les mêmes résultats avec des MESFETs en GaAs où nous observons également une tendance linéaire de l'évolution de la contrainte totale dans le film. Les auteurs montrent qu'il est possible de fabriquer des couches de SiNx moins contraintes avec un procédé PECVD à faible température (*figure 1.28*).

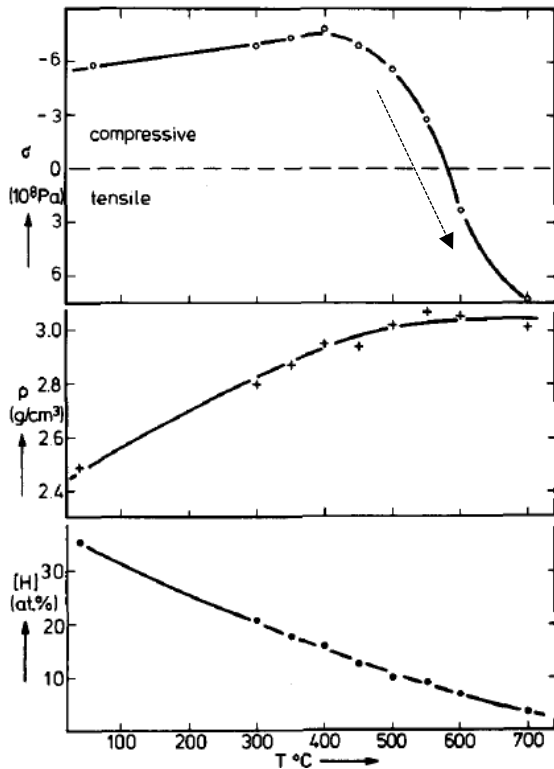


Figure 1.27 : Influence de la température de dépôt sur la contrainte interne, la densité et la concentration en hydrogène sur substrat Si [48]

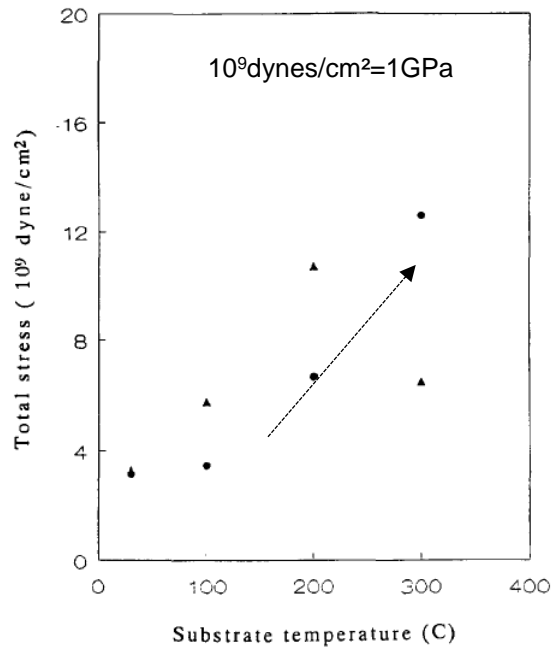


Figure 1.28 : Contrainte totale dans le SiNx PECVD en fonction de la température du substrat en GaAs [51], les contraintes dans la direction X sont en points (•) et celles dans la direction Y sont en triangle.

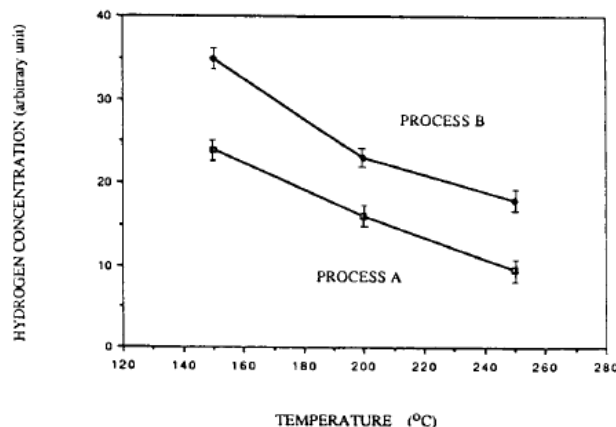


Figure 1.29 : Evolution de la concentration en hydrogène de la couche de SiNx en fonction de la température de dépôt sur un substrat en Si, Process A (gaz N₂) et B (gaz He) [52]

Quant à la concentration en hydrogène, elle décroît lorsque la température augmente [48] (*figure 1.27*), [52] (*figure 1.29*). Sur la *figure 1.29*, les process A (gaz porteur N₂) et B (gaz porteur He) correspondent respectivement à des films en tension et en compression.

En résumé, l'augmentation de la température de réaction fait croître le niveau de contrainte résiduelle en valeur absolue que ce soit sur un substrat en Si ou en GaAs, par contre elle décroît la

concentration de la couche en hydrogène. Ces résultats nous montrent une relation entre la composition en hydrogène et la rigidité de la couche. Moins il y a d'hydrogène, plus la couche est rigide [53] et donc robuste.

1.6.2.3. La fréquence du plasma et la nature du gaz porteur

Mis à part l'influence des autres facteurs cités précédemment, Claassen et al. [48] ont également montré que la fréquence aussi joue sur les propriétés du SiNx obtenu par PECVD. Rappelons qu'il a travaillé sur des technologies en Si. Ils en ont conclu que la contrainte résiduelle des couches augmente avec la fréquence.

Pour un dépôt en phase vapeur (CVD), le choix du gaz porteur et de sa concentration sont des facteurs agissant sur la nature de la contrainte désirée. Chang et al. [52] ont relevé qu'avec l'azote N₂ comme gaz porteur, le film de SiNx déposé est en tension avec une faible concentration en hydrogène alors qu'avec de l'hélium He, le SiNx déposé est en compression avec forte concentration en hydrogène. Cela confirme le fait que la contrainte dans le film est effectivement liée à la concentration en hydrogène : les contraintes de tension décroissent quand la concentration en hydrogène croît et inversement. Comme nous le montre la *figure 1.30* lorsque le gaz porteur est riche en azote, on obtient une couche beaucoup plus en tension [54]. Ce résultat est extrait des travaux de Mackenzie et al [54] portant sur les technologies en GaAs.

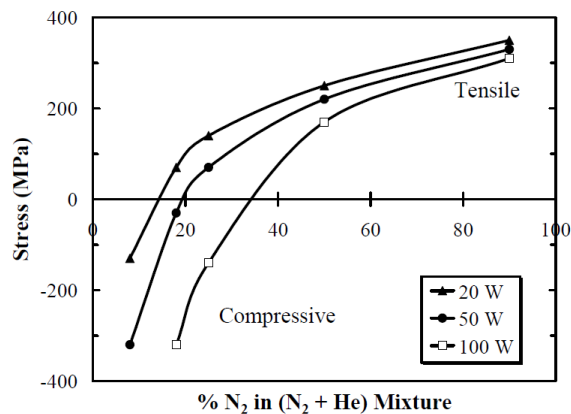


Figure 1.30 : Contrainte dans la couche de SiNx PECVD pour différentes puissances de la source RF sur substrat en GaAs suivant la composition du réacteur [54]

1.6.2.4. Le nombre de couches élémentaires déposées

Yota [55] dans ses travaux sur des condensateurs MIMs GaAs, a montré qu'avec le dépôt PECVD d'un multicouche de SiNx, on obtient une faible contrainte de compression et un faible indice de réfraction comparativement au dépôt d'une couche unique d'épaisseur équivalente en une seule passe (*figure 1.31*). Leurs indices de réfraction pour le « single layer » et le « multilayer » sont respectivement de 1,918 et 1,889. L'auteur tente d'expliquer ces différences par la présence de plusieurs interfaces entre les couches superposées. Par contre les performances sont presque identiques dans les deux cas.

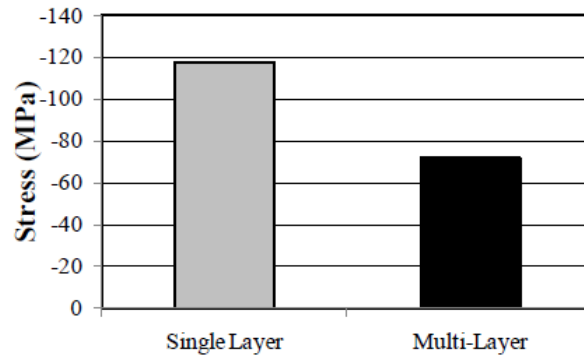


Figure 1.31 : Niveau de contraintes compressives dans 60nm de SiNx déposé par PECVD pour différentes formes sur un substrat en GaAs [55]

1.6.2.5. Le mode de dépôt

Morin [47] a fait une étude comparative des propriétés élastiques obtenues par plusieurs modes de dépôt de nitrure de silicium sur Si. Les résultats obtenus sont représentés sur la *figure 1.32*. L'auteur montre qu'avec le LPCVD, le module d'Young bi-axial du SiNx est très élevé à cause de la forte densité que procure cette technique. Aussi il apparait sur la même figure que le SiNx PECVD en compression (losange bleu) est plus dense que le SiNx PECVD en tension (carré rouge).

Les valeurs du module d'Young biaxial ont été obtenues par nano-indentation sur les couches minces. La densité des couches est calculée par la combinaison des résultats de mesure d'épaisseur et de poids.

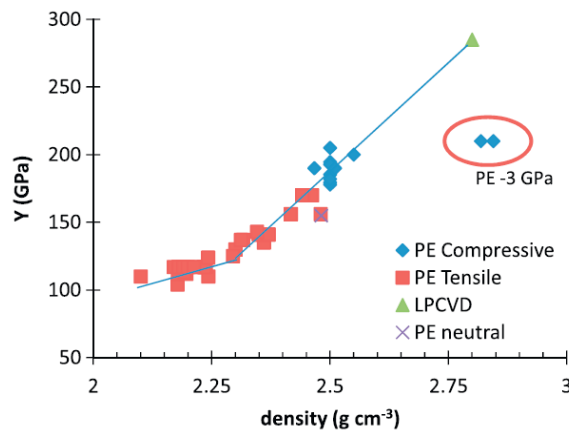


Figure 1.32 : Module d'Young biaxial du SiNx obtenu par différents procédés en fonction de la densité du film [47] Substrat en Si

Ghandi [44] a comparé les propriétés du film SiNx obtenu sur du silicium par LPCVD et PECVD. La comparaison est résumée dans le tableau 1.6. Il en ressort les mêmes conclusions des résultats que Morin [47] : le LPCVD produit des films de SiNx avec une bonne densité et des constantes élastiques élevées (*figure 1.32*).

Propriétés	LPCVD	PECVD
Rapport Si/N	0.75	0.8-1
Densité (g/cm ³)	2.8-3.1	2.5-2.8
Indice de réfraction	2.0-2.1	2.0-2.1
Coefficient de dilatation thermique (°C ⁻¹)	4×10 ⁻⁶	4-7×10 ⁻⁶
Contrainte dans le film à 23°C sur du Si (MPa)	1200-1800 (tension)	100-800 (tension ou compression)

Tableau 1.6 : Comparaison des propriétés physiques des films de SiNx pour différents modes de dépôt [44]

Suite à une série de travaux sur des composants MMIC en GaAs, et après avoir développé une passivation SiNx par dépôt HD-IP-CVD [56], Chou et al. [56] [57] [46] ont comparé les résultats obtenus avec deux modes de dépôt (tableau 1.7). Le SiNx obtenu par HD-IP-CVD a une faible vitesse de dépôt (ce qui induit une haute densité) ainsi qu'une faible concentration en hydrogène (provenant de la nature du gaz porteur utilisé) comparativement aux films déposés par PECVD. Ces films de SiNx HD-IP-CVD avec une haute densité et une faible concentration en hydrogène justifient les bonnes performances de fiabilité et d'étanchéité de la passivation des MMICs dans un environnement non hermétique [46].

Paramètres de dépôt / Propriétés du SiNx obtenu	PECVD	HD-IP-CVD
Température de dépôt (°C)	250	170
Taux de dépôt (Å/min)	≈100	≈500
Gaz en réaction	SiH ₄ /NH ₃ /N ₂	SiH ₄ /N ₂
Pression de dépôt (mTorr)	900	20
Puissance source RF (W)	20	>250
Contrainte dans le film sur substrat GaAs	Tension	Compression
Vitesse de gravure humide (Å/min)	600-1000	50-240
Concentration en hydrogène (% atomique)	20-25	<15

Tableau 1.7 : Comparaison des paramètres process et des propriétés de couches de SiNx obtenues entre le PECVD et le HD-IP-CVD [56]

1.6.3. Facteurs d'influence sur les performances

Les paramètres de dépôt des couches influencent non seulement les propriétés physiques mais aussi les performances des composants. Dans les paragraphes qui suivent, nous allons présenter quelques facteurs (paramètres de dépôt ou d'état mécanique) qui font varier les performances du composant.

1.6.3.1. Le mode de dépôt de la passivation

Oh et al. [58] ont montré l'impact de la passivation en SiNx sur les paramètres hyperfréquences et statiques du transistor pHEMT Γ -gate de 0.1 μ m passivé en SiNx. Le SiNx de 80 μ m a été déposé par PECVD avec 45W, à une température de 250°C et sous 700mTorr. Après passivation, on observe une augmentation de la densité de courant (*figure 1.33*) et une dégradation du facteur bruit (*figure 1.34*). L'auteur [58] explique cette augmentation du courant de drain par les charges piezoélectriques positives induites entre la passivation et la barrière Schottky. Il suppose également que la dégradation du facteur bruit est due aux pièges de surface aux interfaces.

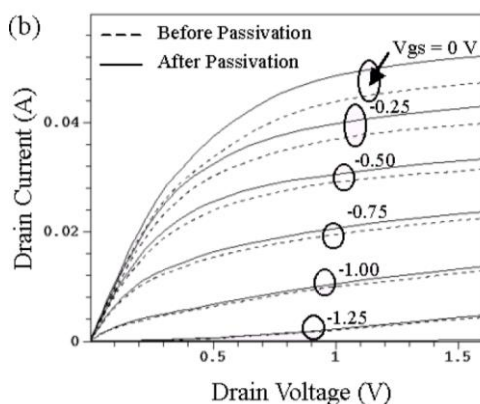


Figure 1.33 : Courant de drain I_D en fonction de V_{DS} pour différents V_{GS} avant et après passivation SiNx PECVD [58] Substrat en GaAs

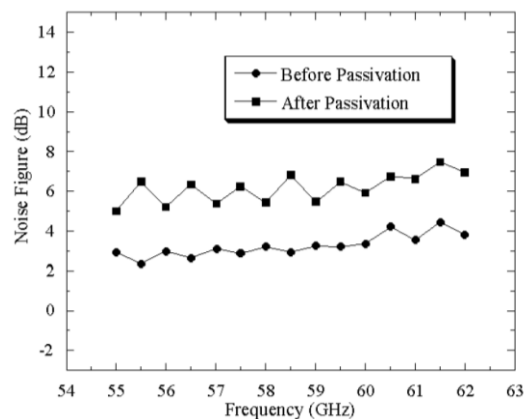


Figure 1.34 : Facteur de bruit en fonction de la fréquence RF avant et après passivation SiNx PECVD [58] Substrat en GaAs

Matsumura et al. [45] ont repris des études sur des TFTs (*Thin Film Transistor*) en substrat Si, en comparant la variation de la tension seuil après passivation pour deux procédés de dépôt : le PECVD et le CatCVD. La *figure 1.35* montre les résultats de ses essais où nous observons l'évolution de la variation de la tension seuil pour les deux configurations de dépôt. Ceci confirme le fait que les composants TFT fabriqués par CatCVD sont beaucoup plus résistants au stress électrique. L'auteur confirme également que ce résultat peut évidemment être transposable à d'autres technologies et pourquoi pas sur des transistors HEMT GaAs. Ce n'est pas évident car il faut aussi revoir la stabilité de toutes les autres couches.

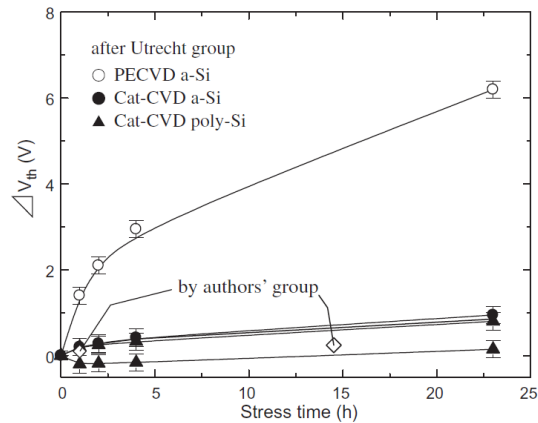


Figure 1.35 : Variation de la tension seuil V_{th} en fonction du temps de stress électrique pour différents types de dépôt de SiNx [45] Substrat en Si

1.6.3.2. La contrainte interne

Les travaux de Yota [55] sur des MIMs (*Metal Insulator Metal*) sur composants HBT GaAs ont également abouti à la conclusion que le nombre de couches (mono ou multi) n'influe pas sur la valeur de la capacité du condensateur (*figure 1.36*). Par contre les contraintes moins compressives dans le SiNx « multilayer » augmentent de 10% la tension de claquage sur la *figure 1.37*. La raison est toujours attribuée à la présence de plusieurs interfaces, de différentes caractéristiques des couches élémentaires et la présence d'un minimum de petits trous formant des porosités. Ces couches ont une épaisseur de 500Å et constituent la couche isolante des condensateurs MIM.

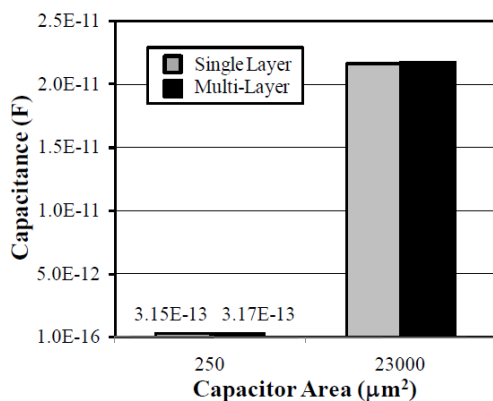


Figure 1.36 : Capacité du MIM GaAs en fonction de sa surface pour différentes couches de SiNx [55]

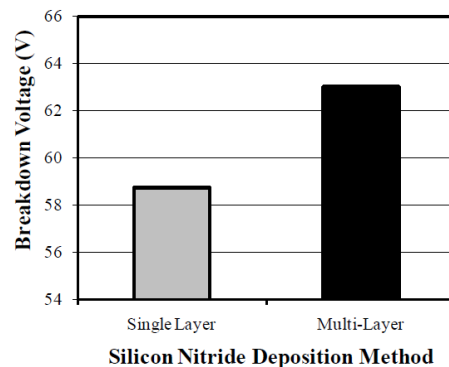


Figure 1.37 : Tension de claquage du MIM GaAs pour différentes couches de SiNx [55]

Brown et al. [59] ont aussi relevé dans leurs travaux sur des pHEMTs GaAs l'influence du niveau de contrainte interne dans la passivation SiNx sur la tension de claquage (*breakdown voltage*). Leurs résultats ont montré une diminution de 36% en traction contre 7,6% en compression. Les

couches de SiN_x étaient de 100nm et le dépôt a été effectué par PECVD à une température de 300°C et sous une pression de 900mTorr (119Pa).

En résumé nous pouvons noter qu'en pratique les paramètres de dépôt influencent les propriétés du nitrure de silicium et les caractéristiques électriques des composants RF que ce soit sur un substrat en GaAs ou en Si. Une puissance élevée permet d'augmenter le bombardement (vitesse de dépôt), ce qui rend la couche formée plus compressive. Par convention [44] la fréquence utilisée pour le mode PECVD est de 13.76MHz. N'ignorons pas d'autres techniques telles que le CatCVD et le HD-ICP-CVD qui produisent un film de meilleure densité ; mais leurs applications ne sont pas aussi simples à adapter à toutes les technologies.

Pour mettre les couches minces en contrainte, les fabricants jouent souvent sur les paramètres de dépôt ; mais les utilisateurs aussi ont la marge de manœuvre via d'autres procédés de traitement dites de « post-dépôt » soit en surface, soit en volume.

1.6.4. Traitements post-dépôt

Parmi ces procédés applicables aux couches minces, nous pouvons citer le recuit thermique, l'implantation ionique par faisceau d'ions et par traitement plasma.

1.6.4.1. Le recuit thermique

Le traitement par recuit thermique permet de changer l'état de contrainte résiduelle dans les couches. Il existe sous plusieurs formes d'un type de matériau à un autre, recuit rapide ou de plusieurs heures. Pour les couches minces de nitrure de silicium, ce procédé est réalisé soit volontairement, soit involontairement de par la suite du process de fabrication. Dans certains travaux portant sur l'implantation de surface, il est souvent effectué un recuit pour relaxer les contraintes en gardant à peu près le même niveau de densité dans les couches superficielles [60].

Le traitement thermique peut libérer l'hydrogène de ses liaisons Si-H et N-H dans la couche de SiN_x (700-1000°C) [61]. Celui-ci peut ensuite diffuser à l'intérieur du substrat et dans les couches internes pour interagir avec les impuretés et les défauts cristallographiques. Donc pour être efficace, l'hydrogène doit diffuser sous forme atomique. Pour certains auteurs lors du recuit thermique, l'hydrogène serait libéré majoritairement sous forme moléculaire (H₂) de surcroît dans le milieu environnant et non dans le substrat [61].

L'autre problème avec ce procédé est qu'il peut impacter les surfaces des matériaux et les interfaces des empilements des échantillons : par exemple certains composants actifs tels que les transistors pHEMT risquent de subir des dégradations irréversibles suite à une exposition à une température très supérieure à la température de fonction. N'oublions pas que les différences entre les CTE réservent aussi de mauvaises surprises aux interfaces des différents matériaux ce qui rend complexe la mise en œuvre d'un tel procédé.

1.6.4.2. L'implantation ionique par faisceau d'ions

L'implantation ionique est un procédé inventé à la fin des années 1940 dans le but modifier les propriétés d'un matériau cible. Elle était initialement développée pour les semi-conducteurs mais au cours des années a été élargie aux métaux et aux polymères.

L'implantation ionique par faisceau d'ions est un procédé d'ingénierie des matériaux qui consiste à modifier les propriétés en insérant des atomes d'un élément à travers la surface d'un échantillon solide par bombardement d'ions d'énergie comprise entre quelques eV et 1 MeV [62]. Cela nécessite un faisceau d'ions : N+, C+, B+, Ti+, W+. Le profil des ions implantés peut être assimilé à une répartition gaussienne (Eq. 1.28).

$$N(x) = \frac{\phi_i}{\Delta R_p (2\pi)^{1/2}} \exp \left[-\frac{1}{2} \left(\frac{x - R_p}{\Delta R_p} \right)^2 \right] \quad (\text{Eq. 1.28})$$

Avec $N(x)$: la fonction de répartition des ions par cm^3
 x : la profondeur
 ϕ_i : la dose d'implantation
 R_p : la profondeur moyenne d'implantation
 ΔR_p : l'écart type de la distribution de concentration

Sachant que la profondeur d'implantation est fonction de l'énergie des ions incidents à la surface du matériau, plus l'énergie d'implantation est élevée, plus la profondeur est élevée. En dérivant la fonction $N(x)$, nous obtenons le pic du maximum de concentration qui se trouve au milieu de la profondeur d'implantation.

Très souvent les spécialistes de l'implantation ionique utilisent le simulateur Monte-Carlo (SRIM) pour estimer le profil d'implantation avec en ordonnée la concentration et en abscisse la profondeur.

Dans le cas des couches minces en nitrure de silicium, l'implantation des ions N^+ est utilisée pour rendre les couches beaucoup plus compressives ou pour les densifier en azote.

1.6.4.3. L'implantation ionique par traitement plasma

Encore appelé Plasma Immersion Ion Implantation (PIII), le traitement plasma est une alternative de l'implantation ionique qui ne nécessite pas de source d'ions. Un mélange gazeux (plasma) est injecté dans l'enceinte de traitement puis ionisé par une onde haute fréquence. En appliquant une haute tension entre la cathode est la pièce à implanter (reliée à l'anode), les ions du plasma vont alors s'implanter de manière uniforme sur toute la surface de l'échantillon. Pour ce type de traitement chimique, le profil de distribution des ions est triangulaire c'est-à-dire maximale en surface et décroissant linéairement jusqu'à la profondeur de traitement.

Dans ses travaux, Raymond [53] a effectué un traitement plasma sur des couches de SiNx déposées sur Si par PECVD dans le but de montrer l'évolution de la contrainte en fonction du temps de traitement. Ces travaux ont fait ressortir la conclusion que les couches contraintes sont beaucoup plus denses avec une faible concentration en hydrogène ce qui réduit ainsi considérablement la porosité de la couche.

En résumé, les traitements superficiels sont des moyens « post-dépôt » qui procurent d'excellents apports à la qualité de la passivation (densité, contrainte résiduelle...) en surface et en volume avec une contrepartie de modification (légère ou importante) des performances. Pour les couches minces en nitrure de silicium, la combinaison d'une mise en température et d'une implantation par exemple, permet de faire sortir l'hydrogène des couches et l'implantation in-situ réalisée crée ainsi une densification de la couche. Notons que le profil de la température utilisée a aussi son impact sur le traitement. Si la quantité d'hydrogène libérée augmente avec la température, l'efficacité de la passivation en volume n'est pas tout à fait assurée. De plus l'implantation d'un élément dans un autre est variable d'un matériau à un autre. C'est pour cela qu'il convient aux utilisateurs de trouver une température optimale et une durée de traitement que ce soit en recuit ou en implantation ionique.

1.7. Conclusion

Les composants essentiels qui sont embarqués dans les équipements de la charge utile des satellites de télécommunications sont généralement les puces microélectroniques du type « microondes » avec des fonctionnalités spécifiques et une méthodologie de qualification propre.

Dans ce chapitre, nous avons présenté d'une part le contexte de fiabilité dans le spatial et plus précisément celui des composants MMIC. Nous avons ensuite exploré les aspects de leur qualification pour le spatial en mettant un accent particulier sur l'un des essais de vieillissement notamment la chaleur humide et les normes qui y sont associées. Partant de la physique des semi-conducteurs et des origines des contraintes internes dans les couches minces, nous avons abordé les aspects de leur modélisation et de méthodes de détermination de ces contraintes disponibles dans la littérature.

D'autre part, les formes d'endommagement et de défaillance des technologies MMIC ont été présentées puis discutées. Nous pouvons noter des dégradations diverses telles des fissurations, de la corrosion et de la délamination, dues à l'agressivité de milieu environnant et à la polarisation appliquée sur les transistors. Enfin nous avons discuté le fait que plusieurs paramètres de dépôt influent sur l'état mécanique des couches minces et sur les performances des composants.

Enfin, la littérature nous a montré que les couches de SiNx PECVD ne sont pas d'excellentes passivations et ne sont pas souvent stœchiométriques. Cela s'explique par leur forte concentration en hydrogène et explique leur faible robustesse dans des environnements agressifs tels l'humidité [49].

Puisqu'il est évident que la qualité de la densité et la composition en hydrogène [49] de la couche mince de passivation SiNx joue sur sa résistance à la corrosion, les techniques de dépôt se tournent plus vers cet objectif tout en évitant de stresser fortement les composants. Dans le prochain chapitre, nous aurons à présenter la problématique de nos travaux portant sur la mise en place d'une expérimentation originale permettant de faire varier les contraintes internes dans les couches minces tout en restant dans une configuration de qualification spatiale.

Chapitre 2 : Modélisation de l'état de contrainte et mise en place du test d'évaluation de fiabilité

Chapitre 2 : Modélisation de l'état de contrainte et mise en place du test d'évaluation de fiabilité	61
2.2. Présentation des composants de cette étude et de leurs structures de test	66
2.2.1. Description technologique et observations.....	66
2.2.2. Le PCB : « Printed Circuit Board » et la semelle de test.....	70
2.3. Mise en œuvre des essais de vieillissement accéléré « enrichis ».....	72
2.3.1. Cahier des charges lié aux tests environnementaux.....	72
2.3.2. Mode de chargement.....	72
2.3.3. Choix des matériaux et des épaisseurs	74
2.3.4. Interconnexions du PCB.....	76
2.3.5. Optimisation du procédé de montage des véhicules de test.....	77
2.4. Mise sous contrainte mécanique de puces unitaires par flambage	78
2.4.1. Description du banc de test pour calibration de la contrainte mécanique.....	78
2.4.2. Simulation numérique de la contrainte appliquée et validation du banc de test	79
2.4.3. Mesures électriques de calibration	84
2.5. Contraintes induites par la mise en température au cours du test THB85/85	90
2.5.1. Modélisation thermomécanique.....	90
2.5.2. Résultats et discussions	92
2.5.3. Corrélation avec les endommagements locaux après vieillissement.....	94
2.6. Autres sources de contraintes	96
2.6.1. Contraintes induites par la mise en œuvre des véhicules de test.....	96
2.6.2. Contraintes induites par l'encapsulation plastique	97
2.6.3. Bilan des niveaux de contrainte interne dans le SiNx	100
2.7. Conclusion	103

Dans le chapitre précédent, nous avons présenté le contexte de la fiabilité des MMIC GaAs pour les applications spatiales. Nous avons décrit les tests de vieillissement qui sont effectués dans leur procédure d'évaluation et les dégradations identifiables sur ces composants du point de vue perte de performance et endommagements locaux. L'objectif de ce deuxième chapitre est d'annoncer la problématique du sujet de thèse, de présenter les composants qui sont étudiés dans ces travaux, et de décrire ensuite la mise en œuvre d'un test de fiabilité « original » avant de terminer par la modélisation de l'état de contrainte des couches des composants concernés dans diverses configurations.

La première partie de ce chapitre présente la problématique de ces travaux et montre l'intérêt de maîtriser les contraintes internes dans les couches minces pour faire évoluer leur fiabilité.

La deuxième partie du chapitre est consacrée à la présentation des composants de cette étude qui sont essentiellement des composants micro-ondes à pHEMT. Nous discuterons aussi de la préparation du véhicule de test et des éléments dont ces véhicules de test (VT) sont constitués.

Dans la troisième partie, il est question de présenter la mise en œuvre d'un test de vieillissement « enrichi » par la mise en contrainte mécanique des puces sur les semelles de test qui ont été modifiées spécialement pour ces expérimentations. Cela implique la validation du dispositif développé et de la procédure de test, qui nécessite une calibration.

Enfin dans une dernière partie, nous présenterons les résultats de modélisation de l'état de contrainte induite dans les couches principales du composant pour différents cas : par la fabrication des VT (collage à 145°C) et après encapsulation plastique.

2.1. Problématique

Souvent considérées par le grand public comme des sciences lointaines l'une de l'autre, la mécanique des structures et la microélectronique sont en réalité très proches du point de vue du comportement des matériaux. En mécanique des solides ou des structures, les pièces sont obtenues par des moyens de mise en forme pour pièces de volume tels que la fonderie ou le formage mais en microélectronique, comme indiqué dans la partie 1.6 du premier chapitre de ce manuscrit, les couches sont le plus souvent obtenues par des procédés de dépôt tels que la pulvérisation ou l'évaporation.

Comme discuté à la fin du chapitre précédent, il existe plusieurs façons de mettre en contrainte les couches : soit de façon directe (variation des paramètres process, traitement surfacique post-dépôt...) ou de façon indirecte (solicitation mécanique). Les liens entre la densité, la contrainte et la stœchiométrie de la couche, présentés dans le premier chapitre, prouvent qu'une couche en compression retardera la diffusion, depuis la surface, d'espèces fragilisantes aux différentes interfaces des puces microélectroniques. La limite est qu'une couche trop fortement contrainte peut délaminer [63].

Nous sommes arrivés à la conclusion que les défaillances de composants micro-ondes en environnements sévères ont le même comportement en matière d'endommagement des matériaux aux niveaux des surfaces et des interfaces des couches. Toute perte de performance doit être reliée à un endommagement que ce soit sous forme de délamination, de cloquage ou de fissuration.

L'endommagement peut avoir plusieurs origines : thermomécanique, hygro-mécanique ou électrique. En effet le changement de température couplé aux différences de CTE (Coefficient of Thermal Expansion) entre les matériaux du multicouche donnent lieu à des contraintes thermomécaniques qui peuvent entraîner des endommagements. Les contraintes hygro-mécaniques, quant à elles, peuvent apparaître lorsque le MMIC est reporté sur un substrat sensible à l'humidité tel qu'un PCB. Le stress électrique entre les électrodes des composants modifie des potentiels électrochimiques entre des métaux de ses électrodes, ce qui engendre ou accélère des phénomènes de migration électrochimique.

Les modes d'endommagement des couches minces de passivation sur un substrat peuvent être de deux formes. La dégradation peut débuter par :

- une fissure d'ordre mécanique ou thermomécanique et endommagement (*figure 2.1*),
- la diffusion d'eau, suivi d'un gonflement puis la fissuration (*figure 2.2*).

La défaillance débute soit par une microfissuration, soit par une perte d'adhésion (*figure 2.1*) : les changements de conditions (mise en température par exemple, gonflement du PCB par la prise d'humidité) mettent les empilements de la puce dans un état de contrainte interne intense (*figure 2.1a* et *b*) ; cet état crée avec le vieillissement des ruptures à certains endroits de la passivation qui sont des passages préférentiels pour l'humidité (*figure 2.1c*) ; les éléments fragilisants de cette humidité s'attaquent à la surface du composant en créant de l'oxydation qui fait gonfler et endommage les empilements (*figure 2.1d*).

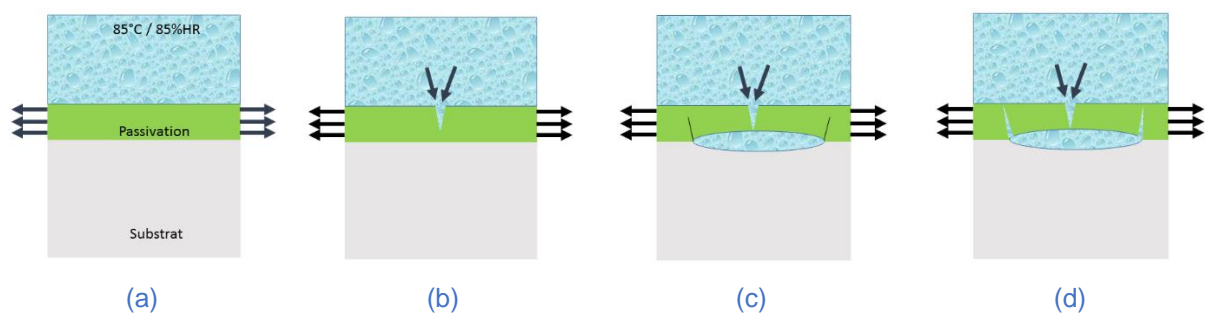


Figure 2.1 : Mécanisme d'endommagement possible par fissuration

Ces pertes de performances électriques peuvent aussi être dues, dans des conditions sévères comme la chaleur humide, à l'intrusion d'espèces fragilisantes par diffusion à travers les couches, éventuellement accélérée par leur endommagement. Sur la *figure 2.2*, nous illustrons le mécanisme d'endommagement par diffusion d'humidité.

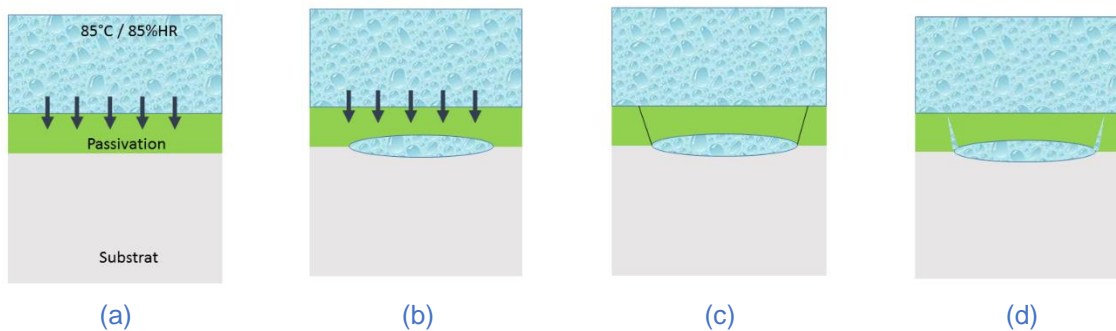


Figure 2.2 : Mécanisme d'endommagement possible par diffusion

Comment retarder les fissures dans les matériaux ? Comment lutter contre leur corrosion dans des environnements humides ?

En mécanique des structures, pour retarder une fissure, il faut premièrement connaître les phénomènes physiques responsables, ensuite changer l'état de contrainte, localement ou globalement. Dans le cas des matériaux structuraux, les contraintes de traction accélèrent la propagation des fissures et les contraintes de compression les retardent.

Les technologies de ces travaux étant des composants microélectroniques avec des couches de passivation en nitrure de silicium (protection contre les effets de l'environnement), nous allons donc nous focaliser sur cette dernière en la mettant en contrainte.

En effet, des travaux sur des nitrures (TiN) sur les pièces de structures montrent de bons résultats d'une contrainte de compression en matière de résistance à la corrosion [64]. Mais la littérature montre peu de travaux en microélectronique sur cette thématique. Néanmoins nous identifions dans les travaux de Huang et al. [65] l'apport des contraintes résiduelles compressives dans les couches minces de SiNx dans l'amélioration de l'adhésion et aussi la fermeture des porosités internes. Elles ont ainsi pour autre avantage d'éviter des ruptures brutales et arrêtent la propagation des fissures.

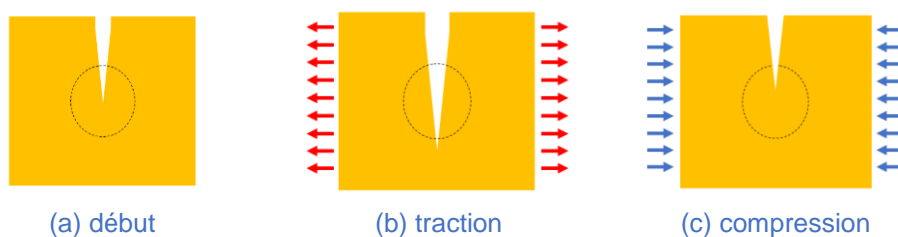


Figure 2.3 : Illustration de l'apport des contraintes dans le retardement des fissures dans un matériau

Dans cette thèse, l'objectif est d'aller au-delà de l'aspect standard des tests de fiabilité en jouant sur l'état de contrainte mécanique résiduelle ou sur la qualité des couches constitutives des technologies. Pour cela nous avons pensé à deux solutions différentes mais complémentaires dans l'analyse : premièrement une méthode dite « indirecte » à l'aide d'un système de mise en flexion et une autre méthode de façon directe en traitant préalablement la surface des puces par bombardement ionique.

La méthode indirecte consiste à mettre en place un banc expérimental pour bien maîtriser la contrainte mécanique appliquée aux couches minces. Pour nous adapter aux nécessités de l'enceinte climatique et de la caractérisation électrique, nous avons simplifié en appliquant une sollicitation par

flambement. C'est une première étape de cette étude dont les conclusions permettront de facilement migrer vers des technologies de packaging plus évoluées dans les équipements hyperfréquences.

La seconde façon dite « directe » a pour objectif d'effectuer préalablement des traitements de surface (implantation d'ions azote) sur les composants dans différentes conditions pour apporter de la contrainte compressive à la surface. Ensuite ces composants traités seront vieillis dans une enceinte climatique avec les mêmes conditions qu'en « indirect » afin d'élucider leur impact sur la fiabilité des composants.

La particularité de tels essais est que nous chargeons mécaniquement les semi-conducteurs dont les caractéristiques sont modifiées par la piezorésistivité. Cet effet sera aussi pris en compte dans l'analyse des résultats.

Dans la partie qui va suivre, nous présenterons les MMIC de cette étude, ensuite le dispositif de mise en contrainte mécanique mis en place pour la méthode « indirecte ». La méthode « directe » sera présentée au chapitre 4.

2.2. Présentation des composants de cette étude et de leurs structures de test

Dans cette partie, nous présentons l'ensemble des véhicules de test standards ainsi que les détails technologiques des MMIC de cette étude. Nous distinguerons essentiellement deux fondeurs (fondeur A et fondeur B) qui ont différents procédés de fabrication et de dépôt.

2.2.1. Description technologique et observations

Les composants de ces travaux sont essentiellement destinés à des applications spatiales de type télécommunication. Il s'agit de composants de la même technologie en arséniure de gallium (GaAs) provenant de différents fondeurs avec des fonctions similaires. L'une est du type LLA (Low Level Amplifier / Amplificateur Bas Niveau) et l'autre de type LNA (Low Noise Amplifier / Amplificateur Faible Bruit). Ce sont tous deux des composants à pHEMT avec GaAs. Le MMIC dans son ensemble a des dimensions d'environ 2x3mm². Nous exposerons aussi des coupes FIB des parties actives (transistors) qui nous donnent une idée beaucoup plus précise de l'empilement des couches internes que les quelques éléments fournis par les fondeurs.

2.2.1.1. LLA MMIC du fondeur A

Chez le fondeur A, le choix a porté sur un LLA (*figure 2.4*) du fait de l'ampleur des travaux qui ont déjà été réalisés sur cette filière. Cette technologie est constituée de deux étages d'amplification séparés par une capacité dite « de séparation » au milieu de la puce. Sur chacun des deux étages, nous distinguons des accès DC (V_G pour la grille, V_D pour le drain et GND pour la masse). Ils comportent aussi deux accès RF : un pour l'entrée (IN) et l'autre pour la sortie (OUT).

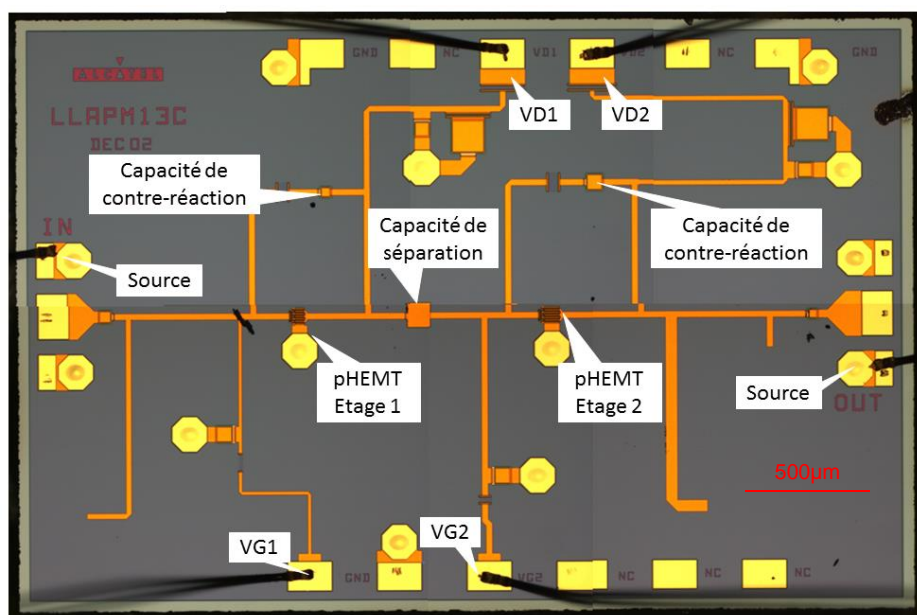


Figure 2.4 : Vue optique d'un MMIC neuf du fondeur A

Etage	Nombre de pHEMT	Longueur de grille	Nombre de doigts	Largeur de grille
Etage 1	1	0,18µm	6	30µm
Etage 2	1	0,18µm	6	50µm

Tableau 2.1 : Géométrie du transistor par étage du MMIC GaAs (fondeur A)

Dans le tableau 2.1, nous résumons les autres détails pour cette technologie LLA qui dispose de deux transistors pHEMT GaAs. La largeur totale de la grille cumulée sur toute la puce est de 480 μ m. La puce comporte en outre 9 capacités MIM SiNx, deux capacités MIM SiNx/SiO₂ et 8 résistances.

La figure 2.5 nous montre des vues au microscope du transistor pHEMT et d'un condensateur (MIM). Nous observons les trois électrodes du transistor avec un via-hole (masse) et les doigts de grille (figure 2.5a).

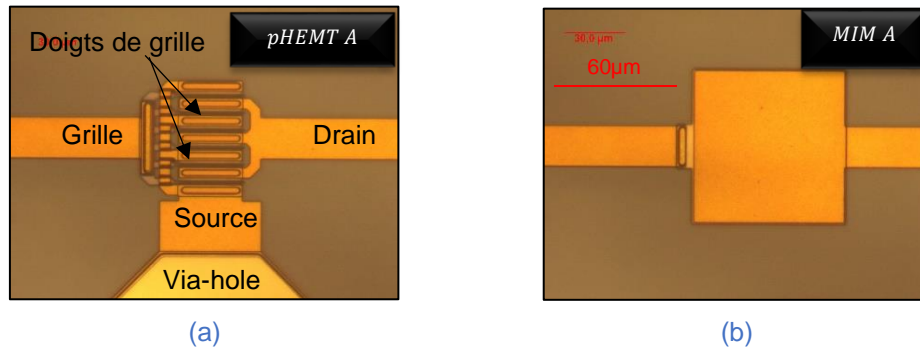


Figure 2.5 : Micrographies optiques (a) du pHEMT GaAs (et1) et (b) de la capacité MIM SiNx du fondeur A

Pour avoir les épaisseurs réelles des couches superficielles, une étude en Microscopie Electronique à Balayage (MEB) a été effectuée sur les composants après des coupes FIB (*Focused Ion Beam*) avec un tilt de 30°. Sur la figure 2.6c, nous pouvons observer un empilement de SiNx/SiO₂/SiNx sur les doigts de grille. Leurs épaisseurs ont été ensuite comparées aux prescriptions du fondeur.

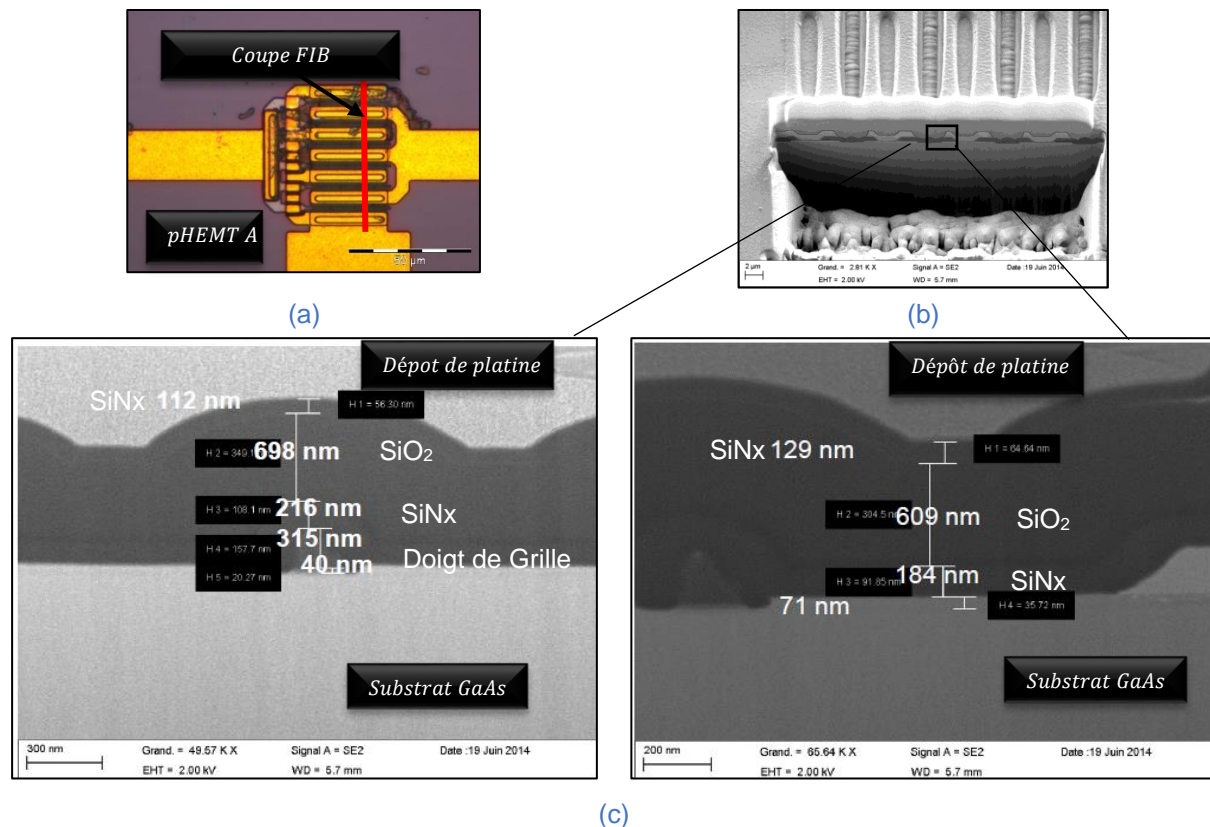


Figure 2.6 : Micrographies (a) optique du pHEMT (b) MEB des doigts de grilles après coupe FIB (c) vues agrandies de l'empilement au niveau de la grille du pHEMT non vieilli (fondeur A).

En considérant l'échelle sur les *figures 2.6*, on peut juste noter d'une part que les épaisseurs déposées ne sont pas exactement celles prévues, d'autre part que les couches sont relativement uniformes en épaisseur sur toute la surface libre du composant. Par exemple pour la couche de passivation en nitrure de silicium SiNx, la fiche produit du « fondeur A » mentionne une épaisseur d'environ 150nm alors que les vues MEB sur coupes FIB montrent des épaisseurs d'environ 112-139 nm ce qui fait un écart à l'épaisseur nominale d'environ 7 à 26%. La couche mince de SiNx interne est nettement plus épaisse puisqu'elle fait entre 184 et 216 nm au lieu de 150 nm, ce qui donne un écart de 22 à 44%. Le dioxyde de silicium (SiO₂), couche intermédiaire entre les deux couches de SiNx, a une épaisseur comprise entre 609 et 698nm au lieu de 800nm attendus, ce qui fait 12 à 23% d'écart.

Ces variations d'épaisseurs de l'ordre de $\pm 25\%$ pour le SiNx, n'empêchent pas de rester dans les spécifications du fondeur en matière de performance. Les couches minces précédemment citées (SiNx, SiO₂...) constituent les couches de protection et d'isolant des composants passifs tels que la capacité MIM sur la *figure 2.5b*. Les parties en couche « dorée » sur les composants (pont à air ou électrodes) sont composées d'un empilement Ti/Pt/Au qui fait environ 1.25 μm d'après le fondeur. L'empilement de la grille est en Ti/Al/Au.

2.2.1.2. LNA MMIC du fondeur B

La technologie du fondeur B est un MMIC de type LNA qui est aussi un amplificateur de faible bruit et qui diffère du précédent par sa fonction et les empilements de couches qu'on y trouve. C'est également une technologie de pHEMT GaAs. La micrographie sur la *figure 2.7* nous donne un aperçu de son design de surface avec les trois transistors et les autres composants (condensateur...) avec les accès RF et DC.

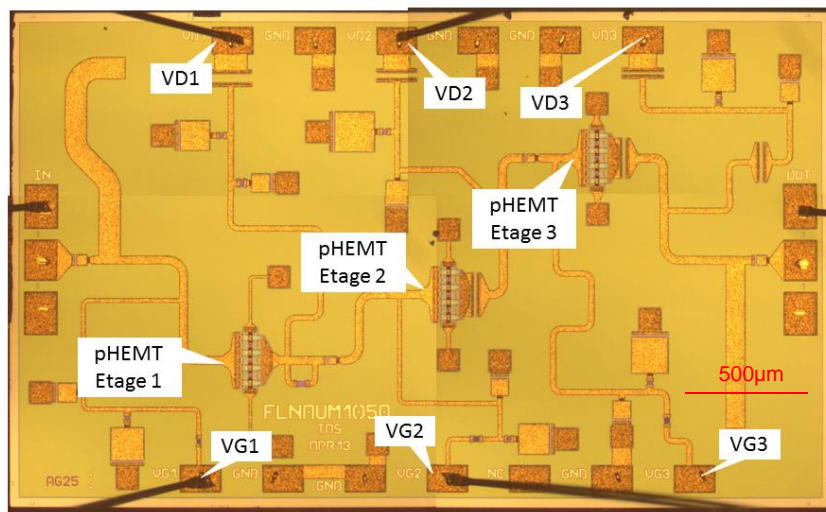


Figure 2.7 : Vue optique d'un MMIC neuf du fondeur B

Etage	Nombre de pHEMT	Longueur de grille	Nombre de doigts	Largeur de grille
Etage 1	1	0,25 μm	8	50 μm
Etage 2	1	0,25 μm	8	50 μm
Etage 3	1	0,25 μm	8	50 μm

Tableau 2.2 : Géométrie du transistor par étage du MMIC GaAs (fondeur B)

Cette technologie dispose de 3 étages, donc trois niveaux d'amplification comportant chacun un pHEMT. Pour ce composant, la largeur cumulée de la grille est de 1200 μm . Sur son circuit électrique, nous distinguons 16 capacités MIM et 14 résistances (8 au TaN et 6 au GaAs). Sur la

figure 2.8a, nous pouvons observer le pHEMT du fondeur B, et la figure 2.8b nous montre un condensateur à côté duquel il y a un plot d'accès à la masse (couleur orangée).

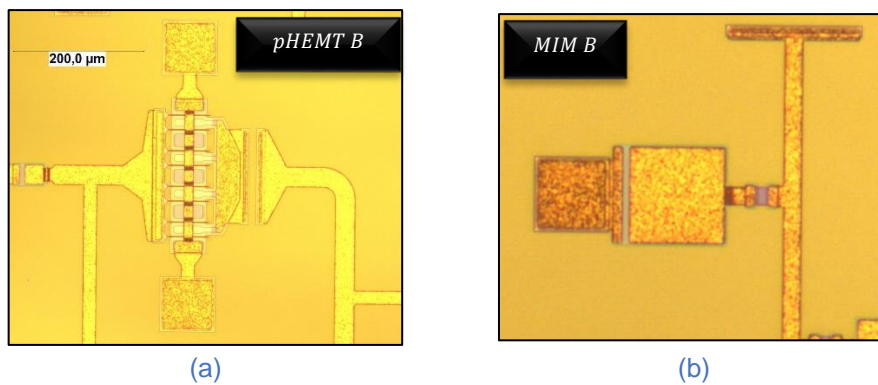


Figure 2.8 : Micrographies optiques (a) du pHEMT GaAs et (b) de la capacité MIM SiNx du fondeur B

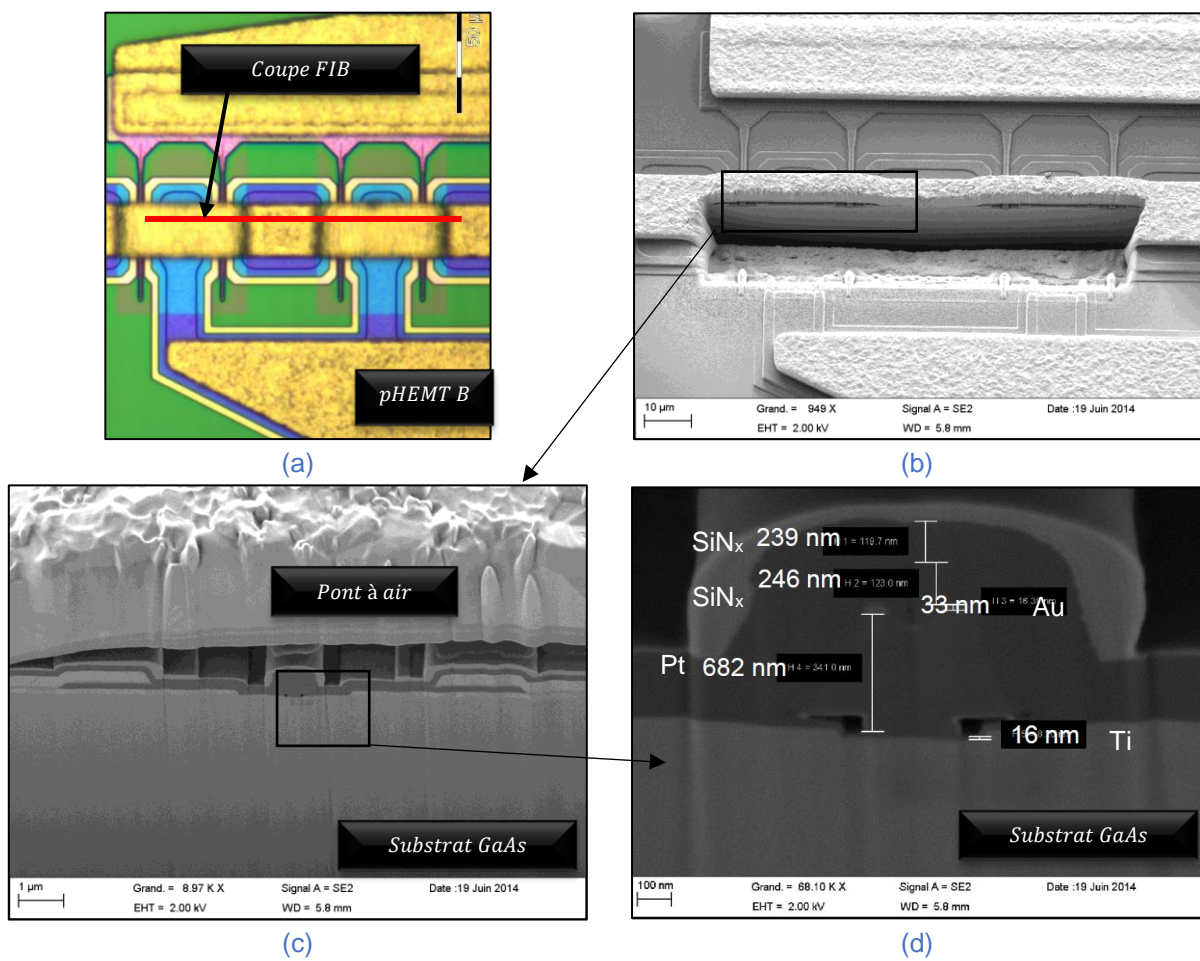


Figure 2.9 : Micrographies (a) optiques du pHEMT (b) et (c) MEB de coupes FIB, (d) vues agrandies de l'empilement au niveau de la grille du pHEMT non vieilli (fondeur B).

Les figures 2.9 montrent les micrographies de coupes FIB sur les doigts de grille. Nous observons l'empilement réel au niveau du transistor pHEMT du fondeur B. Sur la figure 2.9d, nous relevons les épaisseurs des deux couches de SiNx (couche interne et passivation) réellement déposées qui sont respectivement de 246 et 239nm contre 200nm annoncés dans la fiche produit. Entre autres, nous relevons aussi les différentes épaisseurs des couches au niveau des doigts de grille : 16nm pour la couche d'accroche en titane, 682nm pour le métal de grille en platine et enfin

33nm pour la couche d'or de finition. Dans le tableau 2.6, nous comparons les caractéristiques des deux technologies de MMIC GaAs étudiées.

Caractéristiques	LLA-fondeur A	LNA-fondeur B
Dimensions	3x2mm ²	3x1,8mm ²
Transistor	pHEMT 0,18µm	pHEMT 0,25µm
Domaine de fréquence	17,3 à 21,2 GHz	12,75 à 14,8 GHz
Facteur de bruit	< 5dB	< 1,5dB
Consommation DC	< 180mW sous 3V	< 350mW sous 3V
Température de fonctionnement	-20° à 70°C	-

Tableau 2.3 : Comparaison des caractéristiques et des performances des MMIC GaAs étudiés

Pour réaliser les essais en chaleur humide avec le stress électrique (courant ou tension appliquée), il faut disposer de supports qui serviront de relais entre la puce et le système d'alimentation ou de monitoring. Ces supports sont à deux niveaux : le « PCB » ou *circuit imprimé* et ensuite une semelle de test. Chacune des puces des technologies étudiées dans le cadre de ces travaux est reportée sur un PCB qui lui sert de premier support avec un design électrique qui peut être variable suivant les applications visées.

2.2.2. Le PCB : « Printed Circuit Board » et la semelle de test

Le PCB ou encore « circuit imprimé » est le substrat sur lequel le MMIC est reporté. Il existe en différentes épaisseurs, en plusieurs designs et pour différents matériaux suivant l'application visée. Les circuits imprimés utilisés pour les applications micro-ondes sont en polymères renforcés ou non avec des fibres. Il comporte les pistes en cuivre avec une finition nickel-or. Suivant leur design, on peut distinguer des PCB de plusieurs catégories : simple face ou double face (i.e. avec une métallisation en Ni/Au sur la face arrière). Les puces sont reportées par collage suivi d'un câblage par microsoudure grâce à une plaque chauffante à environ 200°C. Sur les PCB, nous trouvons également des éléments passifs tels les capacités de découplage. Dans le cadre de ces travaux, nous avons nous-mêmes élaboré notre propre design afin de répondre aux exigences de la problématique posée. Le design du PCB adopté sera présenté dans la section II ; sur la *figure 2.10*, nous avons la photo d'un exemple de PCB utilisé pour les tests de vieillissement en chaleur humide avec les capacités de découplage.

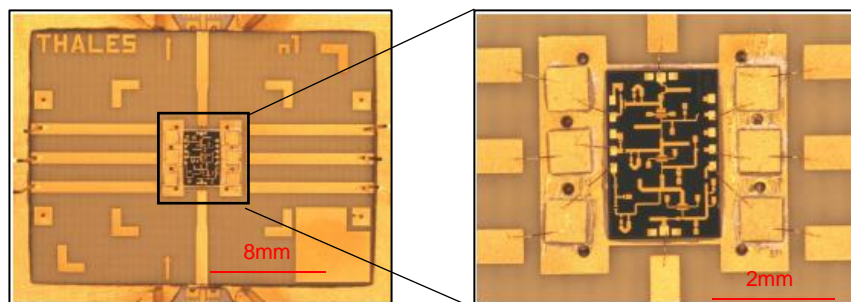


Figure 2.10 : Exemple de PCB « Thales Alenia Space » utilisé comme support de report de MMIC

Mis à part le PCB, il y a également la semelle de test qui est une structure métallique sur laquelle est reporté le PCB. Il comporte les connexions pour le monitoring électrique ou pour la caractérisation de performances (statiques ou RF). Sur la *figure 2.11*, nous avons l'image de la semelle de test standard utilisée pour les tests en chaleur humide avec les puces nues : un capot est

vissé à la structure lors de la mise en œuvre pour protéger les composants, il est ensuite enlevé lors des tests de chaleur humide.

Pour les tests avec stress électrique, il y a trois niveaux de découplage sur les semelles de test, en ajoutant des condensateurs dits de « découplage » entre le drain et la source d'une part et entre la grille et la source d'autre part, dans le but de faire des mesures statiques et RF sans souci d'oscillation.

Nous distinguons :

- le premier niveau dont nous avons parlé dans le paragraphe précédent où les capacités sont collées au plus près du MMIC,
- le second niveau avec des capacités à la verticale entre le PCB et les murs de la semelle,
- le troisième niveau entre les traversées des murs de la semelle.

Les valeurs de capacités de ces condensateurs sont comprises entre 100pF et 1μF.

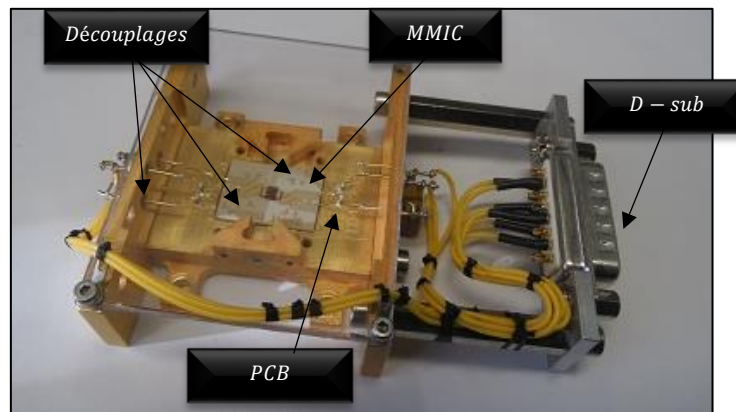


Figure 2.11 : Exemple de semelle de test standard pour les tests environnementaux des composants MMIC

Cette description des technologies et du véhicule de test (VT) permet d'énumérer les différents constituants ou paramètres susceptibles d'impacter l'analyse des résultats après test de vieillissement. Cela montre l'importance accordée à chaque étape de préparation des VT en partant du collage de la puce jusqu'au montage final. Bien que les procédés de montage des VT soient maîtrisés, nous nous rendons compte qu'il faut toujours les optimiser pour ne pas ajouter des contraintes inutiles. En particulier les changements de température par mise en étuve, accumulés, créent des contraintes thermomécaniques qui devraient être prises en compte ou limitées. Une fois le design défini, il suffira de faire le bon choix de matériaux et de conditions pour affiner les analyses : par exemple le choix du matériau du PCB et de la colle de report.

Dans la partie qui suit, nous présentons la mise en place d'un test original qui permettra de mettre les composants sous contrainte mécanique in-situ au cours du vieillissement en chaleur humide.

2.3. Mise en œuvre des essais de vieillissement accéléré « enrichis »

Depuis leur mise en œuvre, les essais de vieillissement accéléré en chaleur humide dits « THB » pour Temperature Humidity Bias ont mis en évidence les actions des facteurs humidité, température et stress électrique. L'objectif principal de ces travaux de thèse est de réaliser des tests de vieillissement avec un paramètre de plus qui est la contrainte mécanique, « contrainte » dans le sens où on verrait l'impact d'une déformation élastique contrôlée sur le vieillissement. Le challenge est donc de mettre en place un simple système de mise en contrainte mais fiable avec le minimum d'encombrement sur la semelle de test standard (*figure 2.11*). Comme mentionné dans la problématique, il faudra mettre en contrainte mécanique la surface des puces ce qui pourrait renforcer ou fragiliser la couche de protection et accélérer ou retarder les pertes de performances.

Pour y arriver, il faut tout d'abord une analyse préliminaire des équipements et moyens mis à notre disposition. Nous pouvons citer : le véhicule de test, les dimensions de l'enceinte climatique, la durée du test et le matériel de test associé. Dans cette section, après avoir présenté les contraintes liées à ce test environnemental, nous présenterons le mode de chargement choisi, ensuite le choix des matériaux et enfin le design du PCB qui a été finalement adopté.

2.3.1. Cahier des charges lié aux tests environnementaux

Les essais de vieillissement en chaleur humide THB dans le cadre des applications spatiales nous imposent des contraintes :

- il convient de rester dans une configuration proche des structures de test standards de la qualification des MMIC : la *figure 2.11* nous montre une photo d'une semelle de test standard. Il nous revient donc de la modifier pour arriver à nos fins,
- tous les matériaux (PCB, colle, câbles électriques etc...) à utiliser pour le véhicule de test doivent être qualifiés pour le spatial et surtout pour les applications RF,
- l'enceinte de vieillissement (étuve de chaleur humide) a des dimensions internes de 600x750x800mm³ ce qui donne environ 400L de volume utile. Il faut donc arriver à faire des essais sur plusieurs véhicules avec différentes configurations pour optimiser au mieux la base de données expérimentales,
- les essais durent généralement jusqu'à 1000 ou 2000h cumulées et souvent sont en plusieurs étapes de 250h avec mesures électriques de reprise pour suivre l'évolution des performances électriques. Ceci impose que chaque matériau qui sera inséré dans l'étuve pour servir de support au test doit supporter les conditions de test (température, humidité et stress électrique).

Il est important de prendre en compte ces contraintes pour ne pas impacter l'analyse des résultats après vieillissement. Avec le retour d'expérience des ingénieurs de fiabilité et de validation de test, nous avons une idée des phénomènes récurrents qu'on peut rencontrer.

Notons qu'à ces contraintes citées, s'ajoutent les conditions de test définies par les normes appliquées : JEDEC pour la chaleur humide [13].

2.3.2. Mode de chargement

Le challenge consiste à mettre en place un dispositif de test qui permet d'appliquer une contrainte mécanique à la couche de passivation en surface des puces. Dans la littérature, ce genre d'expérience n'a jamais été réalisé dans une enceinte de vieillissement sur des composants aussi fragiles. Nous sommes partis dans l'optique d'un essai de mise en contrainte par exemple par un banc de flexion 3 points / 4 points qui aurait été mis dans une enceinte de chaleur humide. Cela semble être idéal pour la précision, mais le côté défavorable est l'encombrement associé à cause des

capteurs, câblage, plots... Comme alternative, nous avons le flambage qui s'avère intéressant pour avoir moins d'encombrement.

Le flambage se définit comme un phénomène d'instabilité de structure. Tous les éléments de structures longs et minces ont un comportement similaire en compression ; quand la charge de compression dans le plan augmente, on atteint une valeur pour laquelle l'élément mince, au lieu de simplement se raccourcir, s'infléchit. Cette valeur critique est appelée « charge de flambement ».

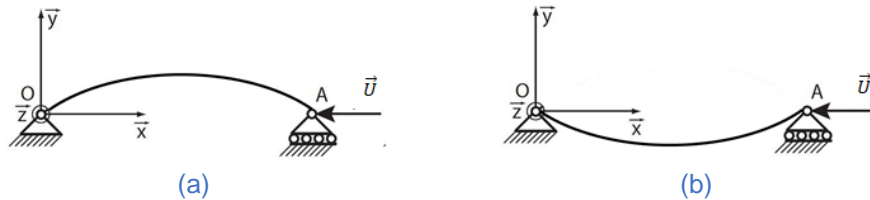


Figure 2.12 : Modes de chargement envisageables avec les formes du PCB
(a) convexe et (b) concave

Avantages de ce mode de chargement :

- chargement semblable à la flexion : la déformée (sinusoïdale) est proche de celle de la flexion 4pts (circulaire) même si le dispositif n'est pas le même.
- chargement simple à réaliser : en ce sens qu'il suffit de deux articulations avec rotule aux extrémités et d'un autre point pour orienter la forme de courbure. Moins d'encombrement.
- pour ce type de déformée comme pour la flexion 4 points, la contrainte appliquée est assez uniforme sur toute la surface.
- contrainte maximale à la surface : le maximum en valeur absolue est à la surface, c'est-à-dire dans la couche ciblée (couche de passivation), ce qui est conforme à notre cahier de charge. Dans la section 2.4.2, nous évaluerons ce gradient de contrainte mécanique dans les couches minces.
- moins de contacts avec le PCB contrairement à la flexion 4 points qui exige quatre appuis en contacts avec le PCB. Le flambage exige seulement deux contacts aux extrémités avec le PCB et non à la surface qui pourrait toucher les lignes conductrices du design.
- avec ce mode de flambage, suivant l'orientation initiale appliquée, un même système peut faire les deux modes de chargement (convexe et concave, c'est-à-dire traction et compression) dans la couche qui nous intéresse.
- possibilité d'effectuer des mesures électriques car sur le PCB, il est possible de relier les lignes de connexion à la semelle de test pour effectuer des mesures par connecteurs.
- faible coût car les pièces nécessaires sont assez simples de fabrication.

Les inconvénients de ce chargement :

- toutes les couches de l'empilement du substrat à la couche en surface sont chargées :
- les contraintes sont moins importantes au bord de la puce. Heureusement pour nos technologies, les composants actifs ciblés ne sont pas au bord mais au milieu de la puce.
- pour un matériau homogène la contrainte appliquée dans ce cas du flambage de même que pour la flexion est une contrainte uni-axiale dans la direction de chargement. Mais à cause de l'effet Poisson, pour un multicouche, il y a généralement une contrainte dans la direction perpendiculaire. L'idéal serait d'avoir une contrainte biaxiale mais ce ne sera pas le cas. Nous devons donc l'évaluer dans notre cas.
- difficulté de faire des mesures sous pointes : la puce étant reportée sur une surface fléchie et « flexible », il est difficile de faire des mesures sous pointes qui demandent une certaine force

de contact. En voulant forcer, nous risquons de changer la déformée et donc la contrainte mécanique appliquée.

2.3.3.Choix des matériaux et des épaisseurs

Une fois les modes de chargement définis, il faut maintenant fixer la nature et les dimensions des matériaux constituant les structures de test (PCB, colle...). Nous avons lancé une première série de caractérisations sur les matériaux mis à disposition, puis effectué des calculs numériques pour optimiser le test.

2.3.3.1. Choix du matériau du PCB

Dans le cadre des essais envisagés, le PCB est la structure qui doit fléchir afin de transmettre sa déformation à la micro-puce. Il est important de s'assurer que celui-ci puisse tenir dans le temps, dans les conditions environnementales du test (température, humidité ...), à un niveau de déformation imposée et qu'il soit qualifiable pour le spatial. Nous avons eu à notre disposition 5 matériaux PCB (voir tableau 2.4) que nous définirons par P1 (RO4003C), P2 (RO4350B), P3 (370HR), P4 (35N) et P5 (Nelco 7000). Le tableau 2.4 résume les propriétés des matériaux.

Propriétés		P1	P2	P3	P4	P5
Module d'Young (GPa) à 22°C		26,9	11,5	23,8	26,6	26,5
Coefficient de Poisson		~0,4	~0,4	0,17	0,16	0,12
Limite de rupture en traction (MPa)		141	175	385	476	-
				246	250	
Limite de rupture en flexion (MPa)		276	255	620	-	-
				530		
Tg (°C)		180	180	180	250	250
CTE (10 ⁻⁶ /°C) Avant Tg	x	11	14	13	16	12
	y	46	50	45	51	-
	z	14	16	14	16	15
Résine		Epoxy	Epoxy	Epoxy	Polyimide	Polyimide

Tableau 2.4 : Propriétés principales thermoélastiques des matériaux des cartes PCB
(x=sens longitudinal ; y=sens transversal ; z=épaisseur)

Pour choisir le matériau idéal, nous avons classé les matériaux tout d'abord par rapport à la nature de la résine en deux groupes : époxy (P1, P2 et P3) ou polyimide (P4 et P5). Parmi les résines époxy, nous avons fait le choix du P3 pour les valeurs élevées des constantes élastiques par rapport à P1 et P2 mais aussi pour ses hautes limites de rupture. En ce qui concerne les polyimides, le choix a porté sur le P4 car sa fiche technique nous a fourni plus d'informations que celle de P5.

L'objectif consiste à faire un choix de matériaux permettant de fléchir facilement sans rompre par un compromis épaisseur et rigidité. Nous avons adopté une plage de -150 à 150°C pour les caractérisations par DMA, qui contient la température de test THB 85/85 (85°C).

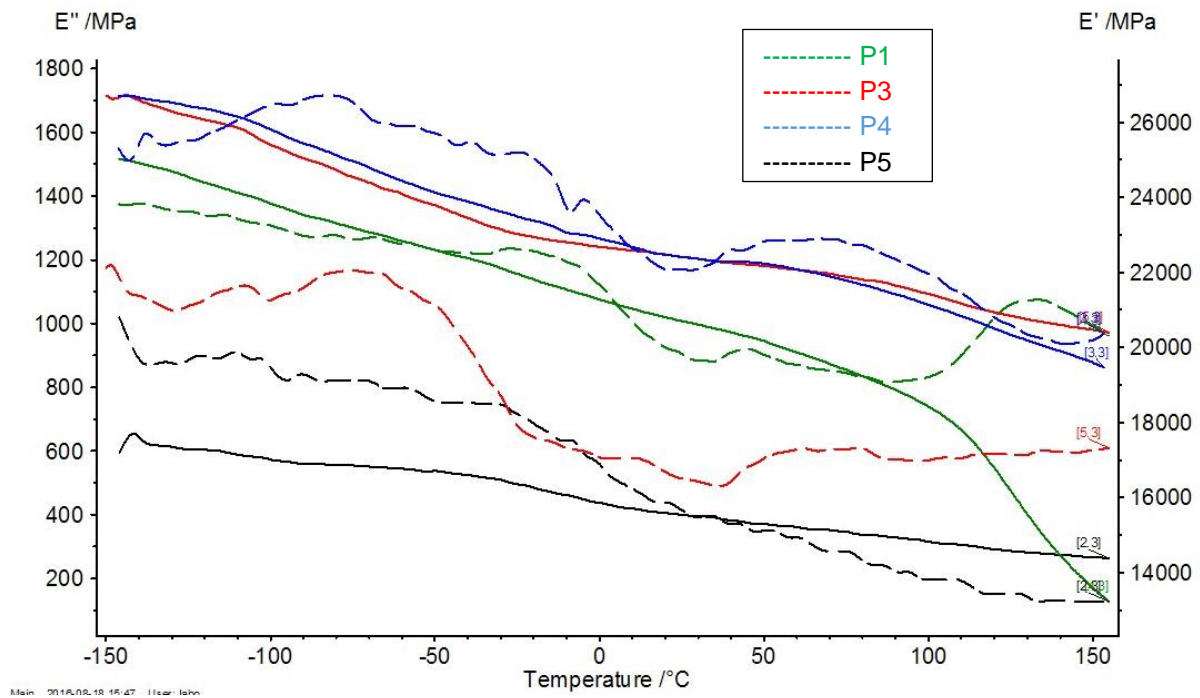


Figure 2.13 : Comparaison des analyses par DMA des matériaux de références P1, P3, P4 et P5. Trait plein : module élastique E' (échelle de droite). Tireté : module de perte E'' (échelle de gauche)

En confrontant les deux matériaux (P3 et P4), nous pouvons remarquer que malgré sa température de transition vitreuse (T_g) assez élevée, la contribution visqueuse du P4 (proportionnelle à E'') est 10 fois plus forte que pour le P3, ce qui serait défavorable pour un essai en température et sous contrainte. Sur la *figure 2.13*, nous avons la comparaison des caractérisations DMA de 4 matériaux parmi les 5 cités P1, P3, P4 et P5. P1 et le P2 provenant d'un même fabricant, nous avons choisi entre les deux celui avec la meilleure rigidité à savoir le P1. Nous pouvons constater que P3 est le seul à avoir une bonne rigidité et un faible module de perte en température. Nous avons donc opté pour P3 qui est une résine époxy chargée d'une trame bidirectionnelle de fibres de verre fabriquée par ISOLA.

Les fournisseurs nous ont proposé des épaisseurs entre 50 μ m et 3,2mm sachant que les épaisseurs de 300 ou 400 μ m sont adaptées pour les travaux d'évaluation de fiabilité. Des essais de flexion 3 points et 4 points ont été réalisés sur les deux épaisseurs et il en est ressorti que celle de 400 μ m nous offre des contraintes beaucoup plus importantes pour le même déplacement (flèche). Par exemple, pour la flexion 3 points, la contrainte maximale décrite par l'équation *Eq. 2.1* nous montre que la contrainte σ_{max} évolue linéairement avec l'épaisseur e de l'éprouvette de module d'Young E . L et l sont les longueurs entre les plots extérieurs et intérieurs. Pour la flexion 4 points, nous avons aussi effectué des calculs préliminaires qui nous ont montré l'importance du choix de la bonne épaisseur car il faut un bon ratio module/épaisseur pour prétendre à une rigidité idéale.

$$\sigma_{max} = \frac{12E.f.e}{2L^2 + 2L.l + l^2} \quad (Eq. 2.1)$$

2.3.3.2. Choix de la colle

Pour les applications visées, on utilise souvent des colles conductrices à charges d'argent pour reporter la puce sur le PCB. Pour des raisons de compatibilité et de retour d'expérience, nous avons donc orienté nos choix de colle vers une colle conductrice dans le cadre de ces travaux. Idéalement ce sont des colles qui sont dites « qualifiées pour la spatial » suite à des essais physico-

chimiques et qui sont utilisables pour le vieillissement en chaleur humide. Nous avons eu le choix entre deux colles que nous nommons C1 et C2.

La seule contrainte pour la colle est qu'elle doit arriver à transmettre les efforts de flexion du PCB à la puce, dans les conditions de l'essai (85°C). Nous avons donc effectué des caractérisations de nano-indentation sur les éprouvettes de colles au Laboratoire d'Expertise du CNES.

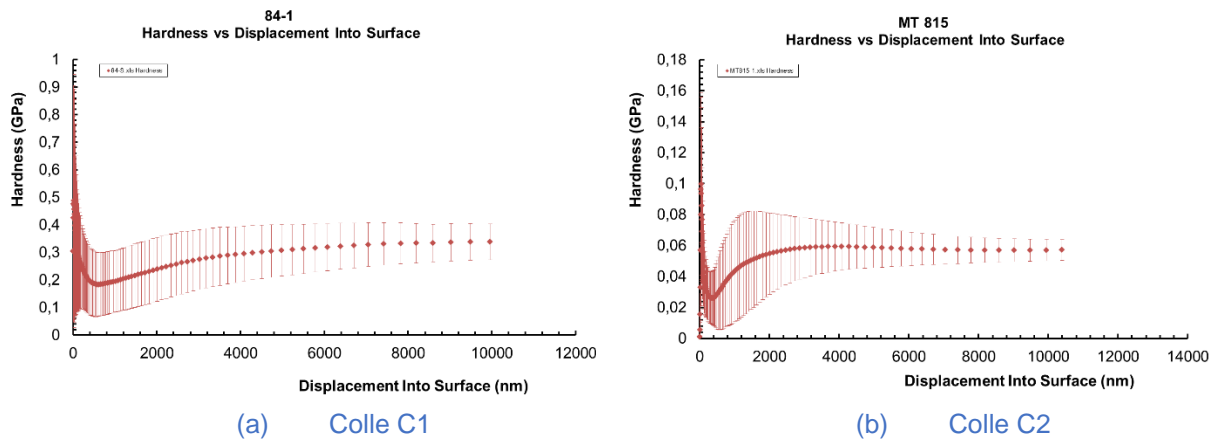


Figure 2.14 : Dureté des colles à charge d'argent mises à disposition par nano-indentation

Comme les résultats le montrent sur la *figure 2.14*, les duretés Berkovitch des colles C1 et C2, sont respectivement de 0,34GPa et 0,06GPa. Pour reporter les puces sur le PCB, il est donc convenable d'utiliser la colle C1 ; la colle C2 peut être utilisée pour des collages qui ne seront pas sollicités mécaniquement comme les capacités de découplage. Cette caractérisation nous a permis aussi d'obtenir des modules d'Young qui sont respectivement de 7,4GPa et 3,8GPa. Ces valeurs serviront comme données d'entrée pour les modèles numériques dans les prochaines parties de ce chapitre.

L'épaisseur de la colle de report du MMIC a également été choisie en fonction des retours d'expériences des études internes à Thales Alenia Space montrant que l'épaisseur de colle appliquée pour les modèles de vol est entre 5 et 10µm. Ceci est un point d'importance car des calculs numériques portant sur l'influence de la variabilité de l'épaisseur de la colle montrent que plus cette colle est fine, mieux les efforts sont transmis à la puce et plus elle est sollicitée. Donc en prenant en compte la limite élastique généralement faible des colles, nous ne pouvons que partir sur une épaisseur d'au plus 10µm.

2.3.4. Interconnexions du PCB

Le circuit intégré utilisé dans le cadre de ces travaux de thèse a été réalisé pour être le plus simple possible, avec la possibilité d'être fléchi avec un effort modéré. Nous sommes partis de la géométrie de la semelle de test.

Généralement, le PCB pour puces MMIC dispose d'un accès en face arrière pour l'électrode de masse. Cette reprise par l'arrière de la puce se fait via une plage en cuivre avec finition Ni/Au. Dans notre cas, nous n'allons pas faire de report par la face arrière.

Pour chaque étage des puces MMIC, nous aurons besoin de 3 électrodes (la masse, le drain et la grille) pour alimenter les transistors. Au niveau du fondeur A (à deux étages), nous alimenterons les deux étages mais pour la technologie du fondeur B, nous n'alimenterons que les étages 1 et 2 à cause de la configuration des semelles de test. Le motif du PCB est montré (*figure 2.15*).

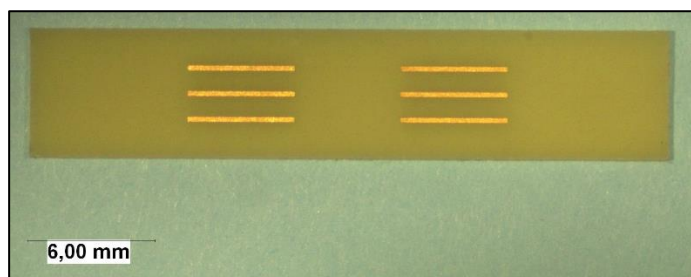


Figure 2.15 : Photographie du circuit imprimé adopté pour les essais de chaleur humide

Sur le design électrique, nous disposons de six lignes de connexion pour l'accès aux électrodes. Les lignes sont à base de cuivre d'environ $17,5\mu\text{m}$ d'épaisseur avec une finition Ni/Au. Elles font 5mm en longueur avec une largeur de $250\mu\text{m}$ et séparées de 1mm.

2.3.5.Optimisation du procédé de montage des véhicules de test

Au vu de toutes les conditions définies dans cette sous-section 2.3 pour la mise en place du test, il va de soi que nous devons définir un protocole de préparation de nos véhicules de test pour ne pas altérer l'analyse des résultats qui se fera après vieillissement. Voici la procédure de mise en place des VT appliquée dans le cadre de ces travaux de thèse :

- préparation en amont de la structure de test : les semelles de test avec tous les câblages associés sont réalisées avec les soudures des capacités de découplage ; les rubans de connexion obtenus par « parallel gap welding » sont aussi collés sur les capacités de découplage de second niveau avec la colle C2;
- préparation du PCB avec puce : la puce est premièrement collée sur le PCB avec la colle C1 ; puis les câblages de fil or par « wirebonding » sont réalisés de la puce vers les lignes de connexion du PCB.
- assemblage du PCB sur la semelle de test : le PCB est alors monté sur la semelle de test par collage ou disposé entre les appuis. (cf section 2.4.1)
- calibration et préparation des VT: la contrainte est appliquée en assurant le mouvement de flambage au PCB ; les autres détails seront donnés dans la partie qui suit.
- passage au test : le VT peut donc passer dans l'enceinte de vieillissement.

En résumé cette optimisation permettra d'éviter un maximum de passages en étuve au stade de la préparation. Cependant, dans cette configuration, nous ne pouvons pas éviter le passage en étuve de polymérisation de la colle (125°C sur 1h30) et du chauffage de la plaquette pour la réalisation des câblages du MMIC vers le PCB (200°C sur 1-2 min).

A présent que nous avons assez d'éléments sur la mise en place du test THB- σ , nous allons présenter le système de calibration de la contrainte mécanique ainsi que les résultats obtenus.

2.4. Mise sous contrainte mécanique de puces unitaires par flambage

Cette section est une adaptation d'un article publié dans le journal « *Microelectronics Reliability* » [66].

La maîtrise de la contrainte interne des couches minces est un facteur essentiel pour les acteurs de la microélectronique. L'objectif de cette section est de présenter la faisabilité d'une campagne de test de vieillissement avec mise en contrainte mécanique des puces. Le banc de mise en contrainte mécanique a été adapté aux formes des structures de test (*figure 2.11*) utilisées pour le vieillissement en chaleur humide chez Thales Alenia Space.

Le banc de test a été validé par deux méthodes complémentaires : premièrement par la mesure de la courbure des puces sur les PCB, et ensuite par l'exploitation des variations de courant de drain I_D des transistors pHEMT qui sont dues aux effets piezorésistifs dans les semi-conducteurs. Pour cette étude, nous avons fait le choix de deux orientations de la puce (0 et 90° par rapport au sens longitudinal de la lamelle).

2.4.1. Description du banc de test pour calibration de la contrainte mécanique

Dans la partie précédente, nous avons décrit le mode de chargement choisi pour la flexion des PCB et dans cette section, nous présentons la façon dont cela a été réalisé sur les semelles de test.

Le système de flambage sur la *figure 2.16* est composé de deux supports en aluminium mis en position verticale entre lesquels le PCB est disposé. Ensuite les connexions électriques sont réalisées par « parallel gap » à l'aide de ruban en or. Parmi les deux supports, l'un est fixe et l'autre mobile au travers d'une petite glissière suivant la direction de chargement (Ox). Le mouvement du support mobile est assuré grâce à une vis micrométrique avec une précision de $\pm 10\mu\text{m}$. La contrainte uniaxiale appliquée à la puce résulte du flambage du PCB poussé par les deux appuis. Cette contrainte est transmise à la puce microélectronique par l'intermédiaire de la colle de report. Une légère poussée initiale dans la direction (Oy) est appliquée au PCB, nécessaire pour choisir une forme concave ou convexe de l'échantillon (*figure 2.12*).

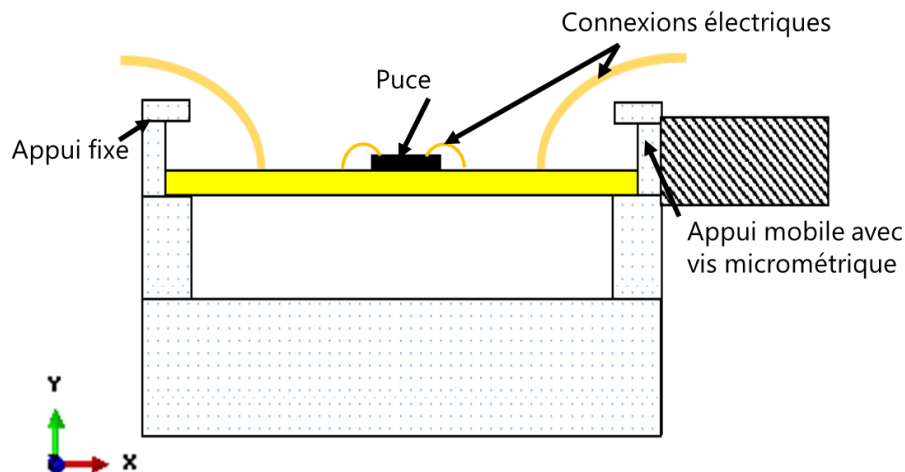


Figure 2.16 : Vue schématique du dispositif de mise en contrainte mécanique

Les capacités de découplage sont collées verticalement au-dessus des appuis et ne seront donc pas sollicitées. Suite à de premières mesures de paramètres statiques qui ont abouti sans oscillations, nous nous sommes rendu compte que nous n'avons pas besoin de faire du découplage de premier ordre, c'est-à-dire sur le PCB même, pour les technologies MMIC étudiées.

Lors de la campagne de calibration de l'effet piezoresistif, la méthodologie suivante a été adoptée :

- déterminer le déplacement critique de rupture du PCB,
- déterminer le seuil critique de rupture de la puce avec un coefficient de sécurité de 2,
- charger par des pas de déplacement de 100 μ m en traction jusqu'au seuil limite puis décharger ensuite charger en compression et enfin décharger tout en faisant des mesures statiques à chaque pas,
- faire de même pour les orientations de doigts de grille à 0° et à 90°,
- faire de même pour les deux technologies de micro-ondes à disposition (fondeurs A et B).

Quelques-uns des échantillons sont mesurés au profilomètre optique avant test et dans leur état fléchi pour obtenir la courbure réelle de la puce et la comparer aux résultats de simulations numériques.

En ce qui concerne la caractérisation électrique, pour la campagne de calibration, les mesures par connecteurs sont privilégiées aux mesures sous pointes.

2.4.2. Simulation numérique de la contrainte appliquée et validation du banc de test

Afin d'estimer les contraintes réellement appliquées aux multicouches, nous avons mis en place des modèles numériques multicouches basés sur la méthode des éléments finis. Des mesures de courbure de puces ont permis de valider en partie nos modèles.

Nous appliquons les modèles numériques aux deux technologies car elles ont les mêmes dimensions sauf les positionnements des transistors sur le design (*figures 2.4 et 2.7*) : chez le fondeur A, les transistors sont bien symétriques l'un par rapport à l'autre et aussi par rapport au milieu de la puce. Par contre avec le fondeur B, l'un des transistors caractérisés est légèrement décalé par rapport à l'autre. Nous ne montrerons dans la suite les résultats que pour le fondeur A, sachant que la démarche est la même que pour B.

2.4.2.1. Modèle numérique et conditions aux limites

Pour parvenir à nos fins, nous avons mis en place un modèle numérique 3D avec le logiciel de simulation Abaqus CAE © car les modèles analytiques standards de la littérature ne sont pas assez évolués pour évaluer ce cas de flambage multicouche complexe. Le modèle représentatif est composé du PCB, de la colle et de la puce.

La *figure 2.17* représente la puce avec un empilement bicouche : SiNx de 150nm sur un substrat en GaAs de 100 μ m. La puce est reportée sur le PCB avec une colle sur une même surface (2x3mm²) et avec une épaisseur de 10 μ m.

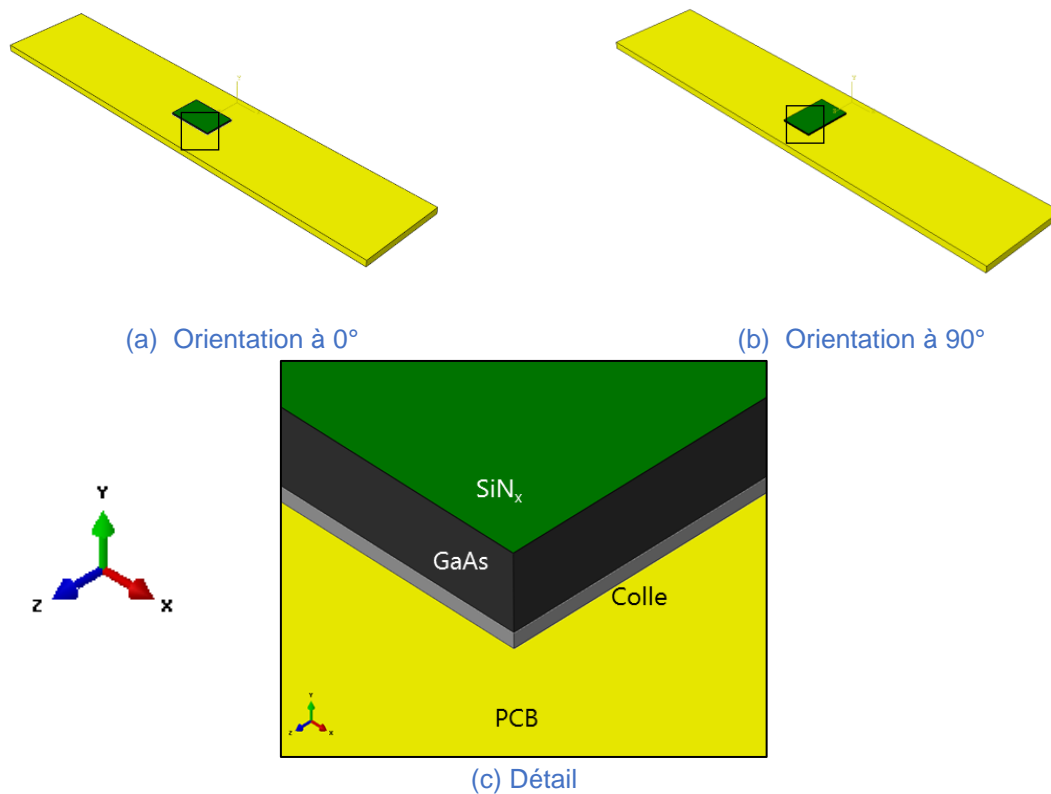


Figure 2.17 : Modèle numérique 3D de la puce reportée sur PCB sous Abaqus CAE ®

Les épaisseurs et les données matériaux utilisées pour les simulations sont résumées dans le tableau 2.5 : elles proviennent pour la plupart de la bibliographie [44] mais aussi de précédentes caractérisations matériaux effectuées (DMA, nano-indentation...).

	Module d'Young (GPa)	Coefficient de Poisson	Epaisseur (μm)
PCB	23,8	0,17	400
Colle	7,9	0,3	10
GaAs	85,5	0,31	100
SiNx	150	0,3	0,15

Tableau 2.5 : Epaisseurs et propriétés élastiques : données matériaux utilisées dans la simulation [44]

La simulation est réalisée avec le logiciel de simulation Abaqus Standard ®. Le maillage adopté est du type structuré avec des éléments linéaires. Le contact entre les différentes couches est supposé parfait. Sur le modèle, nous fixons le déplacement en (Ox) d'un côté du PCB et sur l'autre, nous appliquons un déplacement progressif. Seules les contraintes mécaniques appliquées sont représentées dans les résultats : la contrainte initiale, inconnue, issue des procédés de fabrication de la puce et du montage sur la semelle de test, n'y est pas ajoutée.

2.4.2.2. Résultats de simulation

Cette sous-section expose les résultats de simulation numérique du flambage de l'échantillon (PCB+colle+MMIC).

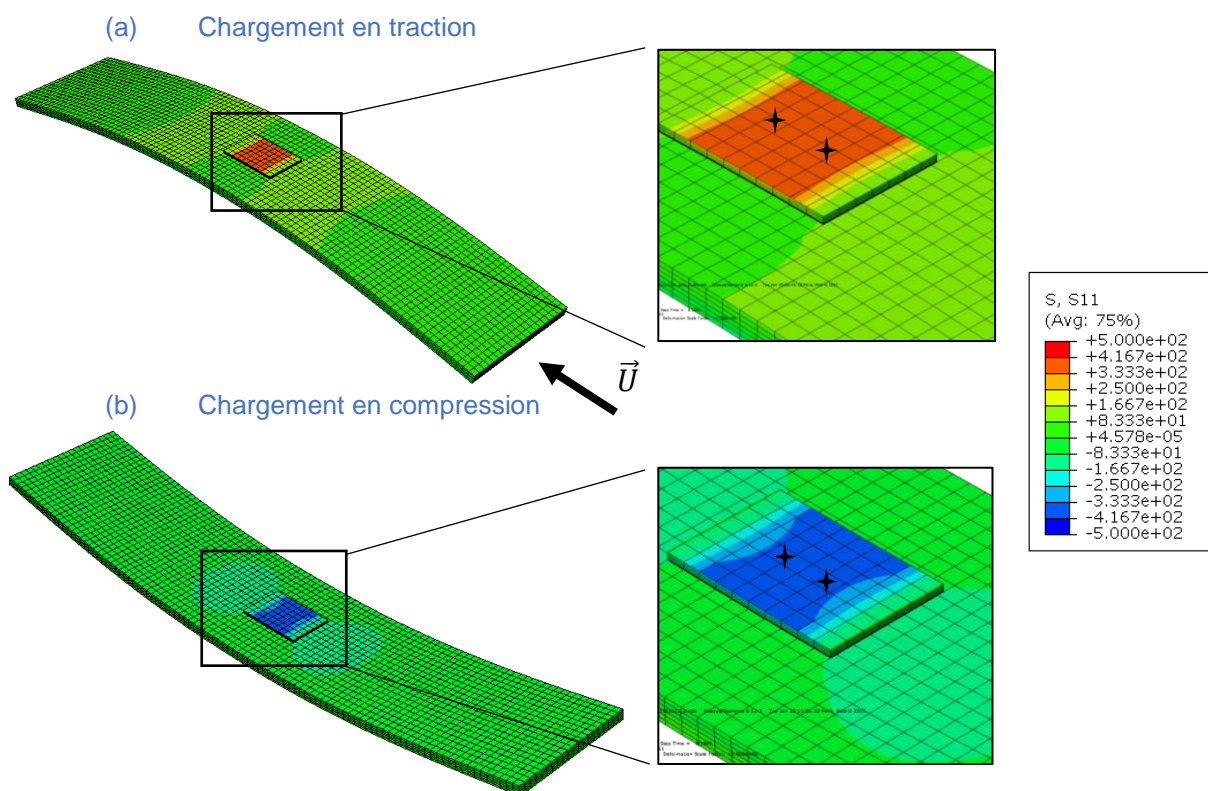


Figure 2.18 : Simulation des contraintes mécaniques appliquées σ_{xx} pour un déplacement d'appui mobile d'environ $400\mu\text{m}$ / orientation 0°

Les contraintes mécaniques simulées représentées sur la *figure 2.18* correspondent au chargement dans la direction Ox (direction montrée par le vecteur \vec{U}). La position des transistors identifiée par les étoiles montre qu'effectivement la sollicitation par flambage est assez uniforme sur la majeure partie de la surface de la puce et qu'en plus les composants actifs (transistors) se retrouvent bien dans la zone de couleur orange (cas de traction) ou indigo (cas de compression).

Pour une configuration de 90° (*figure 2.19*) les niveaux de contraintes aux mêmes déplacements sont moins élevés, car la courbure est faible, mais les surfaces chargées sont pratiquement les mêmes. Les transistors quant à eux, se trouvent dans les zones les plus chargées.

Les contraintes dans la direction Oy (épaisseur) sont négligeables et dans la direction Oz (transverse), nous notons un léger effet Poisson qui s'étend au bord jusqu'au milieu de la puce.

Les évolutions de cette contrainte appliquée $|\sigma_{xx}|$ en fonction du déplacement sont tracées sur les *figures 2.20* et *2.21* respectivement pour le cas d'orientation à 0° et celui de 90° . Il y est représenté l'évolution de la contrainte maximale σ_{xx} en valeur absolue à la surface de la passivation SiNx ou du substrat GaAs en fonction du déplacement de l'appui mobile.

La remarque essentielle est que les contraintes sont proportionnelles au module de Young, c'est ce qui explique les différences entre la contrainte sur le SiNx et le GaAs (*figure 2.20a* et *2.20b*). Les déformations des deux couches pour un même déplacement sont identiques mais les modules d'Young sont différents d'un coefficient 2 (150GPa pour le SiNx et 85,5GPa pour le GaAs).

Nous pouvons remarquer aussi que pour chacun des cas (0° ou 90°), les contraintes mécaniques en valeur absolue ne sont pas éloignées l'une de l'autre et sont assez considérables pour de si faibles déplacements ($<400\mu\text{m}$).

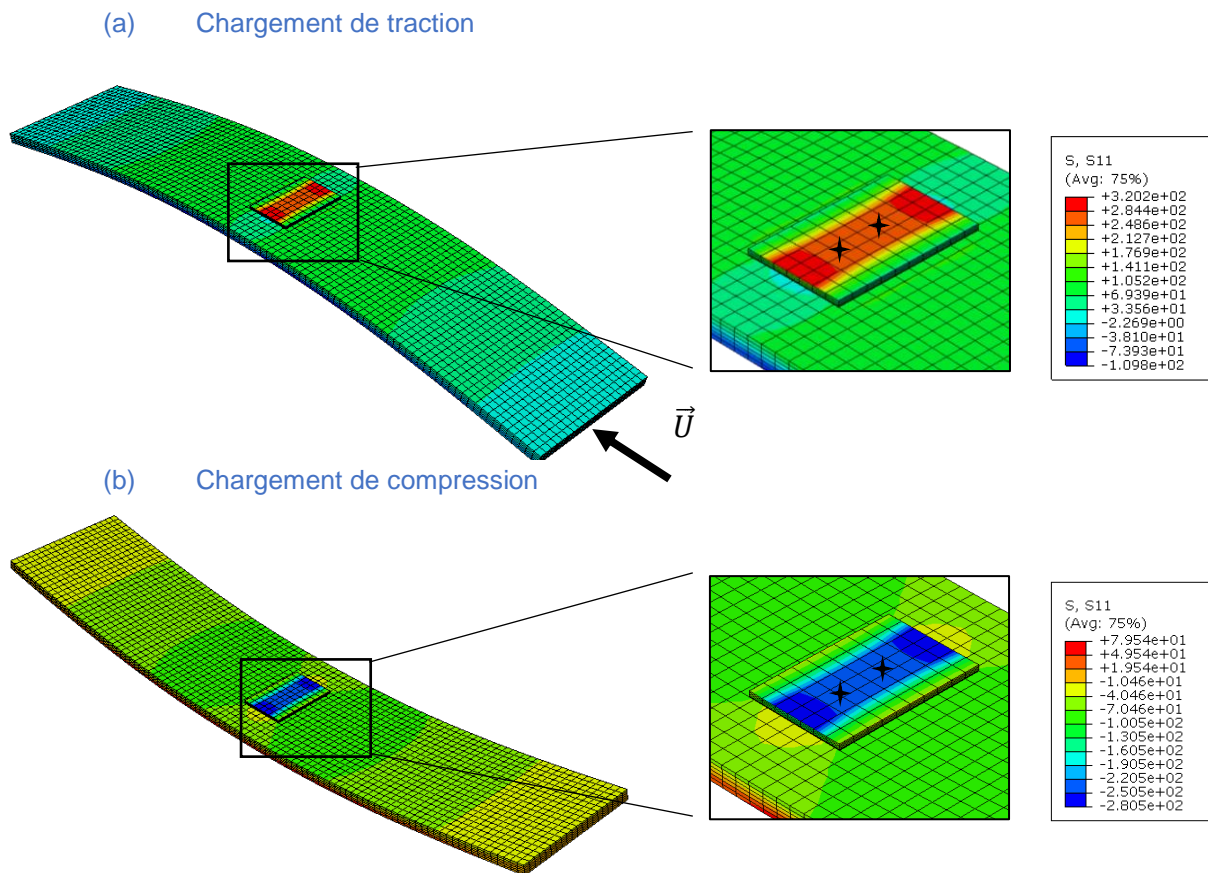


Figure 2.19 : Simulation des contraintes mécaniques appliquées σ_{xx} pour un déplacement d'appui mobile d'environ 400 μ m / orientation 90°

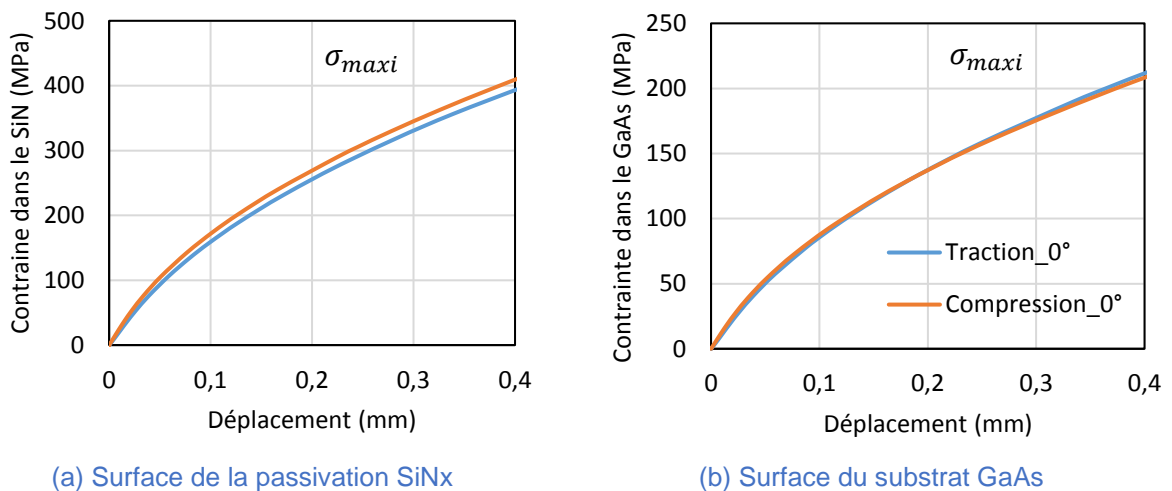
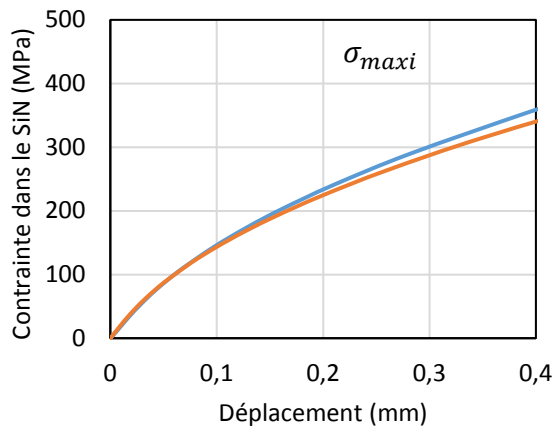
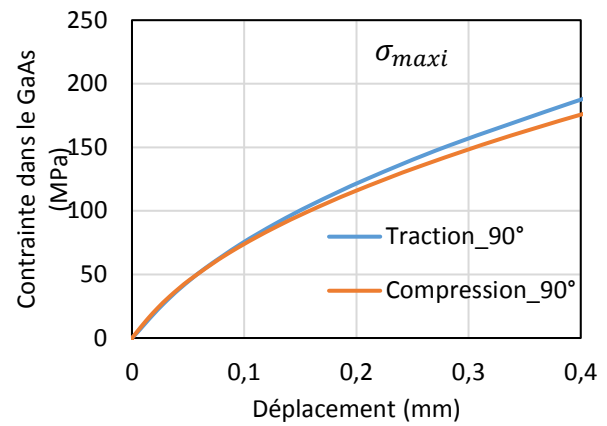


Figure 2.20 : Contraintes longitudinales $|\sigma_{xx}|$ maximales simulées à la surface en fonction du déplacement de l'appui mobile pour la couche (a) de SiNx et (b) GaAs. / orientation à 0°



(a) Surface de la passivation SiNx



(b) Surface du substrat GaAs

Figure 2.21 : Contraintes longitudinales $|\sigma_{xx}|$ maximales simulées à la surface en fonction du déplacement de l'appui mobile pour la couche (a) de SiNx et (b) GaAs./ orientation à 90°

2.4.2.3. Mesures de déformée par profilométrie optique

La courbure des puces de quelques échantillons a été mesurée grâce à un profilomètre optique. La méthodologie consiste en fait à mesurer les courbures avant et après flexion. Nous avons effectué un balayage sur la surface de la puce pour avoir les cartographies-ci-dessous. Il s'agit de deux échantillons en flambage dont l'un est convexe (traction en surface de la puce) (figure 2.22a) et l'autre est concave (compression à la surface) (figure 2.22b).

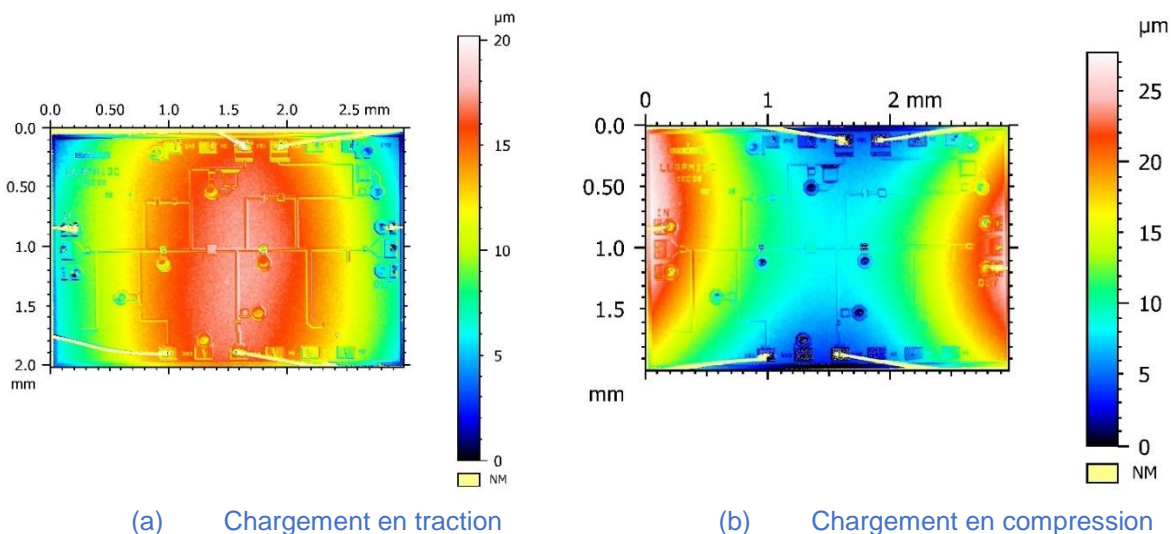


Figure 2.22 : Mesures de courbure de la surface du MMIC (A) par profilométrie optique des puces fléchies à 0° / fondeur A (déplacement de 200 μm)

Sur les figures 2.22a et 2.22b, nous observons la différence entre les deux modes de chargement : forme concave et forme convexe ainsi que les niveaux de la flèche de la puce fléchie. Les échantillons mesurés correspondent à des composants mis sous contrainte par un déplacement de 200 μm de l'appui mobile. Seules les surfaces des puces sont mesurées au profilomètre et présentées. Aussi la comparaison des figures 2.22 et 2.18 montre les concordances entre les résultats expérimentaux et les simulations numériques. La sous-section suivante donnera plus de

détails sur les comparaisons entre la forme de la puce mesurée et celle simulée. C'est l'étape de validation du banc de test.

2.4.2.4. Validation du banc de test

Pour valider notre banc de test en termes de déformation du MMIC, nous avons effectué des mesures de flèche sur une ligne d'environ 3mm le long de sa longueur par profilomètre optique (figure 2.23). Ainsi les comparaisons entre les mesures de courbures expérimentales et numériques pour un déplacement d'appui mobile de 200µm montrent une correspondance entre les courbes deux à deux et valident notre modèle numérique et le banc de calibration. Sur la figure 2.23, on peut noter que la courbe expérimentale de la compression diffère du numérique d'environ 15% alors que pour le cas de traction ce n'est que de 5% maximum. Cette différence s'explique non seulement par la sensibilité du micromètre dans le déplacement de l'appui mobile mais aussi par l'influence de la variabilité de l'épaisseur de colle sur la contrainte appliquée. Cette estimation nous donne également une idée de l'erreur de calibration de la contrainte que l'on peut faire.

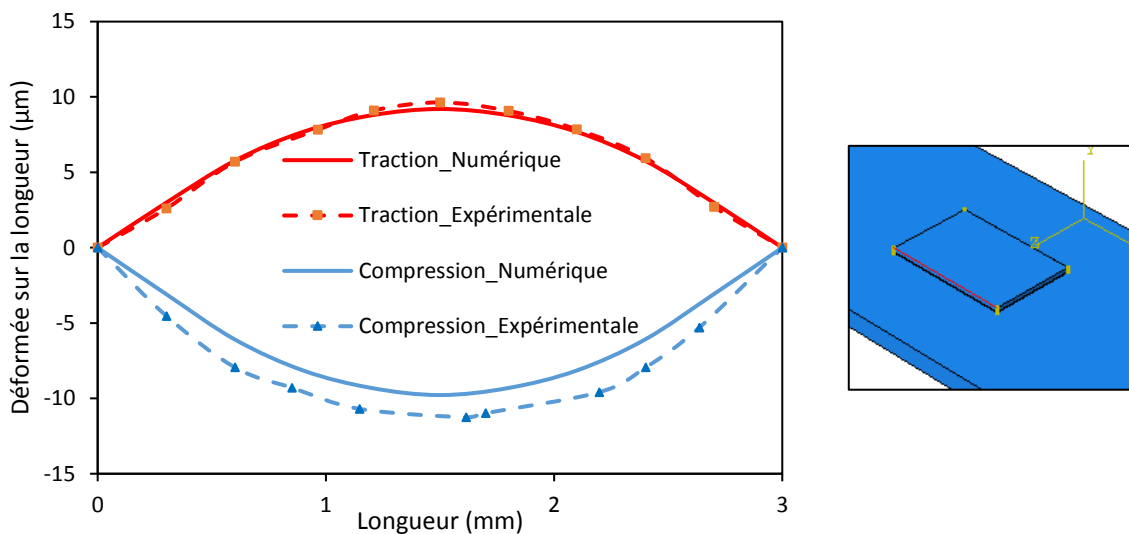


Figure 2.23 : Comparaison des courbures expérimentales et numériques des bords de la surface des MMIC pour les cas de traction et de compression (déplacement de 200µm)

Une fois cette validation macroscopique de la déformation des puces réalisée, nous avons effectué une investigation sur l'aspect piezorésistif des composants semi-conducteurs de cette étude à l'aide du banc de calibration.

2.4.3. Mesures électriques de calibration

Après la validation de la déformée, nous présentons dans cette section les résultats de mesures de paramètres statiques des puces. Ces caractérisations ont été effectuées sur une station de mesure par connecteur à l'aide d'un SPA (*Semiconductor Parameter Analyser*) HP4155. La station de mesure utilisée est décrite dans l'annexe A2.

2.4.3.1. Paramètres statiques mesurés

Pour la campagne de calibration de l'effet des contraintes mécaniques appliquées sur les puces MMIC, nous avons effectué essentiellement des mesures de paramètres électriques statiques notamment : $I_D(V_{DS})$, $I_D(V_{GS})$ et $I_G(V_{GS})$. Les paramètres de référence sont la tension de seuil (V_S), la tension de pincement (V_P) et le courant de saturation (I_{SAT}).

La tension de seuil dans notre cas est obtenue en traçant la transconductance g_m de $I_D(V_{DS})$ (Eq. 2.2) puis la tangente de $I_D(V_{DS})$ au point correspondant au maximum de cette transconductance. L'intersection de cette tangente avec l'axe des abscisses donne la valeur de la tension seuil.

$$g_m = \Delta I_{DS} / \Delta V_{GS} \quad (\text{Eq. 2.2})$$

Compte tenu de la particularité de cette technologie, le courant de saturation I_{SAT} dans notre cas est considéré comme étant la valeur du courant de drain I_D pour $V_{DS}=3V$ et $V_{GS}=0V$.

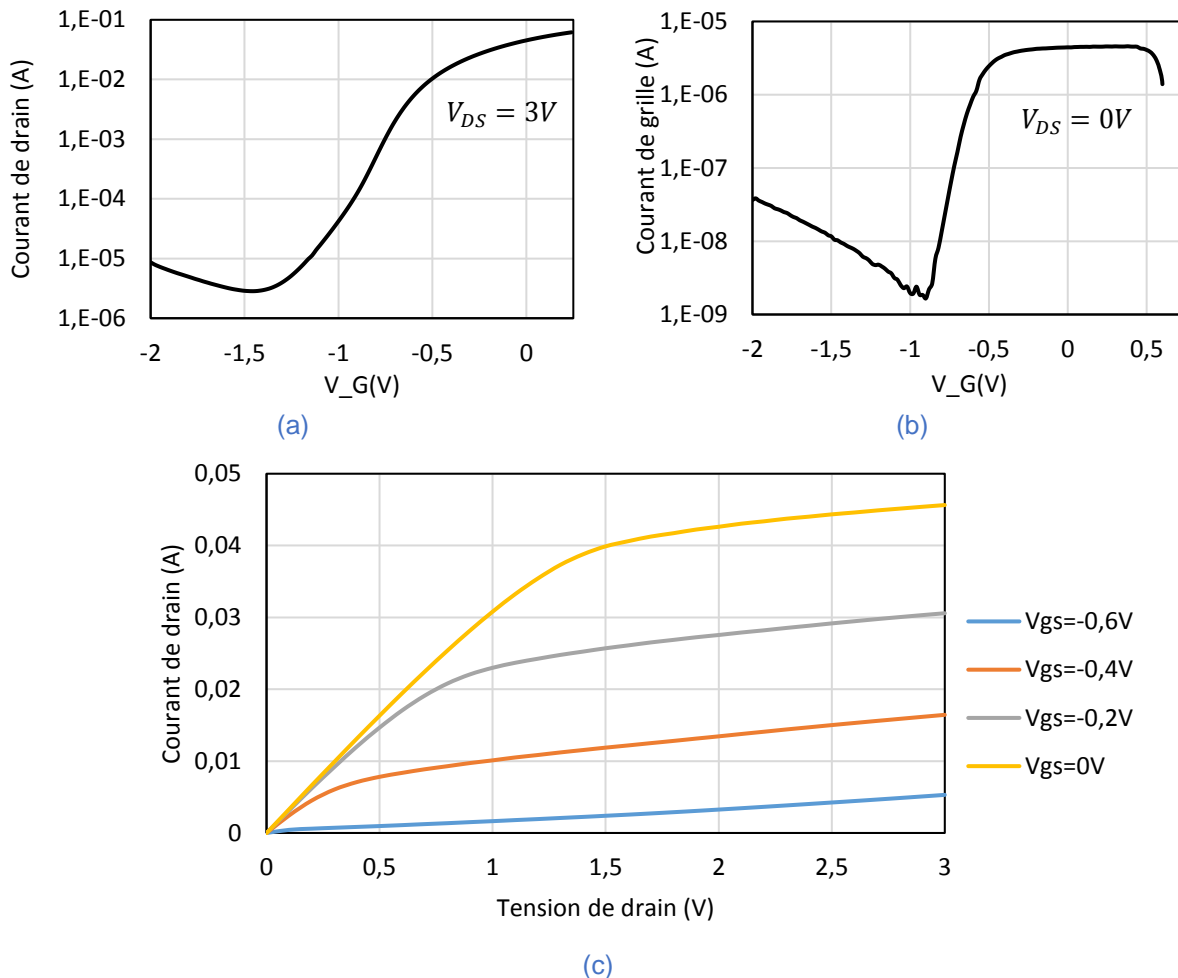


Figure 2.24 : Caractéristiques statiques (a) courant de drain en fonction de la tension de grille pour $V_{DS}=3V$ (b) courant de grille en fonction de la tension de grille pour $V_{DS}=0V$ et (c) courant de drain en fonction de la tension de drain pour différentes tensions de grille. / Fondateur A

Les figures 2.24a, 2.24b et 2.24c montrent un exemple de caractéristiques électriques statiques mesurées sur le transistor pHEMT d'une puce MMIC du fondeur A non vieillie et fonctionnelle. Dans la suite des travaux, ce sont ces mêmes caractéristiques qui seront mesurées lors des mesures de reprise et nous donnerons plus de détails dans le chapitre prochain.

2.4.3.2. Estimation de l'erreur de mesure

L'évaluation de l'erreur de mesure est une étape primordiale et importante pour mieux élucider l'effet de la mise en contrainte mécanique sur les paramètres statiques du composant MMIC. Comme mentionné dans la section 1.3.3, la variation des paramètres statiques en fonction de la contrainte est

appelée « effet piezorésistif ». L'erreur de mesure a été évaluée uniquement pour les MMIC du fondeur A et dans deux configurations : VT non chargé et VT chargé (traction). Les caractérisations électriques statiques sur des temps intermédiaires jusqu'à 150h ont été effectuées puis analysées. Dans notre cas, nous définissons l'erreur de mesure comme étant la différence entre le minimum et maximum des paramètres statiques (V_S et I_{SAT}) sur 150h. Ceci est résumé dans le tableau 2.6.

Paramètres	Tension appliquée	Erreur	
		VT non chargé	VT chargé
Tension seuil	$V_{DS}=3V$	0,095%	0,115%
Courant de saturation	$V_{DS}=3V / V_{GS}=0V$	0,015	0,096

Tableau 2.6 : Estimation de l'erreur de mesure des paramètres électriques statiques (sur 150h)

Les résultats de l'estimation d'erreur ont abouti à une très faible variation pour une puce non chargée (0,095%) et une légère augmentation de cette erreur dans le cas d'une puce chargée (0,115%). La variation (augmentation) dans le cas de la puce chargée était aléatoire au cours du temps ce qui confirme qu'elle est due à la sensibilité de la puce sous contrainte. Ces résultats confirment la robustesse de notre système de mise en contrainte mécanique. L'erreur de déplacement de la vis micrométrique fournie par le fabricant est d'environ 3 μ m.

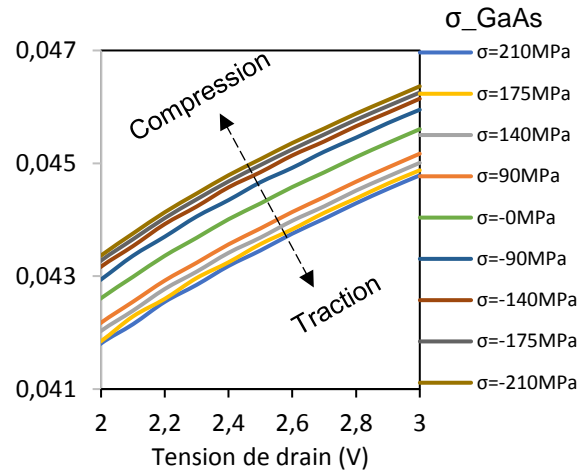
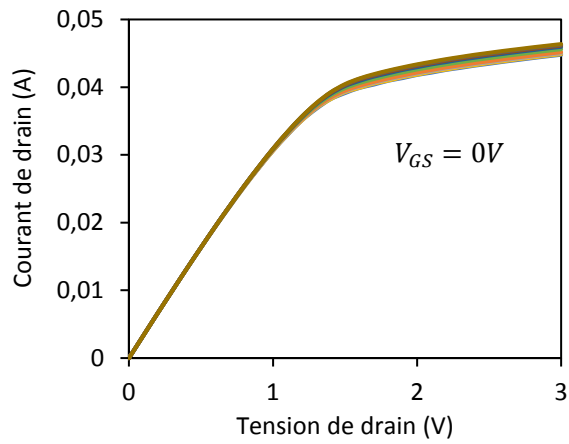
2.4.3.3. Variation des performances en fonction de la contrainte

Sur un même échantillon du fondeur A et pour chaque pas de déplacement (100 μ m par pas) de 0 à 400 μ m, les mesures des paramètres électriques statiques ont été réalisées sur un transistor pHEMT d'une puce, en chargement suivi d'une décharge de 400 à 0 μ m. La même calibration est faite pour le cas de traction et de compression. Les figures 2.25 ci-après nous montrent les résultats des mesures. Les contraintes mentionnées sur les figures 2.25 sont les contraintes uniaxiales à la surface du substrat GaAs.

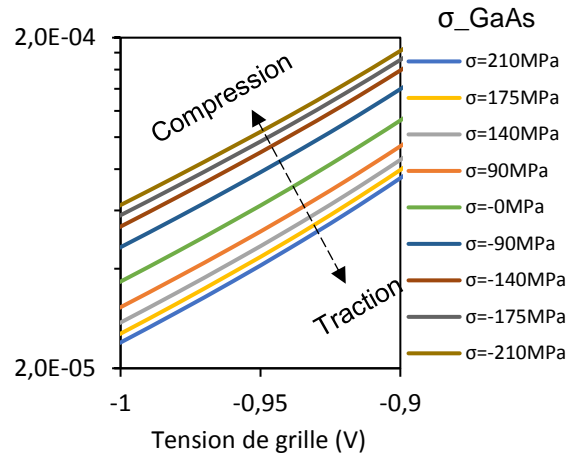
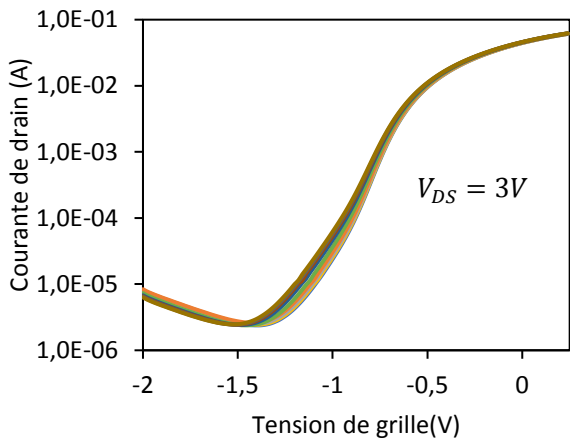
Les figures 2.25a, 2.25b et 2.25c représentent respectivement les variations des courants de drain I_D et de grille I_G en fonction des tensions de drain V_{DS} et de grille V_{GS} . Les détails sur les figures de droite montrent beaucoup plus clairement les variations des courants lorsqu'on applique des contraintes mécaniques progressives de traction et de compression.

La bonne symétrie entre les variations par rapport à l'état à plat (0MPa) montre une fois encore que la contrainte mécanique appliquée, par flambage de l'échantillon, est bien transmise à la puce et de façon reproductible.

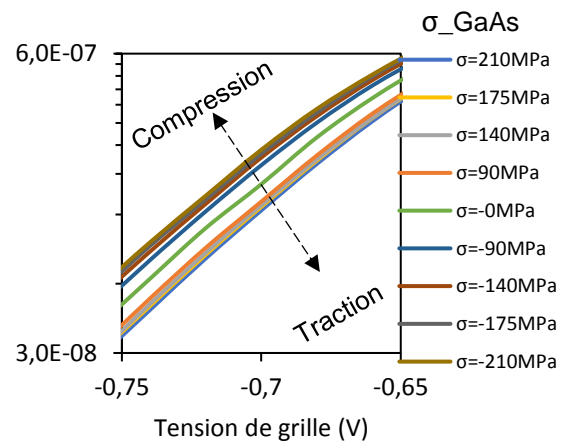
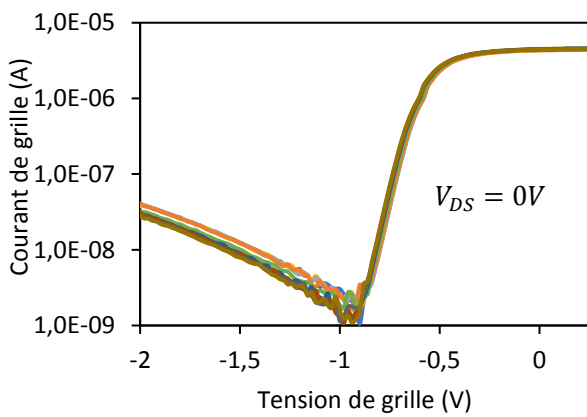
Pour le fondeur A, les variations de la tension seuil (V_S ou V_P) et du courant de saturation (I_{SAT} ou I_{SAT}) en fonction de la contrainte mécanique appliquée sont représentées sur la figure 2.26. Cette variation linéaire est une caractéristique piezorésistive des semi-conducteurs. La tension V_P varie de -2,24% sous traction (+210MPa) jusqu'à +2,65% en compression (-210MPa) dans une orientation de 0° alors que dans l'autre direction de 90°, elle varie de +2,25% en traction (+180MPa) jusqu'à -2,65% en compression (-180MPa). Le courant de saturation I_{SAT} aussi varie mais de -2,16% à +1,66% pour la direction de 0° et de -3,7% à +2,12% pour la direction de 90°.



(a)



(b)



(c)

Figure 2.25 : Caractéristiques statiques en fonction de la contrainte appliquée (a) courant de drain en fonction de la tension de drain pour $V_{GS}=0V$ (b) courant de drain en fonction de la tension de grille pour $V_{DS}=3V$ et (c) courant de grille en fonction de la tension de grille pour $V_{DS}=0V$. / Fondeur A

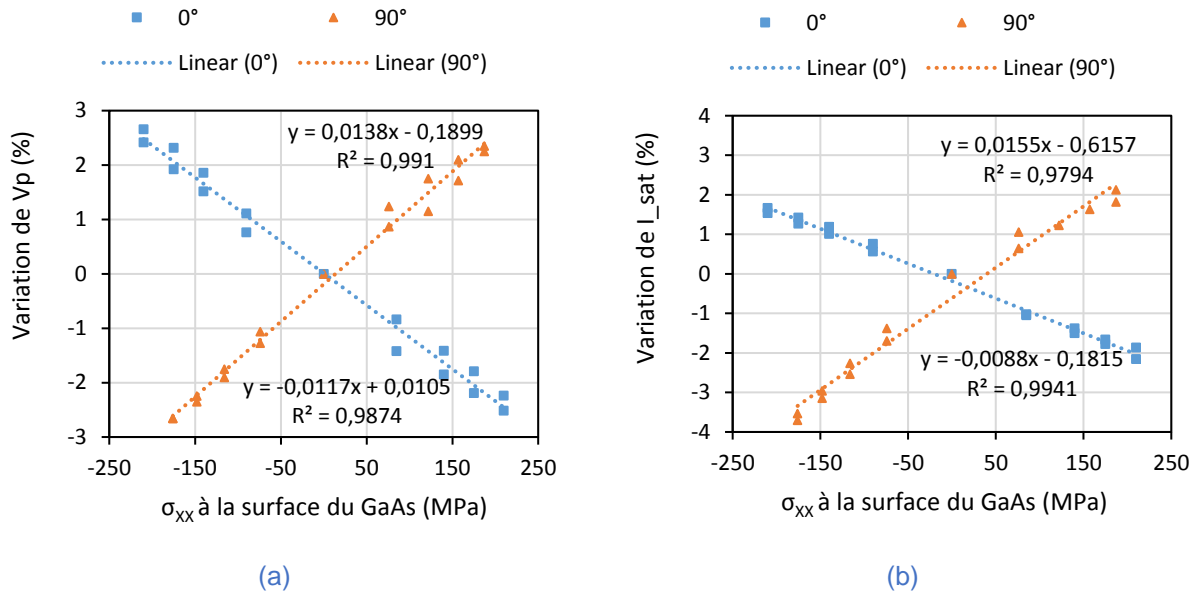


Figure 2.26 : Variation (a) de la tension seuil et (b) du courant de saturation en fonction de la contrainte maximale dans le GaAs / pour le fondeur A

2.4.3.4. Extraction des coefficients piezorésistifs

Pour la suite de l'étude, nous avons extrait les coefficients piezorésistifs grâce aux résultats de la campagne de calibration de la contrainte mécanique appliquée. Les relations liant les variations de contrainte mécanique, les variations de courant de drain et les coefficients piezorésistifs sont rappelées par le système d'équations suivant :

$$\begin{cases} \pi_{11}\Delta\sigma_{xx} + \pi_{12}\Delta\sigma_{yy} + \pi_{12}\Delta\sigma_{zz} = -\frac{\Delta I_{d0^\circ}}{I_{d0^\circ}^0} & (\alpha = 0^\circ) \\ \pi_{12}\Delta\sigma_{xx} + \pi_{11}\Delta\sigma_{yy} + \pi_{12}\Delta\sigma_{zz} = -\frac{\Delta I_{d90^\circ}}{I_{d90^\circ}^0} & (\alpha = 90^\circ) \\ \frac{1}{2}(\pi_{11} + \pi_{12})\Delta\sigma_{xx} + \frac{1}{2}(\pi_{11} + \pi_{12})\Delta\sigma_{yy} + \pi_{12}\Delta\sigma_{zz} - \pi_{44}\Delta\sigma_{xy} = -\frac{\Delta I_{d45^\circ}}{I_{d45^\circ}^0} & (\alpha = 45^\circ) \\ \frac{1}{2}(\pi_{11} + \pi_{12})\Delta\sigma_{xx} + \frac{1}{2}(\pi_{11} + \pi_{12})\Delta\sigma_{yy} + \pi_{12}\Delta\sigma_{zz} + \pi_{44}\Delta\sigma_{xy} = -\frac{\Delta I_{d-45^\circ}}{I_{d-45^\circ}^0} & (\alpha = -45^\circ) \end{cases} \quad (Eq. 2.3)$$

avec π_{ij} les coefficients et α l'angle d'orientation des doigts de grille du transistor par rapport à celle de la contrainte mécanique appliquée $\Delta\sigma_{kl}$.

Dans notre campagne de calibration, nous avons réalisé des caractérisations pour seulement deux configurations (angle de 0° et 90°) alors qu'il nous faut avoir les quatre directions pour prétendre être au complet et déduire tous les coefficients.

$$\pi_{11} = -\frac{\Delta I_{d0^\circ}}{\Delta\sigma_{xx} \cdot I_{d0^\circ}^0} ; \quad \pi_{12} = -\frac{\Delta I_{d90^\circ}}{\Delta\sigma_{yy} \cdot I_{d90^\circ}^0} \quad (Eq. 2.4)$$

En utilisant les formules (Eq. 2.4) déduites du système d'équation (Eq. 2.3), nous avons respectivement après calcul les valeurs des coefficients piezorésistifs pour le GaAs et spécialement pour le fondeur A :

$$\pi_{11} = 88ppmMPa^{-1} \text{ et } \pi_{12} = -155ppmMPa^{-1}.$$

Par comparaison, dans la littérature, Dehe et al. [67] ont identifié des coefficients de piezorésistance de l'ordre de : $\pi_{11} = 78ppmMPa^{-1}$ et $\pi_{12} = -213ppmMPa^{-1}$ mesurés sur des capteurs à base de résistance à substrat en GaAs comportant des transistors de type MESFET. Cette différence s'explique par le fait que les coefficients sont très affectés par le dopage même en très faible quantité. Ce qui fait qu'il est impossible de trouver les mêmes valeurs d'une technologie à une autre, sans parler même de la variabilité du process au sein de la même technologie.

Cette première partie de chapitre portant sur la mise en contrainte mécanique des puces a démontré la faisabilité d'une campagne de test originale in-situ dans une configuration de vieillissement des composants micro-ondes, où nous pouvons coupler les conditions habituelles avec les contraintes mécaniques par flambement. Le banc de test envisageable a été validé par les mesures de variation de la courbure des puces ainsi que des paramètres statiques. Nous avons également extrait les coefficients piezorésistifs du substrat pour la technologie A.

Dans la suite, nous allons présenter les calculs des contraintes générées par la mise en température (85°C) des composants au cours du test THB 85°C/85%HR.

2.5. Contraintes induites par la mise en température au cours du test THB85/85

Cette section est une adaptation d'une communication publiée dans le proceedings de la conférence EuroSIME [68].

Le test de vieillissement en chaleur humide THB85/85 expose les composants à une température de 85° sur une longue durée (100 à 2000h). Cela occasionne un changement d'état de contraintes résiduelles dû aux différences de propriétés thermoélastiques des matériaux constitutifs de l'empilement. Dans cette partie, nous présenterons l'évaluation des contraintes thermomécaniques induites dans les couches actives des composants MMIC (fondeur A) non encapsulées par l'augmentation de température de l'ambiante à 85°. Les résultats sont comparés avec les endommagements par fissuration observés dans les travaux de Ben Naceur [39].

2.5.1. Modélisation thermomécanique

Les modèles développés pour évaluer les contraintes thermomécaniques sont de deux catégories. Deux modèles analytiques (Nix et Hsueh) précédemment présentés dans la section 1.4.3 du premier chapitre sont utilisés ainsi qu'un modèle éléments finis développé avec le logiciel Abaqus Standard.

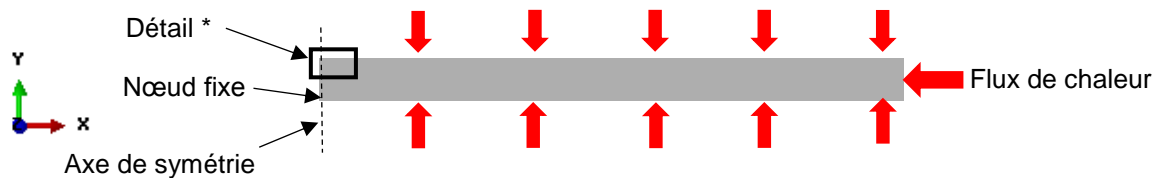


Figure 2.27 : Modèle 2D symétrique d'un MMIC sous Abaqus CAE ®

Nous discuterons dans un premier temps des résultats avec des modèles simples où toutes les couches sont supposées planes, en comparant les simulations numériques aux modèles analytiques présentés dans la partie 1.4.3. Dans un second temps, ce sera le modèle géométriquement complexe, beaucoup plus représentatif car incluant une approximation géométrique 2D des doigts de grille, qui sera présenté puis discuté.

Pour la simulation numérique, le maillage est construit à partir d'éléments linéaires. Les modèles ont été réalisés en 2D à cause des hypothèses de déformation plane ; en raison de la symétrie géométrique, seule la moitié du multicouche a été modélisée. Les contacts entre les couches sont supposés parfaits.

La figure 2.27 nous montre un modèle 2D symétrique où les conditions aux limites et de symétrie entraînent que le nœud de coordonnées (0 ; -100µm) soit bloqué et le déplacement des nœuds sur l'axe de symétrie soit mis à zéro.

Propriétés	Matériaux					
	GaAs	SiNx	SiO ₂	Ti	Al	Au
Module d'Young (GPa)	85,5	150	79,2	114	69	78
Coefficient de Poisson	0,31	0,3	0,22	0,34	0,34	0,42
CTE (10 ⁻⁶ /K)	6,86	3	0,55	8,4	23	14,2
Épaisseur (µm)	100	0,15	0,8	0,02	0,14	0,02

Tableau 2.7 : Propriétés matériaux et épaisseurs des couches [44][69]

Pour des tests de vieillissement en polarisation inverse ou sans polarisation, il n'y a pas de courant dans la grille et donc dans les doigts de grille. Le courant mesuré est appelé courant de fuite à

cause de ses faibles valeurs. Sa très faible intensité fait qu'on ne considère aucune source interne de chaleur.

Le flux de chaleur est appliqué de façon homogène autour du composant afin d'atteindre la température de test (85°C). Les épaisseurs et propriétés des matériaux des couches proviennent de la littérature et sont résumées dans le tableau 2.7.

2.5.1.1. Couches minces parallèles

Pour la configuration de couches parallèles dans les approches analytiques, deux modèles ont été proposés. Dans le premier, la puce est supposée être un multicouche GaAs/SiNx/SiO₂/SiNx (cf *figure 2.28a*) parce que cela représente au mieux une surface libre (sans composant) du substrat de la puce du fondeur A. Dans le second, les évaluations sont réalisées avec le modèle décrit sur la *figure 2.28b* avec un empilement qui intègre la topographie au niveau des doigts de grille mais en supprimant la singularité géométrique.

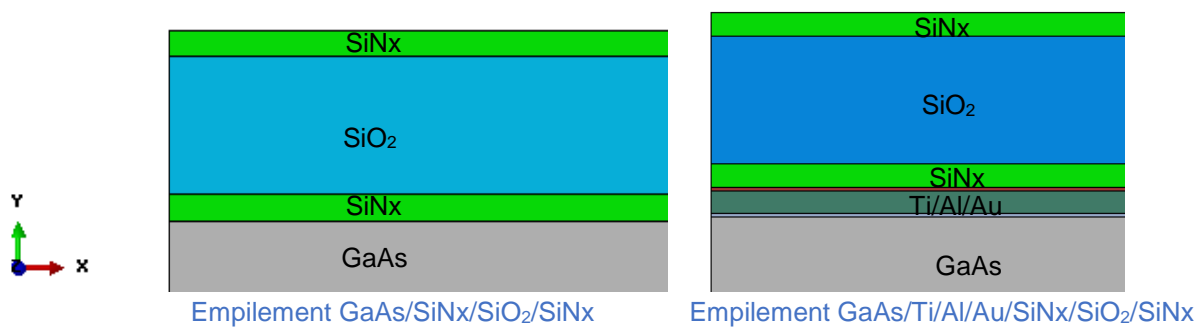


Figure 2.28 : Modèles 2D symétriques pour un cas d'empilements de couches parallèles. A gauche : zone sans composant, passivation directement sur GaAs. A droite : un doigt de grille.

2.5.1.2. Architecture complexe

En réalité, le design électrique et les architectures des composants (transistor, condensateur, résistance, interconnexions, pont-à-air...) représentent environ 30% de la surface de la puce (fondeur A) et entraînent d'importantes singularités géométriques. Pour le cas qui nous intéresse, c'est-à-dire les défaillances au niveau des parties actives notamment sur les doigts de grille, nous avons donc modélisé un doigt de grille d'empilement Ti/Al/Au en 2D sur le substrat. La *figure 2.29* montre la représentation symétrique de ce doigt de grille avec les singularités droites assez représentatives de la forme architecturale réelle du doigt de grille.

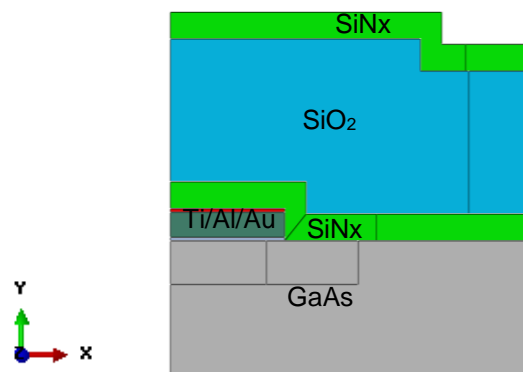


Figure 2.29 : Modèle 2D symétrique pour un cas d'empilement avec l'architecture des doigts de grille

2.5.2. Résultats et discussions

Les contraintes thermomécaniques ont été évaluées en absence d'autres sources de chaleur que la température du test. Les modèles analytiques de Nix et Hsueh ont permis d'évaluer les contraintes induites par une élévation de température $\Delta T = 63^\circ\text{C}$. Ajouté à cela, nous avons utilisé un modèle Abaqus (*figure 2.28*). Enfin le cas complexe beaucoup plus représentatif de l'architecture du doigt de grille sur la *figure 2.29* a été simulé (FEM). Pour toutes les estimations, seule la composante σ_{xx} dans la direction de flexion est représentée.

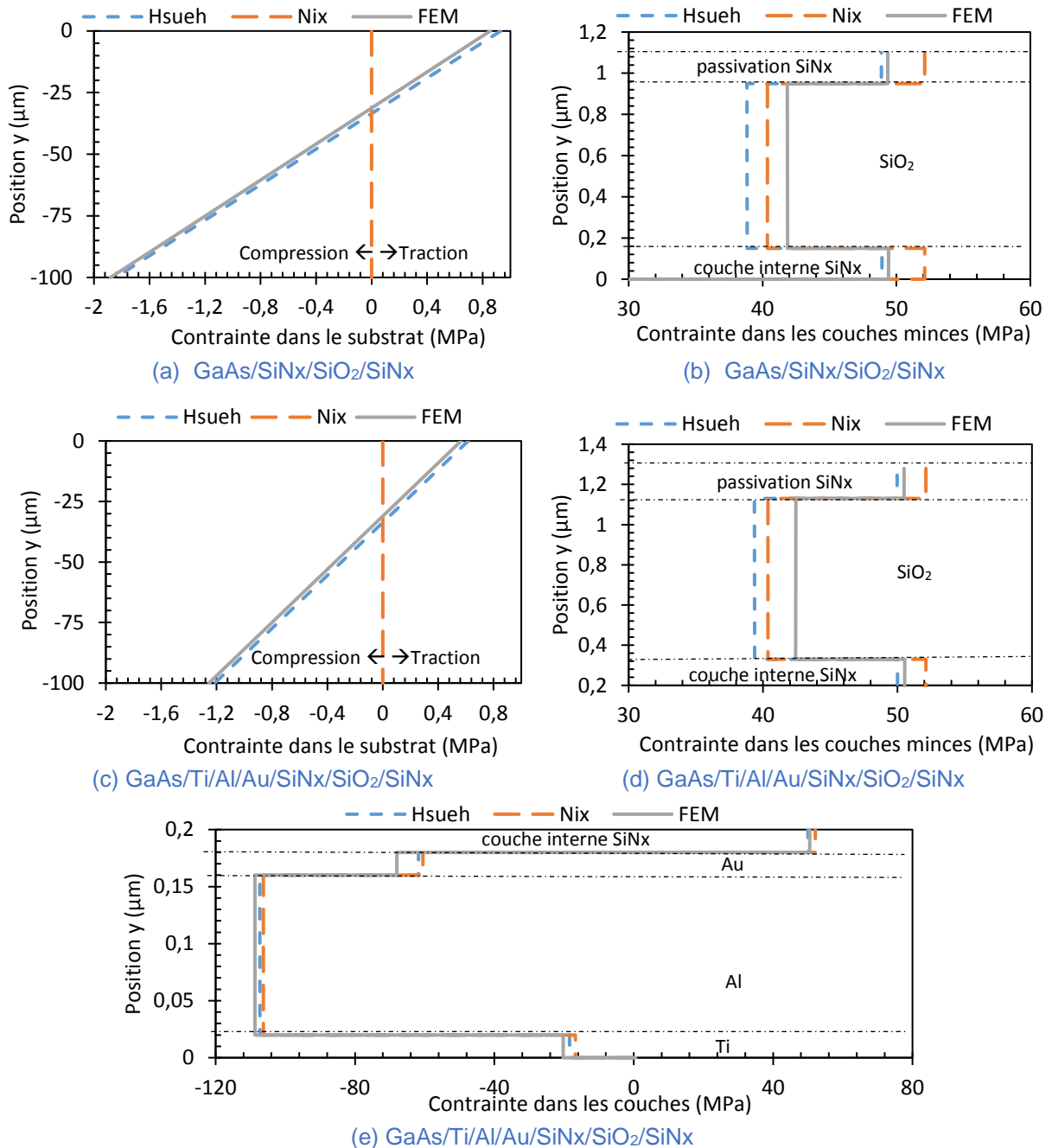


Figure 2.30 : Comparaison des résultats de simulation (FEM et modèles de Nix et de Hsueh) : distribution de la contrainte thermomécanique σ_{xx} dans l'épaisseur (a), (c) du substrat et (b), (d) (e) de l'empilement

Les résultats dans les différentes couches de cet empilement sont représentés sur les graphes des *figures 2.30a* et *2.30b*, en abscisse les contraintes et en ordonnée l'épaisseur avec comme origine la surface du substrat. Les trois couches superposées sont en traction parce que le CTE de chacun de ces matériaux est inférieur à celui du substrat GaAs. Les niveaux de contraintes induites pour les couches internes de SiNx, de SiO₂ et la passivation SiNx sont respectivement de 50MPa, 42MPa et 50MPa (*figure 2.30b*). Pour chaque couche, les contraintes dans l'épaisseur sont à peu près constantes : la valeur élevée à la surface et la valeur inférieure à l'arrière. Dans le substrat GaAs, la distribution de la contrainte est représentée sur la *figure 2.30a*. Avec les modèles de Hsueh et Abaqus (FEM), la surface ($z = 0$) est en tension et l'autre surface ($z = -100\mu m$) en compression ce qui montre qu'il y a une fibre neutre légèrement décalée du milieu. Nix, lui, suppose que cette contrainte peut être négligée par rapport à celle dans les autres couches ($2MPa \ll 50MPa$).

La *figure 2.28b* montre l'empilement GaAs/Ti/Al/Au/SiNx/SiO₂/SiNx adopté pour évaluer les contraintes dans les doigts de grille du transistor. Par rapport à l'empilement de la *figure 2.28a*, les résultats sur le doigt de grille Ti/Al/Au montrent en majorité des contraintes compressives à cause des CTE supérieurs à celui du substrat GaAs. Les contraintes thermomécaniques induites évaluées par les différentes méthodes sont présentées sur les *figures 2.30c*, *2.30d* et *2.30e* respectivement pour le substrat et pour les couches ajoutées. Dans les couches de titane, d'aluminium et d'or les contraintes sont respectivement de -30MPa, -108MPa et -68MPa. Il n'y a pas eu de variation importante des contraintes pour les autres couches en SiNx et SiO₂.

Avec les informations extraites des coupes FIB de la *figure 2.6*, une investigation sur la variabilité des contraintes induites en fonction de l'épaisseur réelle (du SiNx ou du SiO₂) a été effectuée et est résumée sur la *figure 2.31*. Nous en tirons des variations de l'ordre de 1% et de 2% respectivement pour le SiO₂ et le SiNx pour une variation d'épaisseur d'environ 25% et 65%. Cela nous montre que l'influence est négligeable.

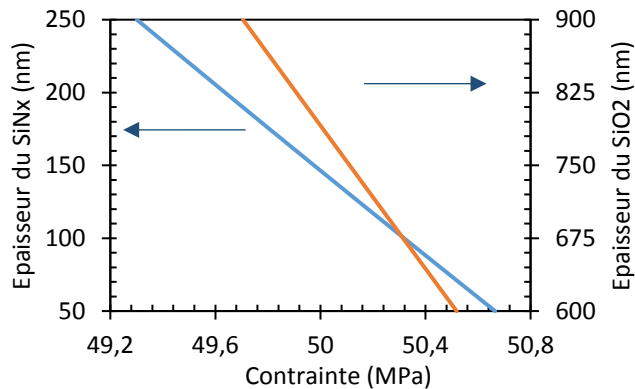


Figure 2.31 : Contraintes thermomécaniques σ_{xx} avec le modèle de Hsueh en fonction des épaisseurs du SiNx et SiO₂

Enfin, des résultats de simulation FEM du cas complexe de la *figure 2.29*, nous déduisons des informations intéressantes surtout aux endroits de concentration de contrainte dans les couches, montrant les niveaux de contraintes qui peuvent être atteints juste par une augmentation de température de $\Delta T = 63^\circ C$. Nous notons une concentration de contrainte jusqu'à 181MPa dans la couche de passivation SiNx et 110MPa dans la première couche de SiNx (*figure 2.32*). Les contraintes compressives dans les autres couches, notamment l'empilement des doigts de grille, ont légèrement augmenté de -108 à -115MPa par rapport aux autres modèles.

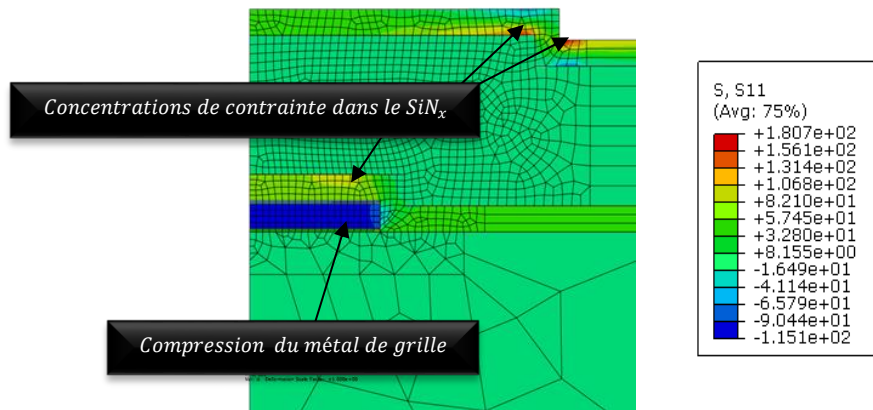


Figure 2.32 : Contraintes thermomécaniques σ_{xx} pour un cas d'empilement avec l'architecture des doigts de grille pour une mise en température dans les conditions de test THB 85°C/85%HR

En effet, les changements de température induisent des modifications de la contrainte interne de chacune des couches de la puce micro-électronique. Ne connaissant pas le niveau de contrainte résiduelle initiale, nous avons juste présenté les contraintes thermomécaniques induites par la montée en température, avec des modèles aussi bien analytiques que numériques, qui convergent et sont bien complémentaires. Ces simulations nous montrent qu'avec une telle architecture (*figure 2.29*), les variations de contraintes thermoélastiques lors des essais de vieillissement ne doivent pas être négligées.

2.5.3. Corrélation avec les endommagements locaux après vieillissement

Pour les mêmes composants MMIC du fondeur A, l'analyse de la défaillance après vieillissement en chaleur humide dans des travaux antérieurs [39] a montré grâce à des vues MEB de coupes FIB (*figure 2.33*) des dégradations de la passivation SiNx sous forme de fissures. Ces endommagements vont de quelques microfissures dans la passivation jusqu'à d'importantes fissurations du métal des doigts de grille. L'auteur tente d'expliquer ces fissurations par des défauts de conception qu'ont entraînés les architectures assez complexes ; ou des contraintes de types thermomécaniques et hydromécaniques de l'ensemble (PCB, colle, puce...) dues à l'absorption de l'humidité à l'intérieur de l'étuve. Dans un cas de polarisation inverse, l'absence de courant de grille significatif exclut la piste d'une défaillance par l'effet du courant et ouvre d'autres pistes comme les différences de CTE.

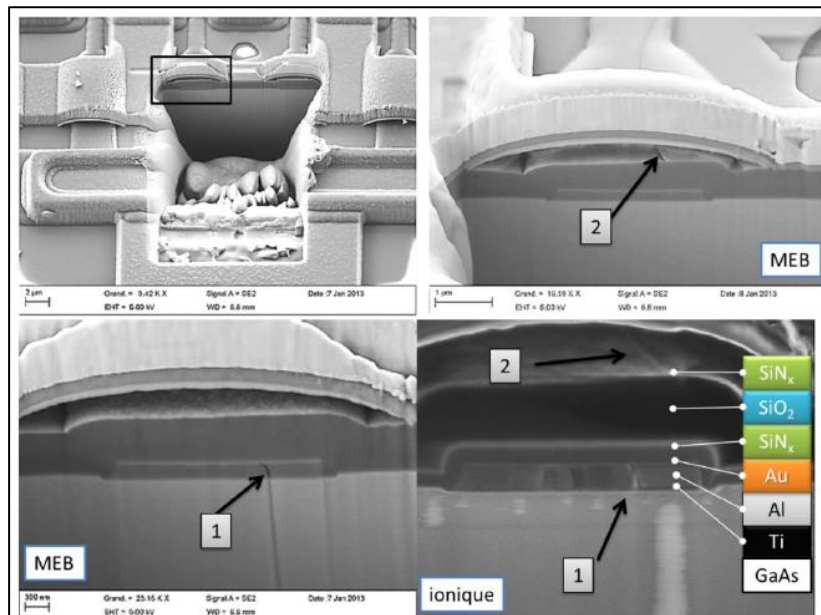


Figure 2.33 : Coupes FIB et vues MEB de la grille du pHEMT (A) ayant subi une dégradation significative à partir de 672h à 85°C/85%HR en polarisation inverse de grille [39]

La différence entre les CTE des différents matériaux induit des contraintes internes lorsque les multicouches subissent des variations de température. Le plus souvent ces contraintes sont négligées alors qu'elles peuvent être la source d'importants défauts entraînant des pertes de performances.

Nous pouvons remarquer que ces amorces de fissures sur la *figure 2.33* sont bien situées aux mêmes endroits que les concentrations de contrainte thermomécanique simulées (*figure 2.32*) : coudes dans la passivation, métal de grille. Cette remarque nous permet d'affirmer que les endommagements de la passivation SiNx au niveau des parties actives et même sur les parties passives (coins des condensateurs) sont directement liés à l'architecture et que les contraintes thermomécaniques doivent toujours être considérées dans l'analyse de la défaillance des puces micro-ondes soumises à des tests de vieillissement en chaleur humide.

2.6. Autres sources de contraintes

Mis à part le fait que nous mettrons les puces en contrainte mécanique « indirecte », cette partie évalue des contraintes venant d'autres sources qui s'ajoutent aux contraintes initiales et qui forment la contrainte interne au niveau des couches minces des composants de cette étude.

Nous allons présenter les évaluations des contraintes induites premièrement par la préparation des véhicules de test ensuite pour le cas spécifique de l'enrobage plastique.

2.6.1. Contraintes induites par la mise en œuvre des véhicules de test

Lors de l'élaboration du véhicule de test, le composant MMIC passe par des étapes de mise en étuve pour polymérisation de la colle qui donnent lieu à des contraintes thermomécaniques dans les empilements. Lors de la préparation des véhicules de test de cette étude, et comme expliqué dans la section 2.3.5, nous avons optimisé le procédé de montage des véhicules de test afin d'avoir un minimum d'effets.

Avec le modèle numérique simplifié du véhicule de test (fondeur A) montrant l'architecture du doigt de grille et l'empilement SiNx/SiO₂/SiNx déposé dessus (*figure 2.29*), nous avons simulé à titre d'exemple un refroidissement de 145°C (température de polymérisation de la colle) à l'ambiante (22°C) pour évaluer les variations des contraintes générées par les différences de CTE entre les matériaux et le changement de température.

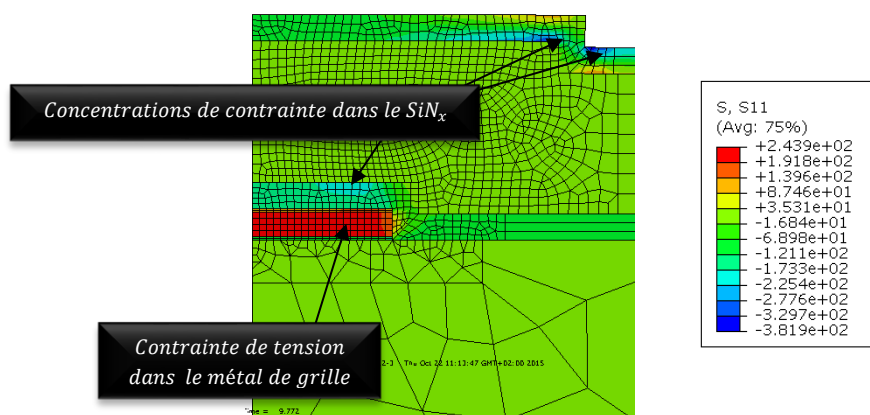


Figure 2.34 : Contraintes thermomécaniques σ_{xx} pour l'empilement des doigts de grille, dues au refroidissement de 145° à 22° (mise en étuve pour polymérisation de la colle)

Comme nous le montrent les résultats de simulations affichés sur la *figure 2.34*, les contraintes thermomécaniques induites surtout dans les couches minces ne sont pas négligeables : le métal de grille en aluminium se met en traction à environ +244MPa et on remarque toujours des zones de concentration de contrainte de compression (-380MPa) dans la couche de nitrure de silicium SiNx. A la surface du substrat en GaAs, nous pouvons noter une contrainte de quelques MPa uniquement. Et en effet, ces variations de contraintes mécaniques internes induisent des légères variations des caractéristiques électriques que nous avons pu mesurer sur quelques transistors des MMIC. Elles correspondent tout de même à une variation d'environ +0,1% du courant de saturation. Même si les valeurs sont faibles, elles sont supérieures à l'erreur de mesure (0,015%) quantifiée dans le paragraphe 2.4.3.2.

Ceci peut expliquer les légères variations observables en comparant les caractérisations statiques en début et en fin de préparation de véhicule de test.

2.6.2. Contraintes induites par l'encapsulation plastique

Le packaging quasi-hermétique par enrobage avec une résine est un procédé assez fréquent dans l'électronique grand public mais assez rare pour les applications micro-ondes. Il a pour objectif de permettre une bonne conductivité thermique, d'améliorer la tenue mécanique face aux vibrations et aux chocs, d'assurer l'isolation électrique, de protéger le MMIC du milieu extérieur. Ce mode d'encapsulation a pour conséquence naturelle d'engendrer des contraintes mécaniques additionnelles dans les couches minces des composants après la polymérisation de la résine. Cela modifie ainsi l'état mécanique alors que le plus souvent ces contraintes ne sont ni évaluées ni prises en compte dans les études de fiabilité des composants. L'objectif de cette sous-section est de présenter le procédé, de montrer sa modélisation simplifiée et discuter des résultats.

2.6.2.1. Description du procédé d'encapsulation et du produit fini

Le « glob top » ou le « Dam&Fill » consistent à déposer des résines à base de silicone ou d'époxyde directement sur les composants. Elles assurent une protection mécanique du composant vis-à-vis du milieu extérieur.

Le « Dam&Fill », comme illustré sur la *figure 2.35*, se fait en deux étapes : une première résine appelée « dam », très visqueuse, est déposée pour réaliser le cordon autour de la zone à encapsuler ; ensuite la deuxième résine « fill », moins visqueuse, permet de remplir la zone définie préalablement. Les dépôts sont assurés automatiquement par une machine de dispense.

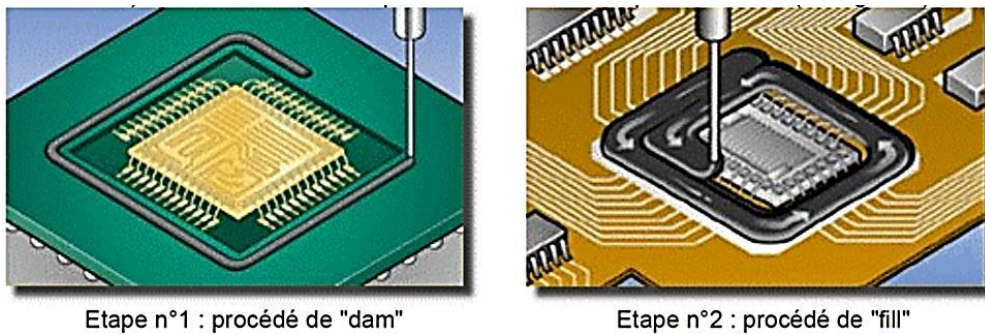


Figure 2.35 : Procédé d'encapsulation « Dam&Fill » [39]

Une fois le dépôt terminé, l'ensemble du support comportant le PCB et le MMIC est mis en étuve pour polymérisation de la résine avec un profil de température particulier décrit sur la *figure 2.36* ci-après avec deux paliers à 125°C et 145°C.

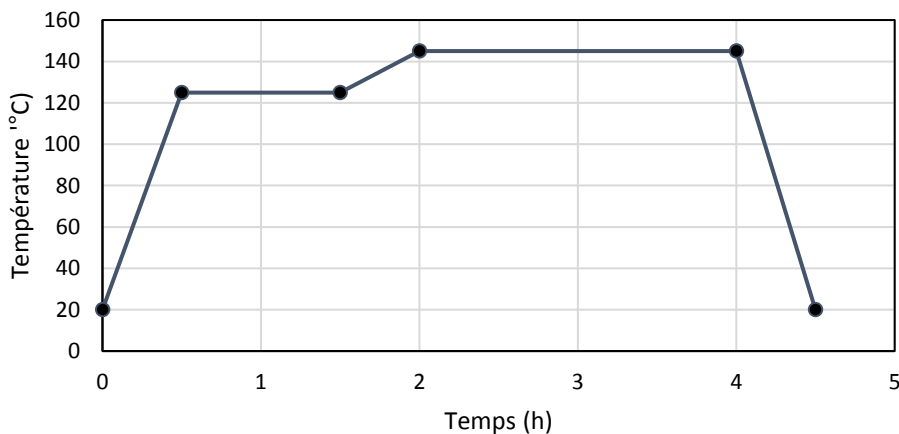


Figure 2.36 : Profil thermique de polymérisation des résines en étuve

La résine se polymérise en température et donc le refroidissement crée un état de contrainte mécanique dans la résine, le MMIC et le PCB.

La motivation de cette étude réside dans le fait qu'après des tests de vieillissement réalisés sur des composants enrobés par « Dam&Fill » dans ses travaux, Ben Naceur [39] a constaté que ces composants ont montré beaucoup de défaillances, surtout pour la technologie A, qui n'ont pas été clairement expliquées. A partir de ce constat, nous aimerions mieux comprendre l'état initial résiduel des couches de ces composants avant leur test de vieillissement de chaleur humide en procédant à l'évaluation des contraintes générées par l'enrobage.

2.6.2.2. Modélisation numérique de l'enrobage par résine

Pour modéliser l'enrobage, nous avons établi un modèle 2D représentatif de notre véhicule de test afin de montrer le niveau de contrainte mécanique que subissent les composants protégés par enrobage plastique. Sur ce modèle, représenté sur la *figure 2.37*, nous notons le PCB en couleur jaune, la puce en gris et l'enrobage en noir. Ces trois objets sont représentés avec leurs dimensions sur une coupe 2D symétrique et modélisés sous le logiciel Abaqus®. L'hypothèse de déformation plane est appliquée. Le maillage est du type structuré avec des éléments linéaires ; les contacts entre les constituants sont supposés parfaits et aucune contrainte initiale n'est ajoutée. Un nœud du PCB est bloqué et le PCB est supposé libre. Les propriétés des matériaux sont homogènes et résumées dans le tableau 2.8

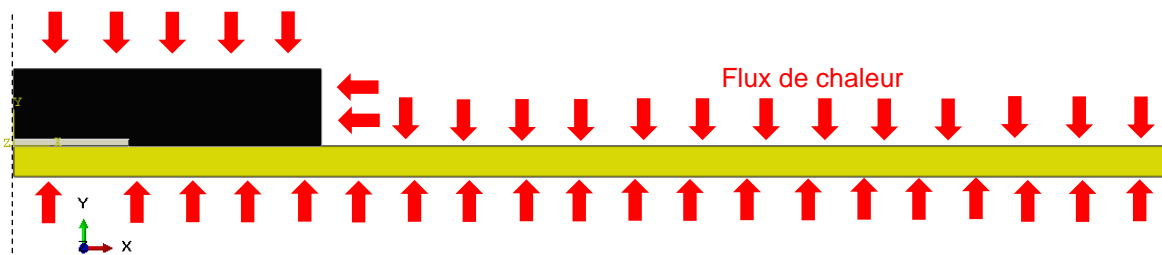


Figure 2.37 : Modèle 2D représentatif de l'enrobage Dam&Fill

Composants	Matériaux	CTE (ppm/°C)	Module d'Young (GPa)	Coefficient de Poisson	Tg (°C)
PCB	ISOLA	13,5 (T<Tg)	23,8	0,177	180
MMIC	GaAs	6,86	85,5	0,31	-
Résine	Résine	24 (T<Tg) 76 (T>Tg)	12,5 (T<Tg) 1 (T>Tg)	0,3	120

Tableau 2.8 : Propriétés thermomécaniques des matériaux du véhicule de test

Pour effectuer les évaluations de contrainte d'enrobage, nous avons effectué un refroidissement de 145°C à 22°C avec le modèle décrit précédemment. Le flux de chaleur négatif imposé est supposé homogène. Nous ne modélisons pas le retrait de la résine. Les résultats des simulations de la *figure 2.38* représentent les contraintes σ_{xx} dans la direction (Ox).

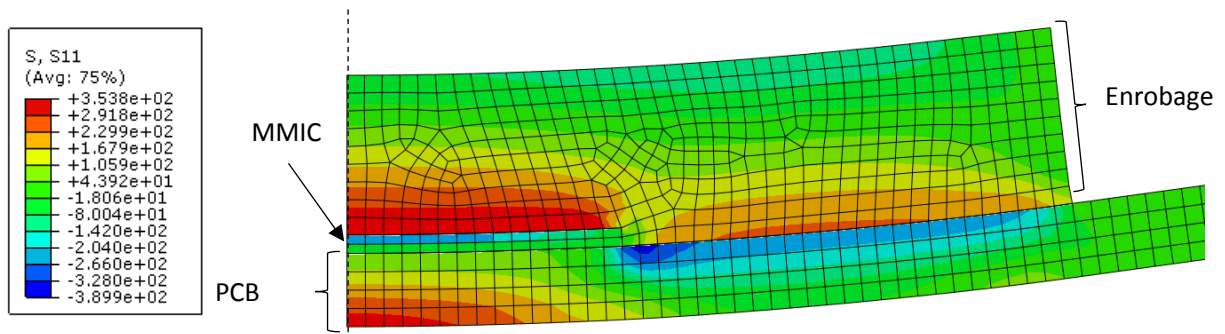


Figure 2.38 : Résultats de simulation d'un refroidissement d'enrobage de 145° à 22°C

Les évolutions des contraintes induites sont importantes, notamment dans le MMIC où nous observons une contrainte compressive de l'ordre de -200MPa à la surface du substrat. Le refroidissement de la résine a donc comprimé le MMIC ainsi que le PCB car ce dernier a un coefficient de dilatation thermique plus fort. Lors de ce refroidissement, nous avons une contrainte thermomécanique due aux différences entre les CTE mais aussi les contraintes d'enrobage que la résine exerce sur la puce. En absence de résine, les contraintes thermomécaniques dans le substrat GaAs dues au refroidissement sont seulement de quelques MPa. Par analogie, si nous supposons que le substrat se déforme avec la couche de passivation SiNx, nous pouvons évaluer à -350MPa la contrainte dans le plan induite dans la passivation après encapsulation. Cette évaluation de contraintes pourrait être optimisée en rajoutant le comportement réticulaire de la résine qui s'ajoute aux différences de CTE entre les différents matériaux.

2.6.2.3. Mesures des paramètres statiques et extraction des contraintes induites

Pour quantifier l'impact de l'enrobage sur les composants micro-ondes, quelques puces des deux technologies ont été caractérisées électriquement avant et après « Dam&Fill ». Sur la figure 2.39, nous avons les variations du courant de saturation I_{SAT} après enrobage sur une durée de quatre mois.

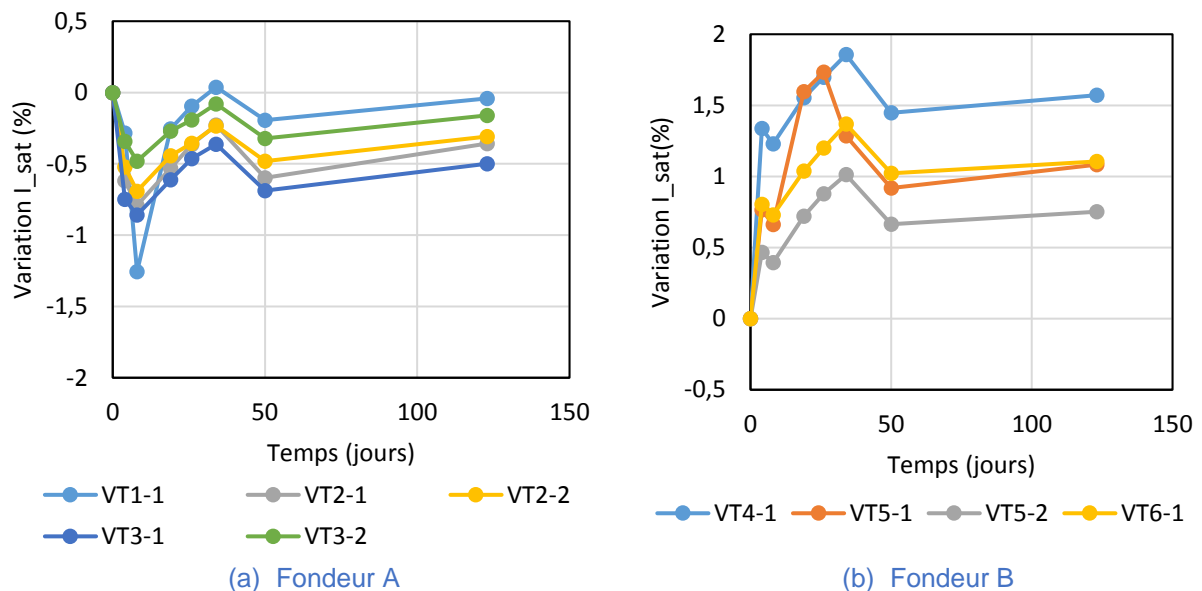


Figure 2.39 : Variation du courant de saturation des pHEMT des MMIC après enrobage pour les deux fondeurs en fonction du temps

A $t=0j$, nous avons effectué les mesures initiales. Ensuite, la résine a été déposée en environnement contrôlé de salle propre (20°C et 50%HR). Cela est suivi de la mise en étuve pour polymérisation en température pendant 4h30 (*figure 2.36*). Les premières mesures électriques ont été effectuées 4 jours après la sortie de l'étuve en salle propre. Entre deux mesures les composants sont conservés dans des boites sous azote.

Sur le graphe de la *figure 2.39*, nous observons au bout de 120 jours (4 mois) la variation en valeur relative du courant de saturation I_{SAT} de l'ordre de 0 à 8% pour le fondeur A et de -0,5 à -1,5% pour le fondeur B. Cette variation mesurée n'est pas négligeable car elle dépasse l'erreur de mesure (tableau 2.6). Ceci montre bien que les composants une fois encapsulés, restent sous contrainte le restant de leur vie tout en montrant une légère relaxation entre 50 et 120 jours. Etant donné que les variations de l'environnement de mesures et du banc de mesures sont négligeables, nous pouvons affirmer que les variations de courant de saturation sont probablement dues à la relaxation de la résine Dam&Fill. Ces variations de caractéristiques statiques sont associées à des variations de contraintes mécanique et thermomécanique car la résine, en se refroidissant, comprime le MMIC.

En exploitant les équations de piezorésistivité reliant contrainte et courant de drain énoncées dans le chapitre précédent, nous modélisons la contrainte plane induite par :

$$\pi_{11}\Delta\sigma_{xx} + \pi_{12}\Delta\sigma_{yy} + \pi_{12}\Delta\sigma_{zz} = -\frac{\Delta I_{d0^\circ}}{I_{d0^\circ}^0} \quad (Eq. 2.5)$$

Nous supposons que $\Delta\sigma_{zz} = 0MPa$ et $\Delta\sigma_{yy} = \Delta\sigma_{xx} = \Delta\sigma$; nous avons donc l'expression de la contrainte induite qui est donnée par la formule suivante :

$$\Delta\sigma_{xx} = -\frac{\Delta I_{d0^\circ}}{I_{d0^\circ}^0} \left(\frac{1}{\pi_{11} + \pi_{12}} \right) \quad (Eq. 2.6)$$

Pour une variation du courant de saturation I_{SAT} de 0,8% pour le fondeur A, nous évaluons la contrainte thermomécanique à environ -120MPa à la surface du substrat.

En comparant les résultats de ces deux moyens d'évaluation de contraintes (numérique et piezorésistivité), nous pouvons remarquer clairement que ce sont des contraintes de compression que les puces subissent lors du refroidissement après encapsulation. Cela montre déjà l'importance de la contrainte dans laquelle le packaging plastique met les composants. Ce qui pourrait compléter l'analyse de défaillance suite aux pertes de performances qui ont été énumérées dans les travaux de Ben Naceur [39]. Des travaux d'Ali [28], portant sur l'effet de l'enrobage plastique sur des composants en silicium, montrent les résultats identiques ce qui confirme encore une fois nos résultats et nos interprétations.

2.6.3. Bilan des niveaux de contrainte interne dans le SiNx

Dans cette section-bilan, nous résumons l'évolution possible du niveau de contrainte interne dans la passivation SiNx pour chacune des configurations (standard, flambage et Dam&Fill) depuis le report de la puce jusqu'à l'intérieur de l'enceinte de l'étuve de chaleur humide. Les valeurs données dans cette section correspondent aux zones libres de la surface (sans composants) des MMIC.

Sur la *figure 2.40*, nous avons les évolutions suivant la procédure de préparation de véhicule de test décrite dans la section 2.3.5. A la sortie du magasin, les MMIC sont reportés par collage sur le PCB, ensuite une étape de microsoudure est réalisée pour relier les accès du MMIC à ceux du PCB. Après cela, les VT peuvent subir, soit une contrainte de flexion (traction ou compression), soit d'enrobage. Après l'une de ces 3 configurations, ils sont disposés à l'intérieur de l'étuve de chaleur humide puis mis à la température de test pour un vieillissement.

Premièrement nous supposons qu'à l'état initial la couche de passivation n'a aucune contrainte initiale (0MPa); si elle est connue, elle peut être ajoutée (élasticité linéaire); comme représenté sur la *figure 2.40*. Le premier cycle de mise en température correspond à la polymérisation de la colle de report. Nous avons effectué un premier calcul de chauffage de 22 à 145°C avec le modèle de Hsueh [29] sans prendre en compte la colle (car elle est toujours dans son état liquide) et

le PCB suivi d'un second calcul de refroidissement avec Abaqus où nous prenons en compte la colle solidifiée. Avec cette hypothèse, nous identifions seulement quelques MPa (+6MPa) à la fin de la polymérisation de la colle (fin du collage). Le collage est suivi d'un cycle de passage rapide en température sur plaque à 200°C pour effectuer les microsoudures. Pour ce cycle de microsoudure, nous utilisons le même modèle sous Abaqus. Si nous supposons que nous restons toujours dans le domaine de comportement élastique des matériaux, la contrainte induite au chauffage est complètement compensée après refroidissement. Par contre, il faut savoir que ce passage en température (22 à 200°C) peut entrainer les matériaux dans un état inélastique qui changera non seulement les contraintes résiduelles mais peut aussi créer des amorces de microfissures dans les zones de concentration de contraintes (interfaces et singularités géométriques).

Les calculs de contraintes pour les configurations de flexion (traction et compression) et de l'enrobage plastique sont effectués avec des modèles sous Abaqus (respectivement dans les sections 2.4.2 et 2.6.2). Dans le cas d'une mise en flexion de traction, la contrainte interne est toujours inférieure à 300MPa. Lorsque nous mettons la puce en contrainte de flexion compressive et après Dam&Fill, nous avons des niveaux de compression proches de l'ordre de -300MPa. Après la mise en étuve de chaleur humide, toutes les contraintes augmentent légèrement d'environ 50MPa.

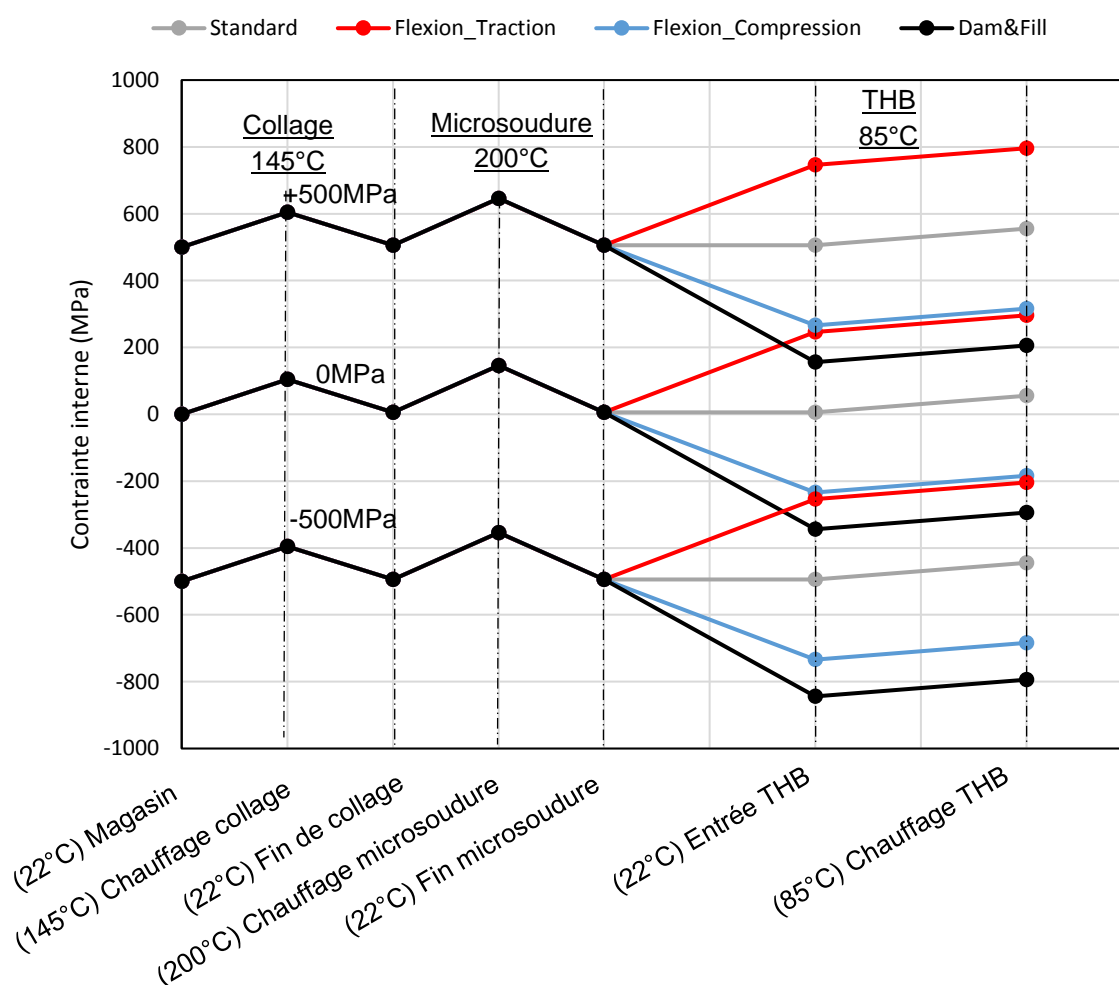


Figure 2.40 : Synthèse des variations de contrainte interne dans le SiNx jusqu'au test THB dans différentes configurations

Les contraintes thermomécaniques induites lors du passage en température (85°C / 145°C / 200°C) ne s'ajoutent pas entre elles à cause de l'hypothèse de thermoélasticité. C'est-à-dire lorsqu'on chauffe, la contrainte induite dans la couche de SiNx augmente et lorsqu'on refroidit, elle diminue et compense celle du chauffage.

Avec des hypothèses de contraintes internes initiales en traction (+500MPa) ou en compression (-500MPa), nous avons une idée des contraintes internes pendant le vieillissement dans l'étuve de chaleur humide. Ceci aidera dans l'analyse de la défaillance après les campagnes de test.

En réalité les contraintes évaluées sont à prendre comme de simples ordres de grandeur, car les valeurs des propriétés thermomécaniques (CTE, module d'Young...) des couches minces sont fortement dépendantes des paramètres de dépôt.

Par ailleurs, nous avons identifié un facteur de concentration de contrainte thermomécanique d'environ 2 pour la couche interne de SiNx et de 3 pour la passivation dans la section 2.5.2. Ces facteurs se retrouvent tout au long chaque fois qu'il y a un cycle de chauffage et refroidissement. Nos choix de matériaux (colle et PCB) ont été judicieux pour ne pas mettre les couches de puces sous un important niveau de contrainte après préparation des VT (collage + microsoudure). Ces niveaux de contraintes induites dans le SiNx sont nettement inférieurs en valeur absolue au giga pascal (1GPa) et rappelons que les fondeurs livrent les composants avec des couches de passivation légèrement en compression. Si l'on donnait raison au fondeur, en traction ou en compression, la couche de SiNx serait en toujours compression (respectivement -200 et -700MPa).

Cette synthèse nous permet d'avoir une idée précise des évolutions possibles de la contrainte interne du SiNx de la sortie des MMIC du magasin jusqu'au début du test THB.

2.7. Conclusion

Les composants microélectroniques de cette étude sont des MMIC à base de GaAs et ils subissent généralement des contraintes thermomécaniques depuis leur fabrication jusqu'à leur intégration dans les équipements. Nous pouvons remarquer aussi que ces contraintes peuvent être de différentes sources, de différents signes mais peuvent toutefois être évaluées. Dans ce chapitre, nous avons présenté les véhicules de test de ces travaux, ensuite la mise en place des essais de vieillissement enrichi avant de terminer par les résultats de modélisation de l'état de contrainte mécanique interne. L'objectif consiste à maîtriser la contrainte interne des couches minces des puces avant de mettre en évidence l'influence de cette dernière sur leur fiabilité en environnement sévère.

En présentant la mise en œuvre des essais de vieillissement, nous avons montré les modes de chargement qui peuvent être appliqués à nos véhicules de test tout en gardant les équipements de vieillissement standard. Les circuits imprimés de report des MMIC ont été conçus de sorte à ce que les puces puissent être fléchies uniformément soit en traction ou en compression. Cette vision du chargement nous a permis de mettre en œuvre puis de valider le banc de calibration de la contrainte appliquée par flambage en y associant des mesures de courbure au profilomètre et des mesures électriques de paramètres statiques. De là, nous avons exploité l'effet piezorésistif des semi-conducteurs pour établir une relation entre les variations de contrainte mécanique et les variations de caractéristiques électriques, relation utilisée dans les autres parties du chapitre.

Ensuite, nous avons utilisé des modèles numériques pour évaluer les contraintes mécaniques et thermomécaniques induites dans les couches minces de la puce (passivation et substrat) qui sont dues aux différences de CTE entre les matériaux des empilements conjuguées aux variations de température. Par exemple, nous avons évalué les niveaux de contraintes auxquelles sont soumis les composants pendant le test THB 85°C/85%HR. Nous avons remarqué que les zones de concentration de contraintes peuvent être reliées aux endroits où des endommagements de la passivation et du métal de grille des composants ont été constatés après vieillissement en chaleur humide. De même, l'évaluation des contraintes générées par le packaging plastique (enrobage puis refroidissement de 145°C à l'ambiante afin de polymériser la résine « Dam&Fill ») a montré des contraintes significatives de compression au niveau du MMIC. Ceci apporte des éléments supplémentaires pour interpréter des résultats de fiabilité des composants packagés en plastique, car ces états mécaniques n'ont pas été pris en compte dans l'analyse de défaillance jusqu'ici.

Maintenant que l'état de contrainte mécanique interne des couches minces est mieux maîtrisé et évalué, nous allons dans le prochain chapitre présenter puis discuter les résultats des tests de vieillissement effectués dans diverses conditions : la campagne THB- σ avec des contraintes mécaniques appliquées soit en traction, soit en compression.

Chapitre 3 : Influence des conditions de vieillissement sur les performances des composants micro-ondes

Chapitre 3 : Influence des conditions de vieillissement sur les performances des composants micro-ondes	105
3.1. Méthodologie adoptée	107
3.1.1. Objectifs des tests	107
3.1.2. Choix et description des véhicules de test	107
3.1.3. Protocole de test.....	108
3.1.4. Caractérisation des véhicules de test.....	109
3.1.5. Conditions de vieillissement	110
3.2. Effets combinés de la température et de l'humidité (sans contrainte mécanique).....	111
3.2.1. Evolutions des performances statiques.....	111
3.2.2. Observations de surface et interprétations.....	115
3.2.3. Conclusion sur la simulation du stockage des MMIC GaAs.....	118
3.3. Effet du stress électrique (sans contrainte mécanique)	120
3.3.1. Résumé de la file de test	120
3.3.2. Analyse de la défaillance du véhicule de test : cas des MMIC du fondeur A.....	121
3.3.3. Analyse de la défaillance pour le BX9-2.....	128
3.3.4. Conclusion sur l'effet du stress électrique sur les MMIC GaAs	131
3.4. Influence des contraintes mécaniques appliquées sur la fiabilité des composants	133
3.4.1. Résumé de la file de test	134
3.4.2. Analyse de la défaillance d'un VT en traction : AX4-2	136
3.4.3. Analyse de la défaillance d'un VT en compression : AX8-2.....	139
3.4.4. Analyse de la défaillance d'un VT en compression : BX8-1.....	142
3.4.5. Résumé des défaillances sur les MMIC chargés mécaniquement puis vieillis	144
3.4.6. Modélisation locale de l'impact de la contrainte mécanique sur les composants	146
3.4.7. Conclusion sur l'effet de la contrainte mécanique appliquée	149
3.5. Résumé et conclusion	151

Ce troisième chapitre porte sur les résultats des tests de vieillissement en chaleur humide réalisés sur les composants micro-ondes. L'objectif est d'élucider l'impact de chacune des configurations des véhicules de test. Pour cela nous avons mis en œuvre une méthodologie qui sera décrite en début de chapitre et qui consiste à différencier chacun des effets des conditions de vieillissement sur la fiabilité des composants MMIC GaAs. A travers d'une seule campagne de test, différentes expérimentations ont pu être réalisées.

Dans un premier temps, nous étudions l'impact de la température et de l'humidité sur des véhicules de test stockés à 85°C/85%HR sans polarisation électrique et sans contrainte mécanique. Cela permet de montrer les effets de ces deux seuls facteurs, qui simulent le stockage au sol.

Ensuite, les effets du stress électrique sont analysés en polarisant certains transistors en inverse. Dans la troisième et dernière partie de ce chapitre, des MMIC chargés mécaniquement par des contraintes de traction ou de compression, vont permettre de comprendre l'impact de la modification de la contrainte interne des couches minces (surtout la passivation) sur la fiabilité des MMIC. L'analyse de la défaillance dans les cas où nous aurons des pertes importantes de performance se fera grâce à des interprétations matériaux et à des simulations numériques par éléments finis.

3.1. Méthodologie adoptée

La méthodologie adoptée dans ces travaux de thèse a pour objectif de distinguer chacun des impacts des contraintes mécaniques appliquées sur les mécanismes de dégradations propres aux MMIC. L'essai de vieillissement en chaleur humide 85°C/85%HR mis en place et décrit dans ce chapitre a fait l'objet d'une campagne de test avec polarisation électrique. Notons que dans le prochain chapitre seront présentés les résultats de deux autres campagnes de test qui traitent des modifications physico-chimiques de la couche de passivation SiNx, reliées aux conditions de vieillissement.

Dans cette première file de test THB- σ , la fiabilité des MMIC GaAs est étudiée en condition de chaleur humide avec des composants mis sous différentes contraintes mécaniques : en compression ($\sigma < 0$), en traction ($\sigma > 0$) ou sans sollicitation mécanique ($\sigma = 0$).

3.1.1. Objectifs des tests

Les objectifs généraux des vieillissements en chaleur humide consistent à :

- simuler la phase de stockage au sol des composants disposés à l'intérieur de la charge utile dans un milieu non contrôlé,
- accélérer le vieillissement en se positionnant dans les conditions les plus défavorables notamment la polarisation inverse des transistors (le stress électrique),
- détecter les endommagements matériaux induits par la présence d'humidité et de température sous forme de dégradations telles que la corrosion, les fissurations et les délaminations.

L'objectif spécifique de la première campagne THB- σ consiste à appréhender l'impact des modifications de la contrainte mécanique interne des couches minces des composants, notamment la couche de passivation en nitrure de silicium, sur la fiabilité d'un packaging non-hermétique en condition de chaleur humide.

3.1.2. Choix et description des véhicules de test

Pour cette campagne de test, les véhicules de test seront appelés de différents noms afin de les différencier dans la suite de ce manuscrit. Il s'agira essentiellement de deux technologies (ou fondeurs) notés A ou B.

Les véhicules de test (VT) de la campagne de test THB- σ seront appelés *AX-n* avec « A » désignant le fondeur A et « n » désignant le numéro du véhicule de test. De la même façon les VT du fondeur B dans la campagne de test THB- σ seront appelés *BX-n*.

Sur *les figures 3.1*, nous avons les trois formes de véhicule de test : deux formes de VT pour les tests de chaleur humide et un pour les puces témoins.

Nous distinguons trois types de véhicule de test :

- VT témoin sans connectique D-sub 15" non monitoré pendant son stockage sous azote,
- VT sans chargement mécanique,
- VT avec chargement mécanique.

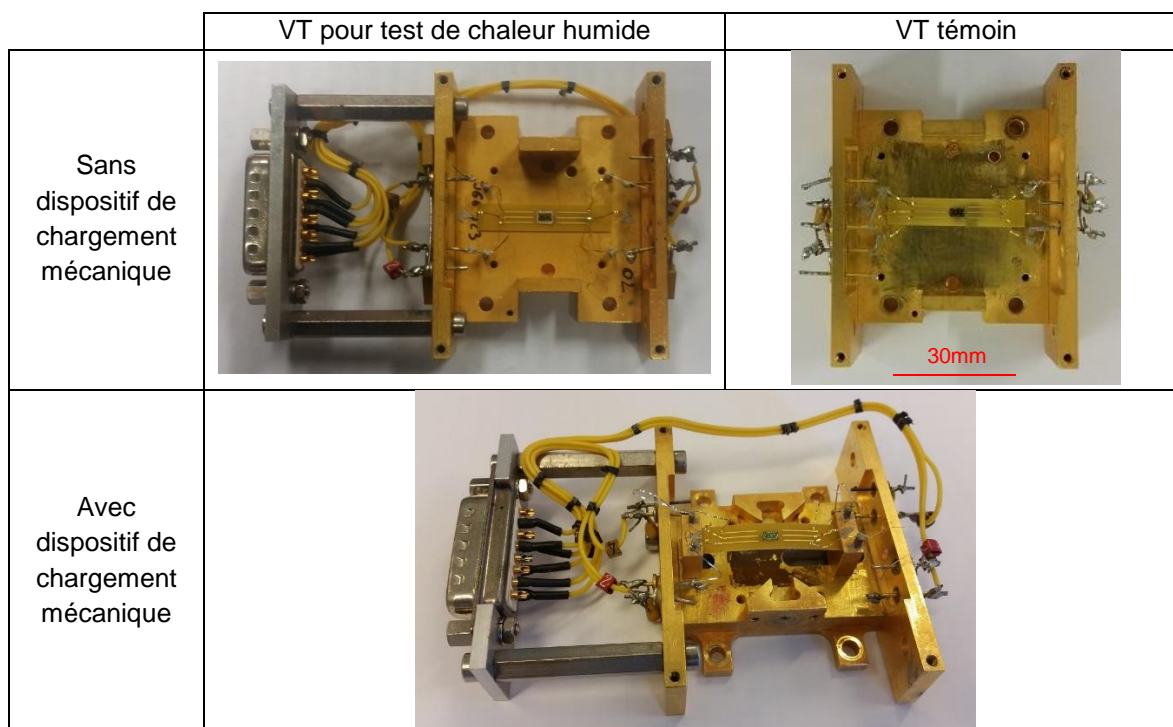


Figure 3.1 : Véhicule de test pour les campagnes avec ou sans chargement mécanique

Tous les composants appartenant à une même campagne ont été caractérisés en même temps et dans les mêmes conditions. Les détails concernant le protocole de test et les paramètres de caractérisation sont donnés dans la section suivante.

3.1.3. Protocole de test

Afin d'élucider de façon plus claire et précise les effets des conditions énumérées dans les objectifs de la section 3.1.1, nous avons établi un protocole expérimental valable pour cette campagne de test.

- à $t=0h$: des caractérisations électriques statique et dynamique sont effectuées sur les pHEMT des MMIC ; des observations en microscopie optique et MEB,
- lors de la reprise (temps intermédiaires) : des caractérisations électriques statiques sont réalisées sur chacun des véhicules de test avec des observations au microscope optique et au MEB spécifiquement sur les composants (capacités, pHEMT),
- lorsqu'un VT montre une défaillance irréversible (court-circuit par exemple), nous le sortons du lot de composants qui vont continuer le vieillissement puis nous passons à sa caractérisation,
- à la fin de la campagne, une caractérisation électrique statique suivi d'une caractérisation dynamique (si besoin) sont effectuées sur les MMIC démontés de leur semelle de test ; les VT ayant montrés des défaillances sont examinés finement au MEB/FIB pour déceler les endommagements matériaux.

A $t=0h$, nous n'avons vérifié aucun endommagement initial au microscope (optique et MEB) sur les composants neufs à vieillir.

Pour cette campagne de test et dans tous le document, les caractérisations électriques à effectuer sur les composants MMIC sont de deux types : statique et dynamique. Les mesures statiques consistent à caractériser les transistors seuls et les dynamiques consistent à caractériser les performances de l'ensemble du MMIC c'est-à-dire leur fonctionnalité en hyperfréquences.

3.1.4. Caractérisation des véhicules de test

Les mesures préliminaires sur les composants mis à disposition ont montré une dispersion d'environ 15% sur les caractéristiques statiques et dynamiques. C'est un critère qui est acceptable dans les spécifications des fondeurs et donc ne pose pas de problèmes pour les interprétations des expérimentations.

3.1.4.1. Paramètres statiques des MMIC

D'après les fiches de conception des MMIC fournies par les fondeurs A et B, les conditions nominales de polarisation sont assez proches : par exemple la tension entre le drain et la source V_{DS} est de 3V pour les deux fondeurs. Le tableau 3.1 qui suit, donne les valeurs limites en caractérisation statique DC préconisées par les deux fondeurs : au-delà on risque d'endommager le composant.

Paramètres	Valeurs maximales	
	Fondeur A	Fondeur B
V_{GS} (V)	-5 à +0,9	-5 à +0,9
V_{DS} (V)	+4	+5,2
V_{GD} (V)	-5 à 0,9	-5 à 0,9
I_G (A)	1,5	1,5

Tableau 3.1 : Valeurs maximales absolues des paramètres statiques des deux fondeurs A et B

Avec les limites indiquées par les fondeurs dans le tableau 3.1, nous avons donc défini nos propres intervalles de caractérisation avec une marge de sécurité pour éviter d'endommager les transistors lors des mesures électriques. Les mesures sont effectuées à température ambiante de salle propre ($T=20^\circ\text{C}$). Les valeurs sont les mêmes pour les deux technologies et sont résumées dans le tableau 3.2.

Fondeurs A et B	Caractérisations statiques de reprise (à $T=20^\circ\text{C}$ et 50% HR)		
	$I_D=f(V_{DS})$ pour V_{GS} variable	$I_D=f(V_{GS})$ pour $V_{DS}=3\text{V}$	$I_G=f(V_{GS})$ pour $V_{DS}=0\text{V}$
Tous les étages	$0 < V_{DS} < 3\text{V}$ $V_{GS}=0/-0,2/-0,4/-0,6\text{V}$	$-2 < V_{GS} < 0,5$ $V_{DS}=3\text{V}$	$-2 < V_{GS} < 0,5$ $V_{DS}=0\text{V}$

Tableau 3.2 : Conditions de caractérisation statique des MMIC

3.1.4.2. Paramètres dynamiques des MMIC

Paramètres	Caractérisations dynamiques en salle propre	
	Fondeur A	Fondeur B
Fréquence (GHz)	10 à 24	
Puissance d'entrée (dB)	+15	
V_{DS} (V)	+3	+3
V_{GS} (V) Etage 1	-0,3	-0,5
V_{GS} (V) Etage 2	-0,3	-0,5
V_{GS} (V) Etage 3	-	-0,5

Tableau 3.3 : Conditions de caractérisation dynamique des MMIC

En plus les caractérisations électriques statiques, les performances des MMIC étudiés dans ces travaux ont aussi été évaluées par caractérisation dynamique en mesurant leurs paramètres S. Cela consiste en un balayage en fréquence sous une alimentation en DC des transistors ; la puissance RF d'entrée est généralement fixée à +15dB. Les conditions de polarisation nominales sont toujours de $V_{DS}=3V$ pour les deux technologies. En les appliquant, nous devons mesurer un courant de drain de 24mA dans les deux premiers étages du fondeur B et 26mA dans son troisième étage. Pour le fondeur A, nous devrions mesurer 18mA sur l'étage 1 et 29mA sur l'étage 2 avec la même tension de drain. Les paramètres sont résumés dans le tableau 3.3.

3.1.5. Conditions de vieillissement

Le tableau 3.4 présente l'ensemble des composants testés lors la campagne de test THB- σ .

Campagne	VT	Nombre de VT		Conditions de Stockage	Durée et Stress électrique
		Fondeur A	Fondeur B		
THB- σ	Témoin	AX12 (2 pHEMT)	BX12 (2 pHEMT)	Sous azote	Sans courant
	Sans chargement mécanique appliqué	AX9 à 11 (6 pHEMT)	BX9 à 11 (6 pHEMT)	85°C/85%HR	1850h pour fondeur A
	Avec contrainte mécanique de traction	AX1 à 4 (8 pHEMT)	BX1 à 4 (8 pHEMT)		2450h pour fondeur B
	Avec contrainte mécanique de compression	AX5 à 8 (8 pHEMT)	BX5 à 8 (8 pHEMT)		Etage 1 à $V_{GS}=0V$ Etage 2 à $V_{GS}=-5V$
Total		12	12		

Tableau 3.4 : Tableau récapitulatif des conditions de vieillissement pour les composants de cette campagne THB- σ

Au total 24 MMIC dont 12 puces du fondeur A et 12 pour le fondeur B ont été testés. Pour chaque MMIC, 2 étages comportant chacun un transistor pHEMT seront utilisés. Les VT témoins sont stockés dans des boîtes sous azote.

Les conditions de polarisation détaillées dans le tableau 3.4 pour la campagne de test THB- σ ont été établies de façon à avoir assez de données pour bien dissocier les effets du stress électrique de ceux de la mise en contrainte mécanique des puces. Ainsi, le premier étage n'est pas polarisé alors que le second étage est polarisé en inverse. Chacun des VT est positionné à la verticale dans l'étuve de chaleur humide pour éviter la stagnation d'eau de condensation à la surface du composant.

Les véhicules de test chargés mécaniquement sont calibrés grâce au système décrit dans la partie 2.4 du chapitre précédent.

Avant le lancement de cette campagne de test ($t=0h$), des caractérisations optiques et au MEB sont effectuées pour s'assurer qu'il n'y ait aucun endommagement initial sur les composants à vieillir.

En résumé, les différentes configurations des structures de test vont permettre de différencier les deux technologies et de dissocier les effets du stress électrique en chaleur humide. Le but est de bien élucider les effets de la variation de contrainte mécanique interne des couches minces des transistors sur la fiabilité des MMIC soumis à des vieillissements accélérés de 85°C/85%HR.

3.2. Effets combinés de la température et de l'humidité (sans contrainte mécanique)

Cette partie présente les résultats des essais de vieillissement accéléré à 85°C/85%HR pour la campagne THB- σ sur le lot de véhicules de test des deux fondeurs ayant subi un vieillissement sous les seuls effets de température et d'humidité. Le plan de test ci-après (*figure 3.2*) montre les véhicules de test qui décrivent uniquement les effets de la température et de l'humidité combinés.

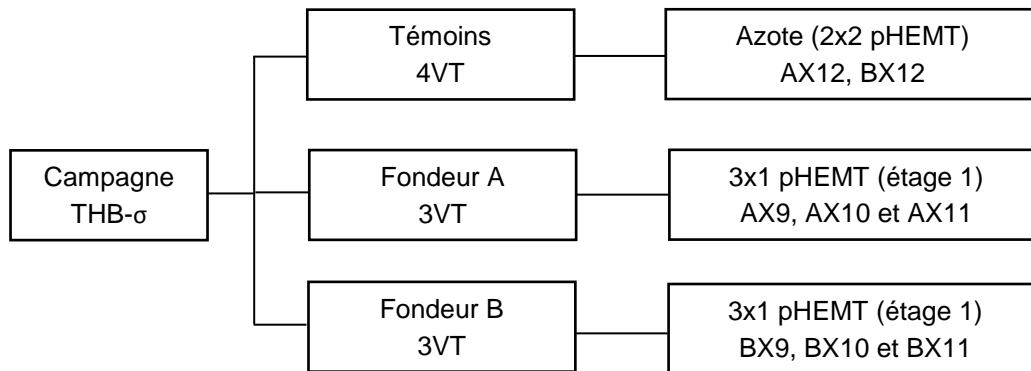


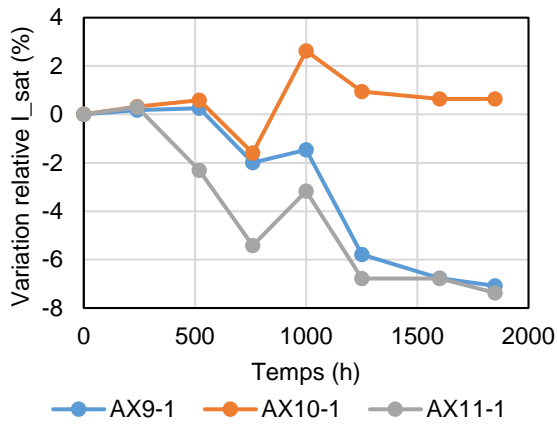
Figure 3.2 : Plan de test montrant l'effet de la température et de l'humidité combinés (sans contrainte mécanique)

Pour l'évaluation en environnement sévère des MMIC, on considère très souvent que le composant est défectueux ou a perdu ses fonctionnalités lorsque l'un des paramètres varie de plus de $\pm 10\%$ de sa valeur initiale ou de référence. Initialement les puces sont mesurées en conditions de salle propre (environ 20°C et 50%HR). Aucun séchage initial ($T=125^\circ\text{C}$ / 48h) en température n'est effectué car cela pourrait évidemment créer des contraintes thermomécaniques résiduelles qui peuvent altérer les interprétations des résultats.

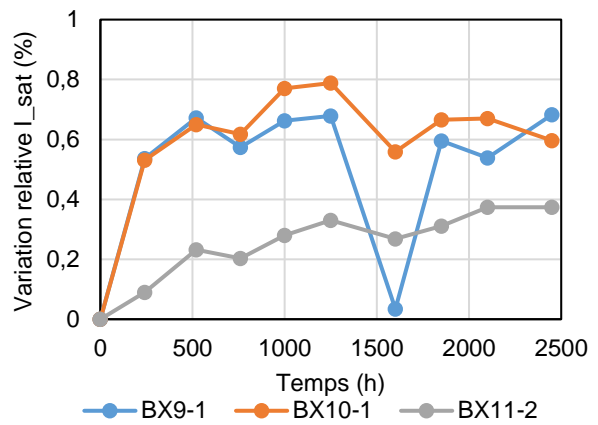
Lorsque nous nous référons à la norme JEDEC [13] et au critère de dégradation fixé à $\pm 10\%$, aucun transistor cité dans ce plan de test n'a subi de dégradation significative après 1850h pour le fondeur A et 2450h pour le fondeur B. Il n'y a eu aucune dégradation supérieure à 10% ni du courant de saturation I_{SAT} , ni de la tension de pincement V_P des transistors concernés.

3.2.1. Evolutions des performances statiques

La *figure 3.3* ci-après montre l'évolution au cours du vieillissement du courant de saturation I_{SAT} des transistors vieillis, pour les deux technologies. A des pas de 250h, ces « mesures de reprise » ont été réalisées en salle propre sans séchage et dans les 24h ayant suivi la sortie des véhicules de test de l'enceinte climatique. La variation relative du I_{SAT} des VT témoins AX12 et BX12 (non soumis à la chaleur humide) sur la durée de la campagne de test est d'environ $\pm 1\%$ pour le fondeur A et de $\pm 0,2\%$ pour le fondeur B. Nous avons eu des problèmes de mesures à 1600h qui expliquent les écarts observés notamment pour les véhicules de test BX9-1 et BX10-1. Néanmoins, après 1850h de vieillissement pour le fondeur A, nous observons au total une variation relative d'environ -7% du I_{SAT} contre $\pm 1\%$ pour les VT témoins, ce qui montre qu'il y a eu une dégradation significative même si celle-ci n'est pas synonyme de défaillance. Avec les VT du fondeur B, nous pouvons noter une variation d'environ +0,9% du courant de saturation contre une référence de $\pm 0,2\%$ de ses VT témoins. Ceci correspond à une augmentation du courant de drain et n'est pas une dégradation. Pour les deux cas, ce sont des évolutions rapides qui se stabilisent après 750h de vieillissement.



(a) Fondeur A

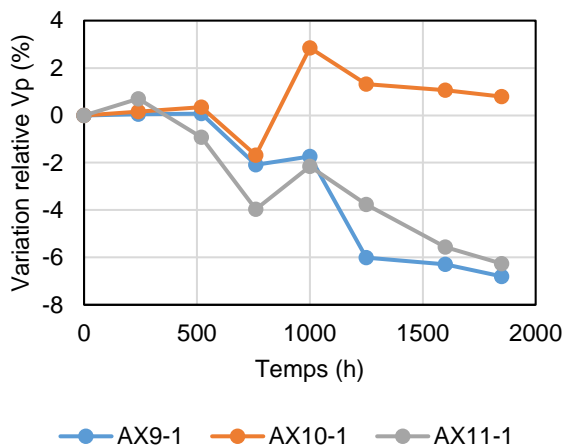


(a) Fondeur B

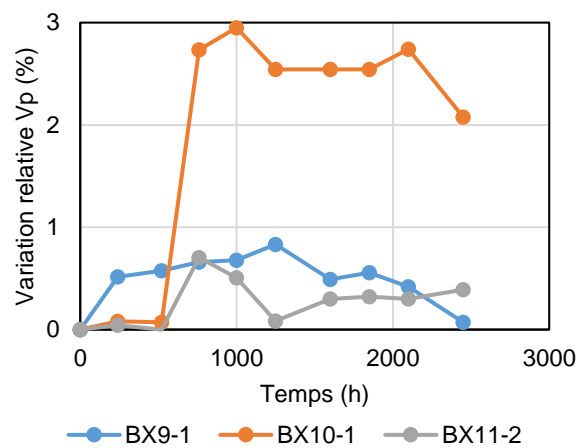
Figure 3.3 : Variation relative du courant de saturation I_{SAT} en fonction du temps pour les deux technologies (pas de contrainte appliquée)

La remarque essentielle de ce vieillissement en comparant les deux technologies est qu'avec le fondeur B, la variation absolue de courant de saturation I_{DS} est très faible et 8 fois moins importante par rapport au fondeur A. Il est difficile d'en donner la cause, puisqu'entre les deux fondeurs ce ne sont ni les mêmes empilements ni les mêmes paramètres des procédés de dépôt.

D'après la figure 3.4, les tensions de pincement V_P des VT ont aussi évolué au cours du vieillissement. Nous notons une variation relative d'environ -7% pour les transistors du fondeur A et +3% maximum pour le fondeur B. Pour ce paramètre, nous notons environ la même variation dans le temps des VT témoins (AX12 et BX12) que pour le cas du courant de saturation : $\pm 1\%$ pour le fondeur A et $\pm 0,2\%$ pour le fondeur B.



(a) Fondeur A



(b) Fondeur B

Figure 3.4 : Variation relative de la tension de pincement V_P en fonction du temps pour les deux technologies

La figure 3.5 représente le réseau de sortie $I_D=f(V_{DS})$ pour deux valeurs de V_{GS} (0 et -0,6V) et la caractéristique statique $I_D=f(V_{GS})$ pour $V_{DS}=3V$, sur différents temps de vieillissement de l'étage 1 du MMIC AX11 du fondeur A. Sur cette figure 3.5a, nous observons une variation relative du courant de drain I_D de l'ordre de -7%, ce qui est en-dessous du critère de défaillance de la puce.

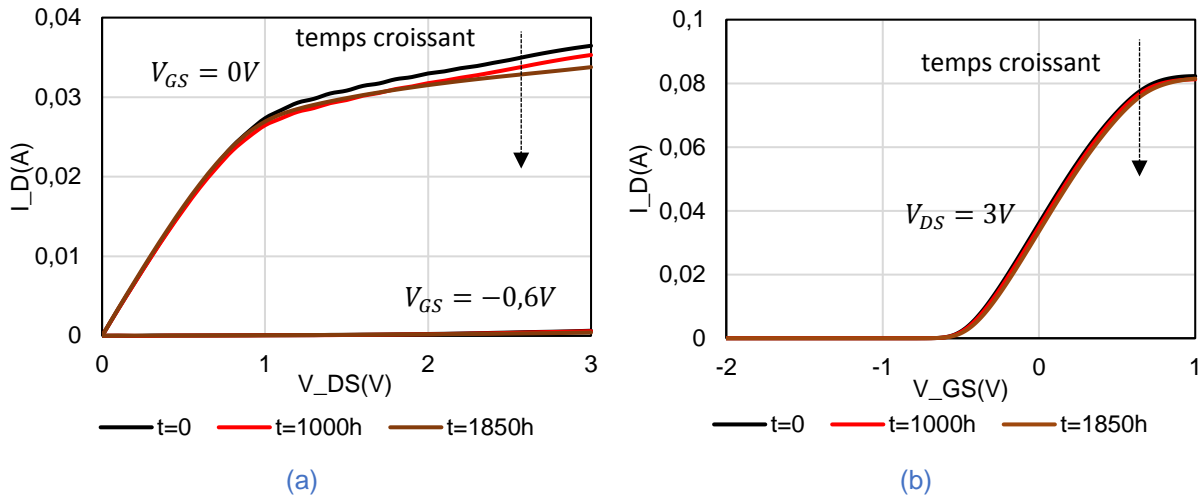


Figure 3.5 : Caractéristiques (a) $I_D=f(V_{DS})$ à $V_{GS}=0V$ et $-0,6V$ et (b) $I_D=f(V_{GS})$ à $V_{DS}=3V$ du 1^{er} étage du AX11 à différents temps de vieillissement de 0h à 1850h THB85/85.

La figure 3.6 représente en détails la caractéristique statique $I_D=f(V_{GS})$ pour $V_{DS}=3V$ et $I_G=f(V_{GS})$ pour $V_{DS}=0V$ du 1^{er} étage de AX11 sur différents temps de vieillissement. L'échelle en ordonnée est logarithmique. Déjà, à partir de 1000h de vieillissement, nous pouvons remarquer que le courant du drain commence par augmenter légèrement de $I_D=4.10^{-7}A$ à $I_D=7.10^{-7}A$ pour un $V_{GS}=-1V$. Cela explique les valeurs de moins en moins négatives de la tension de pincement mentionnées sur la figure 3.4a. Après les 1850h de vieillissement pour le fondeur A, la perte du courant de drain I_D est toujours légère même si la tension de pincement continue de croître. A la fin de la file de test, les caractérisations effectuées sous pointes ont montré les mêmes pertes, ce qui confirme les résultats pour cette technologie. D'autre part, la figure 3.6b nous montre aussi une baisse du courant dans la grille de $I_G=4.10^{-6}A$ à $I_G=2.10^{-6}A$ pour $V_{GS}=0V$. En résumé pour cette technologie, les dégradations ne sont pas significatives sur un plan technique mais cependant supérieures à la variation relative sur la durée du test des VT témoins.

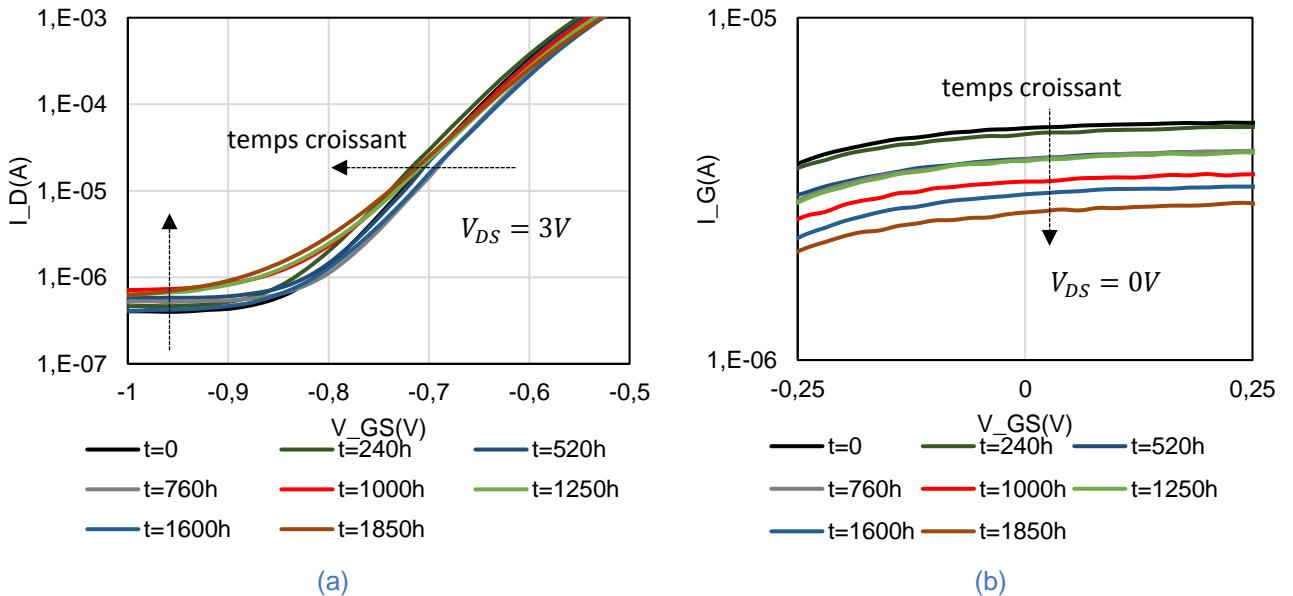


Figure 3.6 : Evolution de (a) la caractéristique $I_D=f(V_{GS})$ pour $V_{DS}=3V$ et (b) du $I_G=f(V_{GS})$ pour $V_{DS}=0V$ du 1^{er} étage de AX11 pour différents temps de vieillissement THB85/85.

La *figure 3.7* représente le réseau de sortie $I_D=f(V_{DS})$ pour $V_{GS}=0V$ et $V_{GS}= - 0,6V$ et la caractéristique statique $I_D=f(V_{GS})$ pour $V_{DS}=3V$, pour différents temps de vieillissement de l'étage 1 du MMIC BX9 du fondeur B. Sur la *figure 3.7a*, nous pouvons observer une variation du courant de drain I_D du 1^{er} étage de BX9 lors du vieillissement. Cette variation relative est de l'ordre de +0,7% (légère augmentation du courant de saturation I_{SAT}) ce qui correspond toujours aux spécifications du fondeur. Nous sommes donc toujours dans la marge de non-défaillance de cette technologie, établie pour cette file de test.

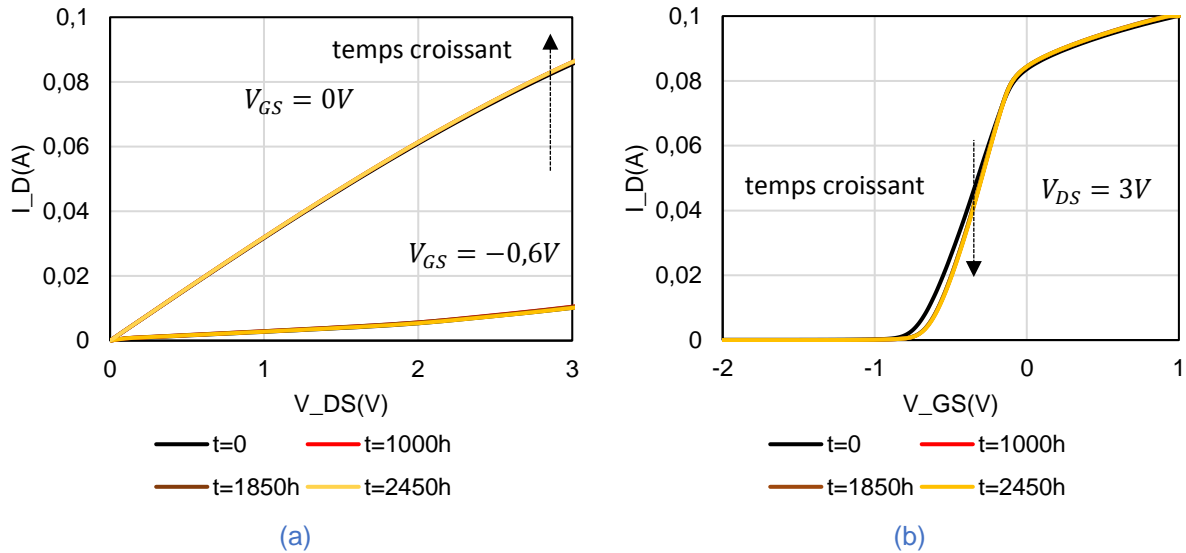


Figure 3.7 : Caractéristiques $I_D=f(V_{DS})$ à $V_{GS}=0V$ et $-0,6V$ et $I_D=f(V_{GS})$ à $V_{DS}=3V$ du 1^{er} étage du BX9 à différents temps de vieillissement de 0h à 2450h THB85/85.

La *figure 3.8* présente un zoom sur les caractéristiques statiques $I_D=f(V_{GS})$ pour $V_{DS}=3V$ et $I_G=f(V_{GS})$ pour $V_{DS}=0V$ du 1^{er} étage de BX9 sur différents temps de vieillissement. Après 2400h de vieillissement, Nous remarquons que le courant du drain commence par diminuer légèrement de $I_D=2.10^{-4}A$ à $I_D=1.10^{-4}A$ pour un $V_{GS}=-1V$. Cela explique la variation relative (+0,5%) du courant de saturation juste après quelques centaines d'heures de vieillissement sur la *figure 3.3*; et aussi par la variation relative de la tension de pincement présentée à la *figure 3.4*. Après les 2450h de vieillissement, la perte du courant de drain I_D est toujours légère et s'est même stabilisée comme nous le montre cette superposition de courbes à différents temps. Notons aussi que sur la *figure 3.8* nous avons une baisse du courant de grille de $I_G=4.10^{-6}A$ à $I_G=2.10^{-6}A$ pour $V_{GS}=0V$. En somme les dégradations sont très légères (<0,8% pour I_{SAT} et <3% pour le V_P) mais elles existent puisque leurs valeurs sont supérieures à la variation relative sur la durée du test des VT témoins. A la fin de la file de test, les caractérisations effectuées sous pointes ont montré les mêmes pertes ce qui confirme les résultats pour cette technologie B.

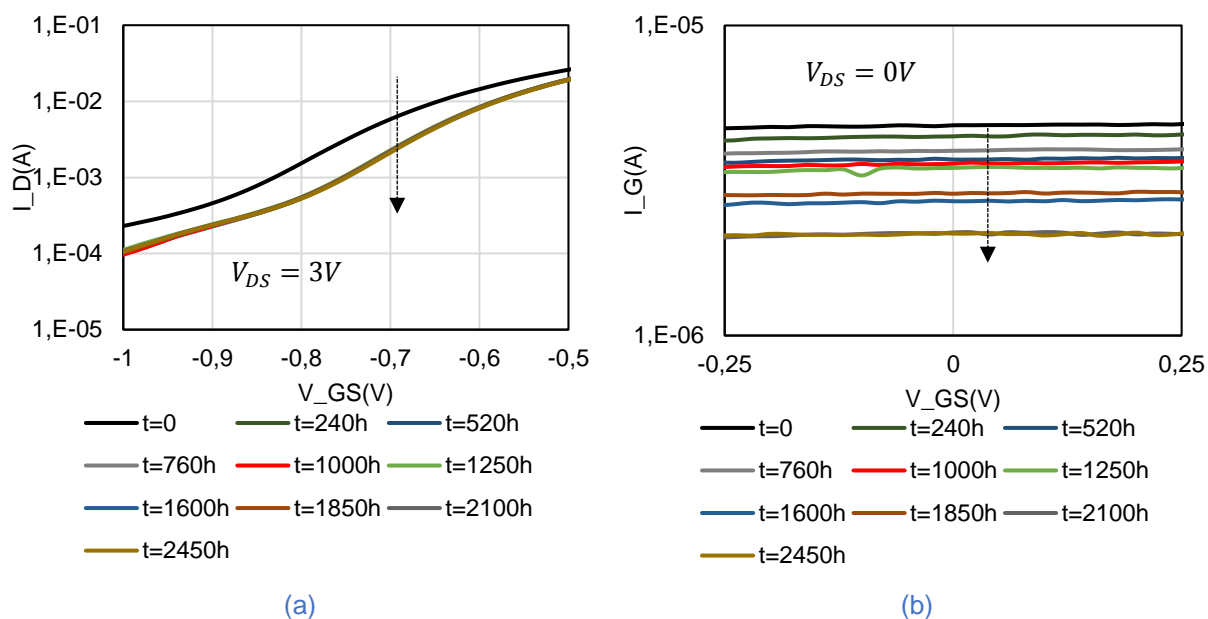


Figure 3.8 : Evolution de la caractéristique $I_D=f(V_{GS})$ pour $V_{DS}=3V$ et du courant de grille $I_G=f(V_{GS})$ pour $V_{DS}=0V$ du 1^{er} étage de BX9 pour différents temps de vieillissement THB85/85.

Le tableau 3.5 résume les valeurs moyennes et les variations absolues des paramètres statiques des véhicules de test vieillis lors de la première file de test THB- σ correspondant à un vieillissement de 1850h pour le fondeur A et 2450h pour le fondeur B. Cela donne une idée des variations qui sont dues à la combinaison de deux conditions environnementales : l'humidité relative à 85% et la température à 85°C. Les composants témoins de la file de test ont permis de quantifier la variabilité que l'on peut avoir dans les mesures à différents instants.

Véhicules de test	$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$
Témoin Fondeur A	$ I_{SAT} $ 1%	$ V_P $ 1%	Pas de fuite
Témoin Fondeur B	$ I_{SAT} $ 0,2%	$ V_P $ 0,2%	Pas de fuite
AX9, AX10, AX11	$ I_{SAT} $ 7%	$ V_P $ 7%	Légère évolution
BX9, BX10, BX11	$ I_{SAT} $ 0,8%	$ V_P $ 3%	Légère évolution

Tableau 3.5 : Moyennes des évolutions en absolue des principaux paramètres statiques des transistors stockés à 85°C/85%HR sans polarisation électrique

3.2.2. Observations de surface et interprétations

Dans le but de faire le lien entre les dégradations des performances et les endommagements locaux, nous avons effectué en plus des mesures de reprise, des observations au microscope sur l'ensemble des puces vieilles et spécifiquement sur les composants actifs (transistors pHEMT) et passifs (condensateurs), au long des 1850h de vieillissement pour les puces de la technologie A et des 2450h pour la technologie B.

Sur la *figure 3.9*, nous observons les micrographies avant et après 1850h de test en chaleur humide pour le véhicule de test AX11 du fondeur A. En comparant les deux images, nous n'observons pas de défauts majeurs sur la surface libre (zones sans composants) mais juste des impuretés et quelques défauts dans la passivation. Ces défauts sont localisés car ils sont fonction de la qualité de la passivation ou du niveau de contrainte résiduelle locale. Dans les zones libres (sans composants), les défauts qui peuvent apparaître ne sont pas directement liés à une perte de performance.

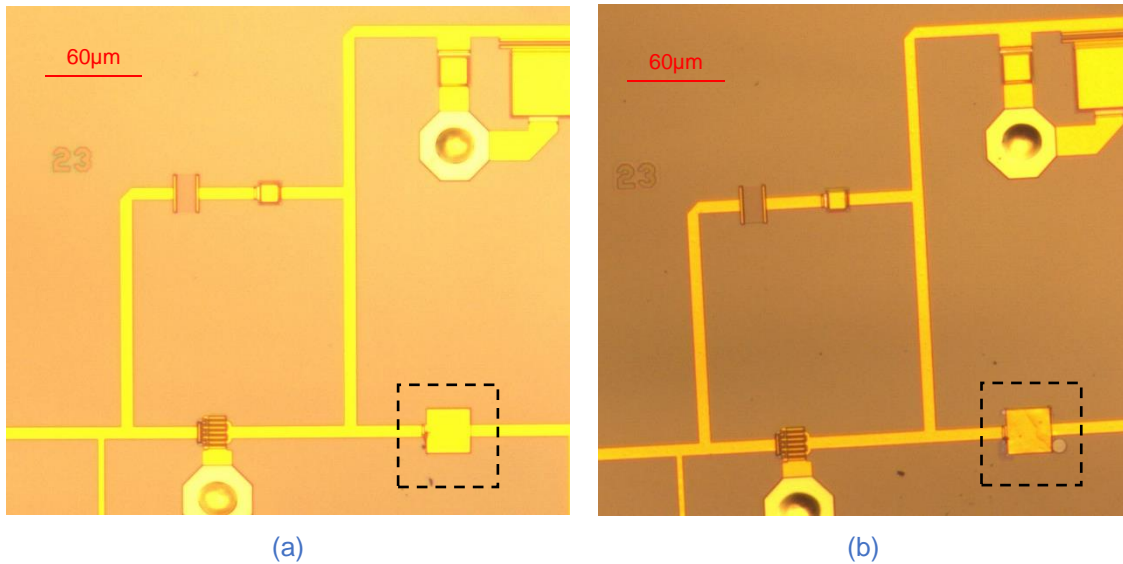


Figure 3.9 : Micrographies optiques de la surface de l'étage 1 du AX11 (a) avant les tests (b) après 1850h de vieillissement à 85°C/85HR

Lorsque nous nous focalisons sur les composants, nous observons premièrement un défaut récurrent au niveau de la capacité de séparation, que nous montre la *figure 3.10*. Nous avons remarqué ce défaut sur pratiquement tous les véhicules de test du fondeur A de cette file de test et aussi dans les travaux de Ben Naceur [39]. Ces défauts paraissent sous forme de cloques, de délamination ou de gonflement de la passivation dans les coins de la capacité. Nous expliquons ces défauts par les conditions de test mais leur localisation au niveau des coins de la capacité montre une influence de la concentration de contrainte à ces endroits-là. Nous notons particulièrement sur ce véhicule de test des impuretés présentes au début du test qui ont disparu au fil du vieillissement. Ces impuretés sont souvent des lieux de rétention d'humidité sur les puces et viennent du mauvais état de surface initial ou de la pollution lors de la préparation.

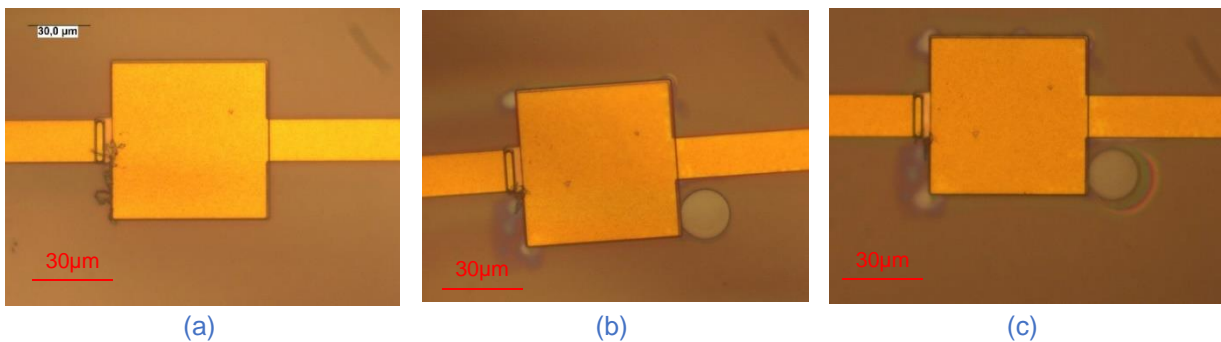


Figure 3.10 : Micrographies optiques de la capacité de séparation du AX11 (a) avant les tests, (b) 1000h et (c) 1850h de vieillissement à 85°C :85%HR

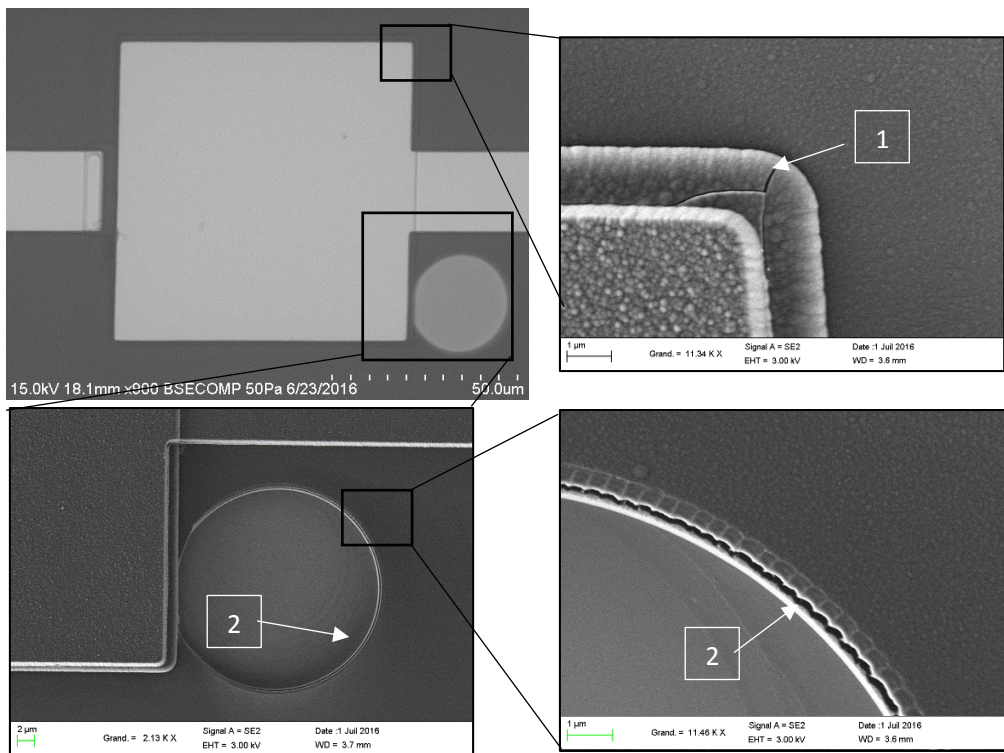


Figure 3.11 : Vues MEB localisées de la capacité de séparation du AX11 après 1850h de vieillissement à 85°C/85HR

Cette capacité montrant des endommagements (*figure 3.10*) a été analysée au Microscope Électronique à Balayage (MEB) dans le but d'avoir des vues plus localisées et d'analyser la surface des composants et la nature des endommagements.

Sur les vues MEB de la *figure 3.11*, nous observons plusieurs zones d'endommagement aux coins de la capacité de séparation. Elles sont sous forme de fissurations de la passivation et/ou des empilements des couches ; nous observons également des cloques entières dans la passivation créant des trous à certains endroits. Ces fissurations correspondent à des ruptures de la passivation dans les coins de la capacité où l'architecture est complexe. Les cloques et les trous sont en fait déclenchés par des délaminations et des fissurations de la passivation à des coins (flèche 1) et sur des marches qui entraînent des concentrations de contraintes. Ces fissures, en évoluant en forme de cercle, font détacher la passivation pour former ces trous (flèche 2).

Sur d'autres puces, nous avons retrouvé les mêmes formes de fissuration et toujours au niveau de la capacité de séparation. Ces fissurations apparaissent puis évoluent au cours du vieillissement. Une remarque importante est que de tels défauts sur la capacité de séparation ne sont pas quantifiables par les mesures statiques car le composant n'est pas inclus dans le circuit électrique de caractérisation des transistors pHEMT. Toutefois il est possible de détecter leurs effets grâce aux mesures des performances dynamiques hyperfréquences.

Concernant les transistors pHEMT de cette file de test, nous avons également effectué des analyses puisque ce sont eux qui constituent les éléments indispensables à l'amplification du signal des MMIC. Leurs performances ont été caractérisées en statique dans la section précédente. Sur la *figure 3.12*, nous observons les vues optique et MEB du transistor pHEMT du 1^{er} étage du AX11 après 1850h de vieillissement. Il est à noter qu'il n'y a pas le moindre endommagement visible en surface sur ce transistor, ce qui explique sa faible perte de performance de l'ordre de -7% du courant de saturation et de la tension de pincement. Il n'y a donc pas de pénétration significative d'humidité au niveau de ce composant dans ces conditions de test.

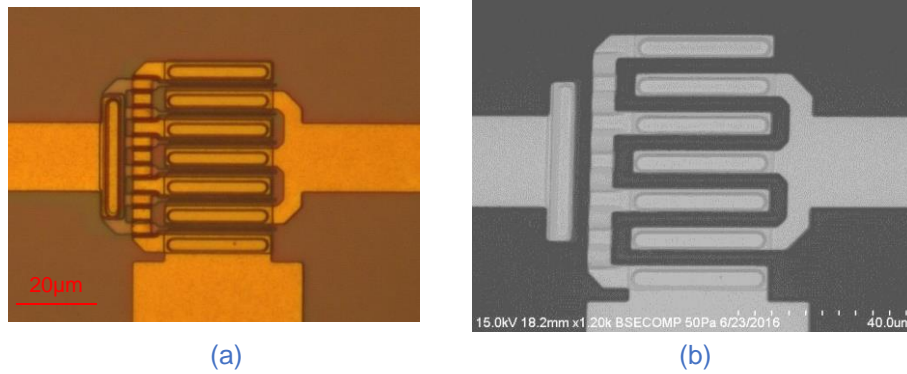


Figure 3.12 : Micrographies (a) optique et (b) MEB du pHEMT du 1^{er} étage du AX11 non polarisé après 1850h de vieillissement à 85°C/85%HR

Pour les puces du fondeur B, la *figure 3.13* montre les vues optiques avant et après vieillissement sur 2450h des transistors pHEMT. Sur cette technologie B, nous n'avons mesuré aucune perte significative de performance à la fin de la campagne sur les véhicules de test de cette file. Il n'y a également aucun endommagement observable à cette échelle ni sur les composants passifs ou actifs, ni à la surface libre du composant. Rappelons que c'est une technologie différente de l'autre du point de vue des empilements, épaisseurs de couches et paramètres des procédés de dépôt.

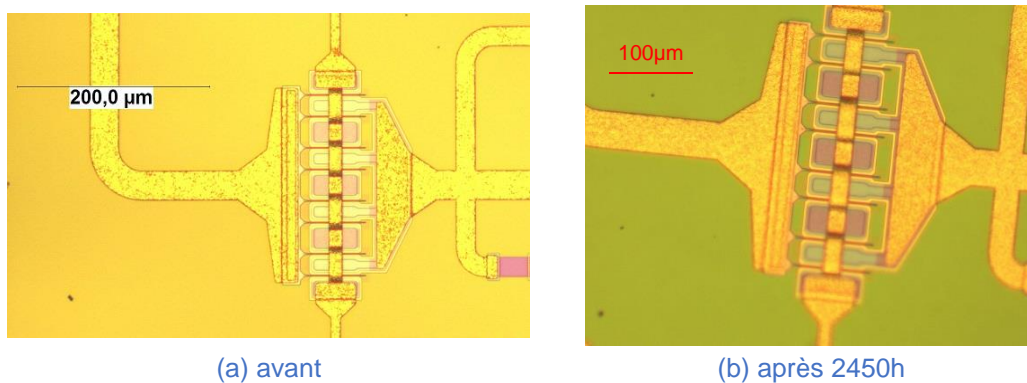


Figure 3.13 : Micrographies optiques du pHEMT du 1^{er} étage du BX9 (a) avant et (b) après 2450h de vieillissement à 85°C/85HR

3.2.3. Conclusion sur la simulation du stockage des MMIC GaAs

En résumé, sur l'ensemble des composants de cette file, nous avons mesuré des pertes de performance statique (courant de saturation I_{SAT} et tension de pincement V_P) assez faibles, de l'ordre de 7% pour le fondeur A et de 0,8% pour le fondeur B. Sur les 1000h premières heures de toute la file de test, nous avons noté des endommagements des matériaux au niveau des capacités de séparation pour la technologie A qui sont apparues aux environs de 760h. Ensuite ces défauts se sont accentués jusqu'à 1850h avant que nous n'arrêtions la campagne. Les vieillissements ont continué pour les composants de la technologie B mais aucun endommagement matériel n'a été identifié (<1%). Les endommagements que nous avons observés sur la technologie A sont essentiellement situés au niveau de la capacité de séparation des deux étages de la puce, plus particulièrement dans les coins, endroit où l'architecture est fortement en angles et en étages, ce qui donne lieu à des concentrations de contraintes localisées dans les couches empilées comme nous l'avons montré au chapitre 2.

L'absence de défaillance sur les composants du fondeur B montre simplement qu'ils sont robustes et surtout que la qualité de leur passivation est bonne pour assurer sur une très longue

durée leur fiabilité dans un environnement de chaleur humide sans polarisation et sans aucune autre forme de contrainte externe.

Cette première file de test nous a permis d'avoir une idée précise de l'influence des conditions environnementales, humidité et température, sur les composants MMIC nus. Ainsi nous pourrons distinguer les défaillances liées à la dégradation seule du composant en chaleur humide, de celles liées au stress électrique et pour finir, les effets propres de la mise en contrainte mécanique des MMIC.

3.3. Effet du stress électrique (sans contrainte mécanique)

Le stress électrique appliqué est sous forme de tension électrique entre les électrodes des composants et cela crée un champ électrique qui, dans nos essais, a pour objectif d'amorcer ou d'accélérer des phénomènes de migration électrochimique et/ou de corrosion.

Cette partie se propose de présenter les résultats des essais de vieillissement accéléré à 85°C/85%HR pour la campagne THB- σ sur le lot de véhicules de test des deux fondeurs ayant subi, en plus des conditions de vieillissement par la température et l'humidité, un stress électrique. Pour y arriver, nous avons appliqué deux conditions de polarisation sur la grille des transistors pHEMT : la polarisation inverse ($V_{GS}=-5V$) et l'absence de polarisation ($V_{GS}=0V$). Ce niveau de polarisation a été défini suite aux travaux antérieurs de Ben Naceur [39] sur les mêmes composants de la technologie A, qui a conclu que la polarisation inverse est la condition qui accélère le plus les défaillances des MMIC GaAs. Donc sur les VT, l'étage 1 n'est pas polarisé. Par contre l'étage 2 est polarisé en inverse ($V_{GS}=-5V$). Ci-après le plan de test montrant les véhicules de test qui permettent d'isoler les effets du stress électrique appliqué.

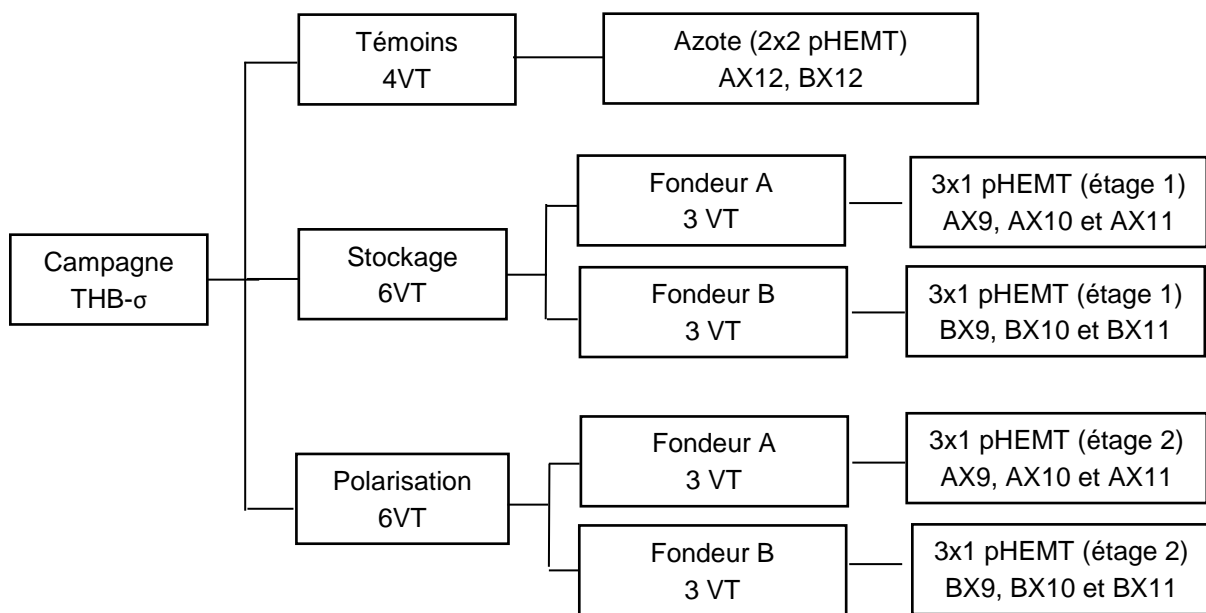


Figure 3.14 : Plan de test montrant l'effet du stress électrique

Pour cette file de test, nous n'allons pas seulement considérer le critère de défaillance à $\pm 10\%$ mais nous chercherons aussi à aller jusqu'à la défaillance complète des composants. Tout comme pour la file précédente, aucun séchage n'est effectué lors de la reprise et les mesures de reprise sont effectuées dans un environnement de salle propre (20°C / 50%HR). Sur le MMIC BX11, nous avons inversé les polarisations (étage 1 en inverse et étage 2 sans polarisation) pour des raisons techniques.

3.3.1. Résumé de la file de test

La figure 3.15 ci-après nous montre l'évolution temporelle des événements pour cette file de test : en noir les mesures de reprise effectuées ; en rouge les temps de défaillance des composants MMIC de la technologie A et en bleu les temps de défaillance de la technologie B. Seuls les VT ayant montré des défaillances irréversibles dépassant les 10% de pertes de performances des paramètres statiques sont mentionnés. Sur les 6 VT dans les mêmes conditions, tous ont montré des défaillances.

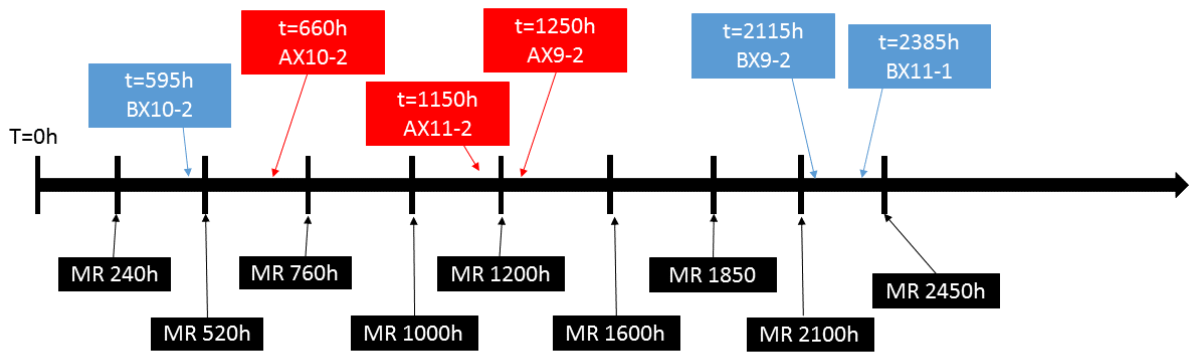


Figure 3.15 : Ligne temporelle des évènements sur la file de test montrant les temps de défaillances des différents véhicules de test polarisés en inverse ($V_{GS}=-5V$) en chaleur humide : 85°C/85%HR

Sur cette file de test, nous remarquons qu'au bout de 2450h tous les transistors polarisés en inverse ont fini par montrer des défaillances irréversibles dépassant les $\pm 10\%$. Par contre, notons que les pHEMT qui sont sans polarisation ($V_{GS}=0V$) n'ont pas montré de défaillance au bout de toute la file de test. Pour la technologie A, les composants ont montré des défaillances entre 660-1250h de vieillissement. Une puce du fondeur B de la file de test a montré des défauts dès 595h, les deux autres ont tenu jusqu'à respectivement 2115h et 2385h de test.

Dans les paragraphes qui suivent, nous allons donner des exemples de véhicules de test en présentant l'analyse de défaillance qui en est faite à l'aide du monitoring in-situ, des mesures statiques et dynamiques ainsi que des observations au microscope et au MEB.

3.3.2. Analyse de la défaillance du véhicule de test : cas des MMIC du fondeur A

Pour cette section nous présenterons en particulier un véhicule de test du fondeur A (AX9-2) auquel est appliqué une polarisation inverse $V_{GS}=-5V$. Nous allons présenter l'évolution de sa défaillance : des pertes de performance électronique jusqu'aux endommagements matériels. Ensuite, nous donnerons aussi les résultats de façon générale pour les autres composants de cette file de test.

3.3.2.1. Suivi du monitoring in-situ : cas du AX9-2

Sur la *figure 3.16*, nous observons l'évolution du monitoring du courant dans la grille I_G du pHEMT AX9-2 ayant subi une défaillance irréversible après 1250h. Le drain et la source étaient reliés à la masse et durant toute la durée du vieillissement cumulé, la mesure en continu de courant de grille I_G a été assurée par le banc de châssis BILT (annexe A1). Cette défaillance se traduit par des fuites de courant progressives puis par un court-circuit sur le monitoring du transistor. Le détail à droite de la *figure 3.16* montre qu'à partir de 660h on peut noter une première fuite du courant de grille qui en évoluant avec le temps de vieillissement a conduit à la défaillance irréversible du composant.

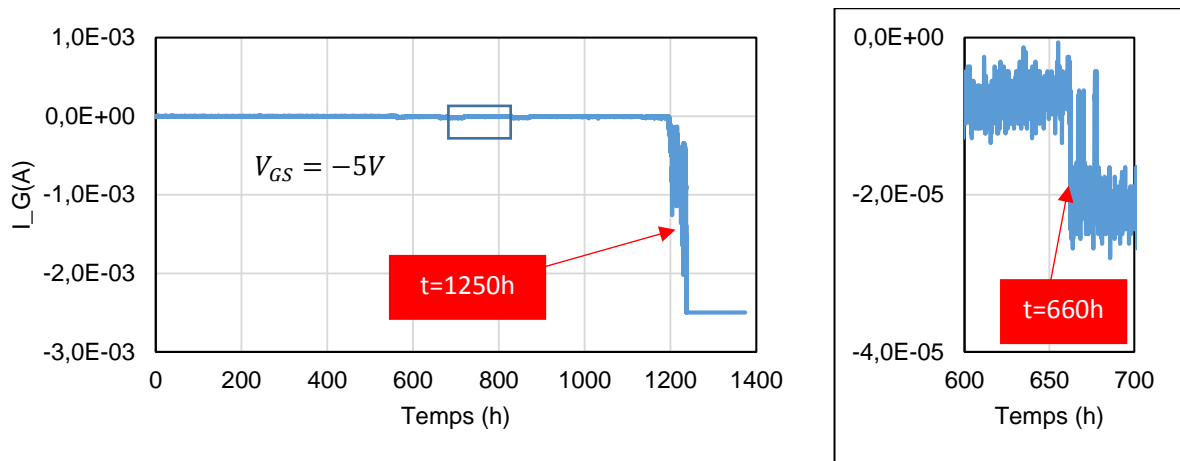


Figure 3.16 : Monitoring in-situ du courant de grille du AX9-2 polarisé en inverse ($V_{GS}=-5V$) jusqu'à sa défaillance aux environs de 1250h de THB 85°C/85%HR

3.3.2.2. Caractérisations statiques et dynamiques

Pour les composants étudiés dans ces travaux, nous avons effectué à chaque étape de mesure de reprise les caractérisations suivantes :

- à $t=0h$, une caractérisation statique et dynamique des pHEMT du MMIC ; à chaque mesure de reprise une caractérisation statique uniquement ;
- des observations au microscope optique des composants passifs et actifs ;
- des analyses MEB et si possible des coupes FIB à la fin de la file de test ;
- à la fin de la campagne, une caractérisation statique, ensuite dynamique sur les MMIC démontés des semelles de test.

L'analyse des défaillances par les caractéristiques statiques montre sur la *figure 3.17* une importante perte de courant de drain après 1000h suivi de la défaillance après 1600h de vieillissement (courbe en pointillé). Nous avons effectué à la fin de la file de test des mesures sous pointes et la conclusion est la même.

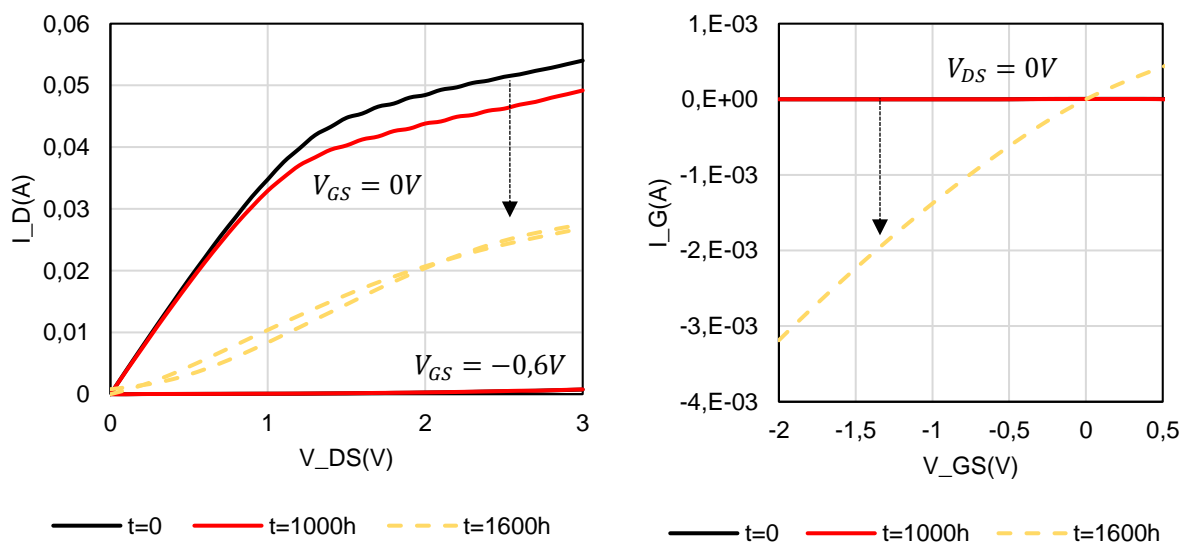


Figure 3.17 : Caractérisation statique $I_D=f(V_{DS})$ pour $V_{GS}=0$ et $-0,6V$; $I_G=f(V_{GS})$ pour $V_{DS}=0V$ du pHEMT AX9-2 polarisé en inverse après 1600h de THB 85°C/85%HR

A la fin de la file de test, les caractérisations de performances dynamiques sur les composants et pour ce cas précis sur le MMIC AX9 ont montré une perte de fonctionnalité comme nous le montre la *figure 3.18*. C'est la conséquence de la dégradation du transistor polarisé en inverse. Nous pouvons remarquer que cette défaillance confirme les résultats obtenus après les mesures statiques sur les transistors. En effet le rôle d'amplification de la puce n'est plus assuré à cause du transistor vieilli en polarisation inverse qui est défectueux.

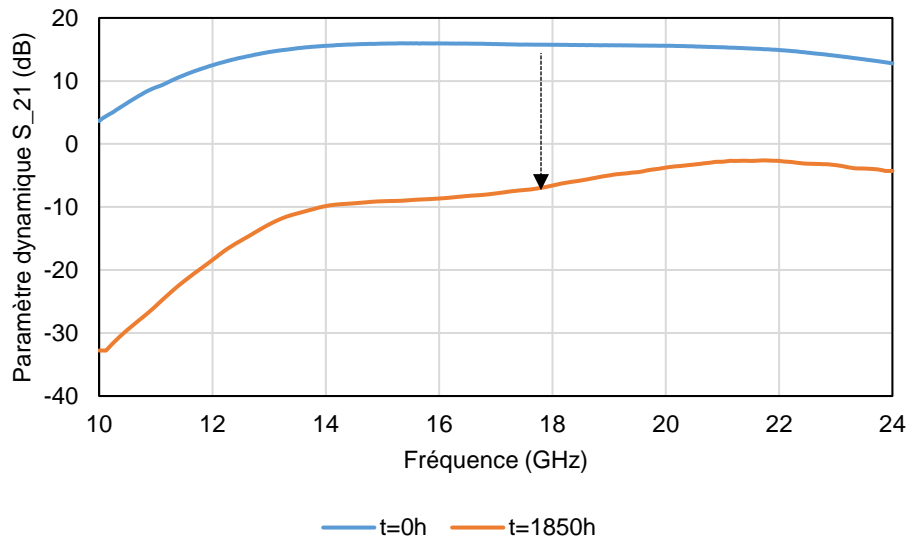


Figure 3.18 : Caractérisation dynamique $S_{21}=f(\text{GHz})$ du pHEMT de référence AX9-2 polarisé en inverse après 1600h de THB85°C/85%HR

3.3.2.3. Observations de surface et interprétations

Sur la *figure 3.19*, nous observons des vues beaucoup plus localisées sur le transistor pHEMT défectueux AX9-2. Comme nous pouvons le constater, sur ce composant, nous avons noté plusieurs délaminations dans la passivation SiNx (flèches 1 et 3), des fissurations sur les doigts de grille (flèche 4) ainsi qu'un trou dans la couche de nitrure de silicium (flèche 2). Ces délaminations proches de l'électrode de grille sont amorcées par des fissurations évoluant jusqu'à des cloques et aussi des trous par endroits dans la passivation.

Du côté du drain aussi (le côté droit du transistor pHEMT), nous notons des délaminations (flèche 3) qui n'ont pas évolué en cloquage total mais dont les fissurations engendrées ont touché quelques doigts de la grille. Ainsi, il y a un risque que les contacts entre électrodes et substrat soient défectueux à certains endroits. Les ponts à air montrent également beaucoup de fissures (flèche 4). L'ensemble de ces défauts est à relier aux pertes de performance mesurées dans la section précédente.

La *figure 3.20* nous présente les défauts observés sur d'autres véhicules de test (AX10-2 et AX11-2) issus de la même file et vieillis dans les mêmes conditions que AX9-2. Nous observons encore une fois les mêmes formes de cloques qui prennent leur source dans les coins des électrodes de grille ou de drain et dont les fissurations évoluent sous forme de cercle. Les fissurations dans la passivation et sur les doigts de grille (côté gauche du pHEMT) sont beaucoup plus importantes que du côté du drain (côté droit).

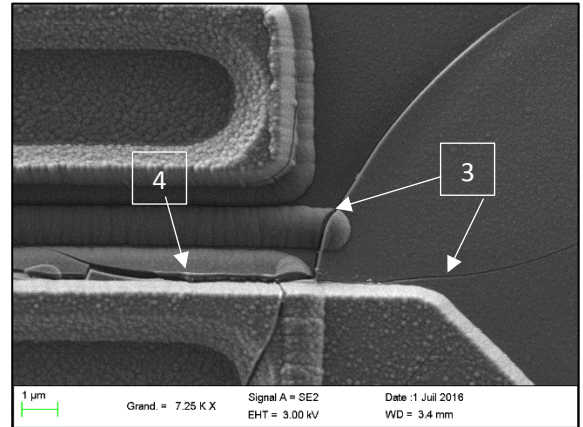
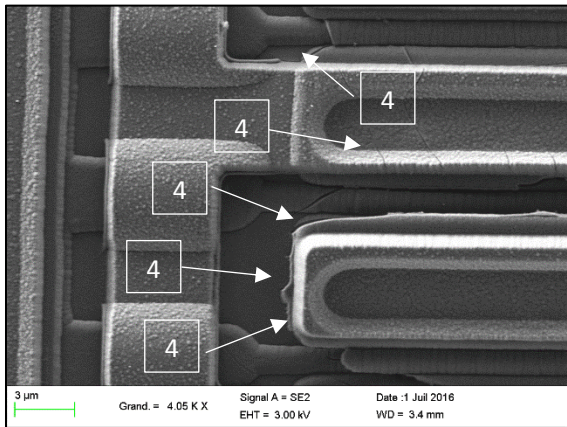
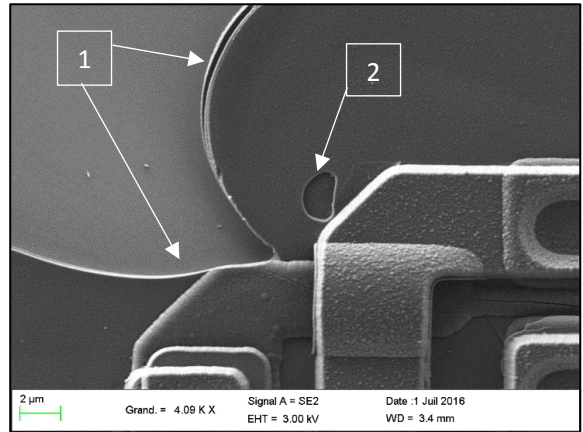
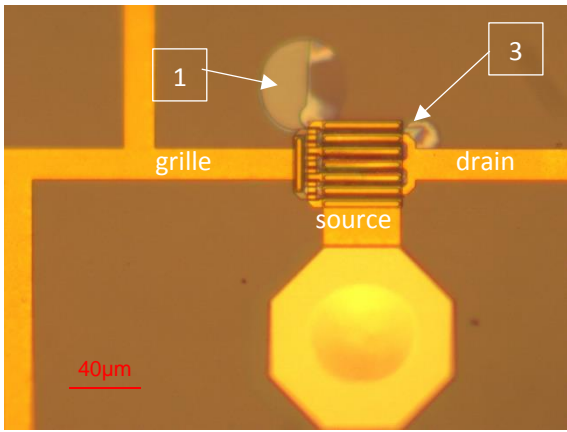
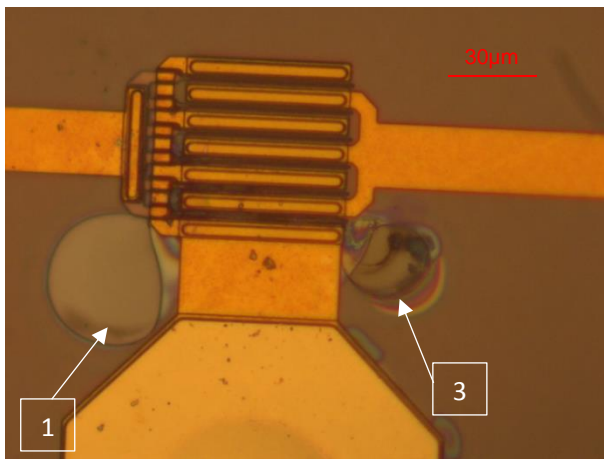
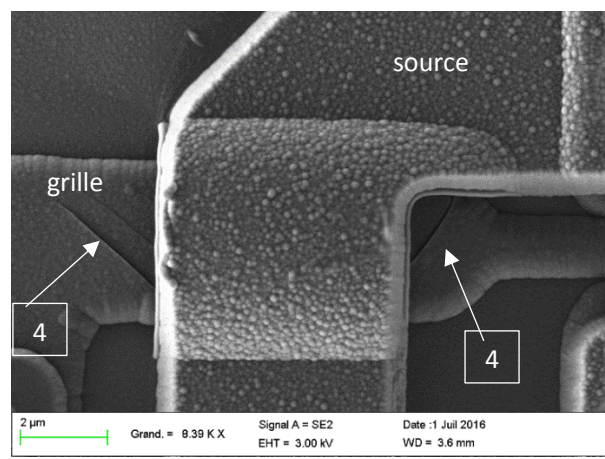


Figure 3.19 : Micrographies optiques et MEB du pHEMT de référence AX9-2 après 1850h de vieillissement à 85°C/85HR en polarisation inverse ($V_{GS}=-5V$)



(a)



(b)

Figure 3.20 : Micrographie (a) optique du AX10-2 et (b) MEB du AX11-2 après 1850h de vieillissement à 85°C/85%HR en polarisation inverse ($V_{GS}=-5V$)

3.3.2.4. Résumé des signatures de défaillance du fondeur A en polarisation inverse

Dans cette section, nous résumons les endommagements ainsi que les pertes de performance qui sont ressortis des résultats de cette file de test, les reliant à un mécanisme de défaillance. Quand il n'y a pas de stress électrique, nous pouvons remarquer qu'il n'y a pas de défaillance de performance. Mais dès que nous les mettons en polarisation inverse, le phénomène de défaillance s'accélère très fortement.

Tous les pHEMT qui sont polarisés en inverse pour cette file de test et pour ce fondeur A, sont tombés en panne au bout de 1250h sous 85°C/85%HR. Entre autres pour le VT AX10-2, nous notons les mêmes formes de défaillances que celles de AX9-2 et une perte de performance aussi nette. Les fuites de courant de grille et les pertes de courant de drain ont conduit à des pertes totales d'amplification des MMIC. Pour le troisième véhicule de test AX11-2, la défaillance est amorcée un peu plus tard au cours du vieillissement mais brutalement, seulement quelques heures après. Ce VT a perdu environ la moitié de sa performance (soit plus de 5dB du gain). Il y a beaucoup de points communs en matière de signature de défaillance qui sont résumées dans le tableau 3.6.

VT	Stress électrique	Monitoring in situ	Caractérisation statique			Caractérisation dynamique
			$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$	
Témoin AX12	Sans polarisation	RAS	$\pm 1\%$ du I_{SAT}	$\pm 1\%$ du V_P	RAS	RAS
AX11-1	Sans polarisation	RAS	-8% du I_{SAT}	-7% du V_P	Légère fuite de I_G	-
AX9-2	Polarisation inverse de la grille $V_{GS}=-5V$	660h : fuite progressive de I_G 1250h : augmentation de I_G suivi d'un court-circuit	Chute du courant de drain Perte de commande	Perte de commande	Fuite du courant de grille	Perte totale de performance
AX10-2		600h : fuite progressive de I_G 660h : augmentation de I_G suivi de court-circuit	Chute du courant de drain Perte de commande	Perte de commande	Fuite du courant de grille	Perte totale de performance
AX11-2		1130h : début de fuite de I_G 1150h : augmentation de I_G suivi d'un court-circuit	Chute du courant de grille Perte de commande	Diminution du pincement V_P	Fuite du courant de grille	Perte de performance d'environ +5dB

Tableau 3.6 : Résumé des signatures mesurées sur les MMIC du fondeur A vieillis en polarisation inverse après 1850h à 85°C/85%HR.

Dans le tableau 3.7, sont résumées les relations entre les mécanismes de défaillance électrique et les modes d'endommagement des matériaux de notre file de test. Sur tous les composants vieillis, nous avons conclu que les pertes de performances ont plusieurs sources : cela peut provenir des endommagements d'un transistor d'un étage qui est défectueux ou d'un composant passif, notamment un condensateur MIM, qui est détérioré ou encore d'une rupture d'interconnexion. Ces endommagements proviennent des microfissurations ou cloquage de la passivation faisant suite à des phénomènes de corrosion par intrusion d'humidité dans les empilements des couches. Le

phénomène de corrosion est accentué par le passage de courant dans les électrodes. Les endommagements cités pour ce mode de défaillance sont uniquement mesurables par caractérisation dynamique hyperfréquence de l'ensemble du MMIC.

Pour ce qui est des défaillances comme l'augmentation du courant de fuite dans la grille I_G , nous pouvons noter que cela est généralement observé lors des tests de chaleur humide [39].

Mode de défaillance	Condition de détection	Mécanisme de défaillance proposé
Perte totale de performance	<ul style="list-style-type: none"> • Caractérisations statiques et des paramètres S du MMIC • Observations optique et MEB après vieillissement en chaleur humide 	<ul style="list-style-type: none"> • Amplification défectueuse d'un transistor pHEMT ou détérioration d'un composant passif (MIM...), ou rupture de ligne • Fissuration, corrosion, délaminations
Dégradation du courant I_D	<ul style="list-style-type: none"> • Caractérisations statiques $I_D=f(V_{DS})$ et $I_D=f(V_{GS})$ • Observations optique et MEB 	<ul style="list-style-type: none"> • Rupture de contact ohmique ou détérioration d'un composant passif du circuit • Corrosion et fissurations
Dégradation du courant I_G	<ul style="list-style-type: none"> • Caractérisation statique $I_G=f(V_{GS})$ en échelle Log • Observations optique et MEB • Monitoring in situ 	<ul style="list-style-type: none"> • Phénomène principalement dû à l'humidité • Fissurations sur les doigts de grille
Diminution de la tension de pincement V_P	<ul style="list-style-type: none"> • Caractérisation statique $I_D=f(V_{GS})$ • Observations optique et MEB 	<ul style="list-style-type: none"> • Rupture de contact ohmique ou détérioration d'un composant passif du circuit • Corrosion et fissurations
Fuite du courant de grille	<ul style="list-style-type: none"> • Caractérisation statique $I_G=f(V_{GS})$ en échelle Log • Observations optique et MEB • Monitoring in situ 	Phénomène principalement dû à l'humidité et accentué par le passage de courant électrique conduisant à de la corrosion électrolytique des couches minces des empilements

Tableau 3.7 : Modes de défaillance des composants du fondeur A de cette file de test et mécanismes associés

Suite à cela, des investigations ont été effectuées pour montrer la nature des endommagements, notamment les cloquages localisés au niveau de la passivation en nitrure de silicium.

Nous sommes donc partis sur des véhicules de test du fondeur A ayant montré des défaillances importantes dans la passivation au niveau de la capacité de séparation après 1000h de THB85°C/85%HR. La *figure 3.21* nous montre la micrographie optique d'une de ces capacités capacité défectueuses. Sur la *figure 3.22*, les vues à fort grossissement sur deux coupes FIB réalisées sur un microscope électronique à balayage montrent des fissurations sous forme de cloques à la surface du MMIC (flèche 1) et des différentes couches des empilements. Rappelons que dans le procédé du fondeur A, nous avons un empilement $SiN_x/SiO_2/SiN_x$ déposé en surépaisseur, au niveau de la capacité et de toute la surface de la puce. Nous notons sur ces vues qu'en dessous des cloques, la couche de SiO_2 a également montré d'importantes fissurations (fléchés 2). Cela montre que les phénomènes à ces deux endroits sont reliés voire identiques. Les cloques observées ne sont pas à n'importe quel endroit mais prennent leur source dans les coins de la capacité de séparation, dans la passivation ou le SiO_2 comme nous l'avons montré dans la section 2.5 du chapitre précédent à la *figure 2.32*. Ce type de défaut a entraîné des décollements de la passivation à plusieurs endroits du MMIC. Sur cette même coupe FIB, nous avons observé une délamination entre la couche de GaAs

et la première couche de nitrure de silicium (flèche 3). Cela résulte de l'apparition de la première cloque (flèche 1).

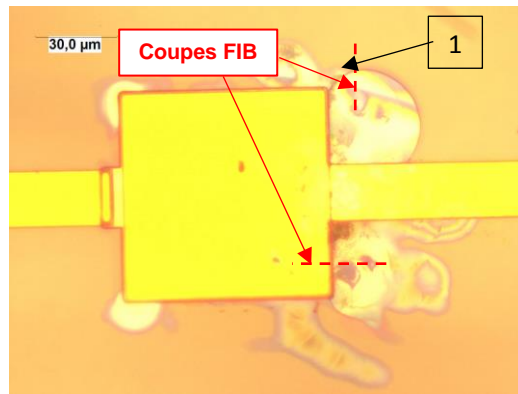


Figure 3.21 : Micrographie optique d'une capacité de séparation défectueuse d'un MMIC du fondeur A polarisée en inverse ($V_{GS}=-5V$) après 1000h de THB85°C/85%HR

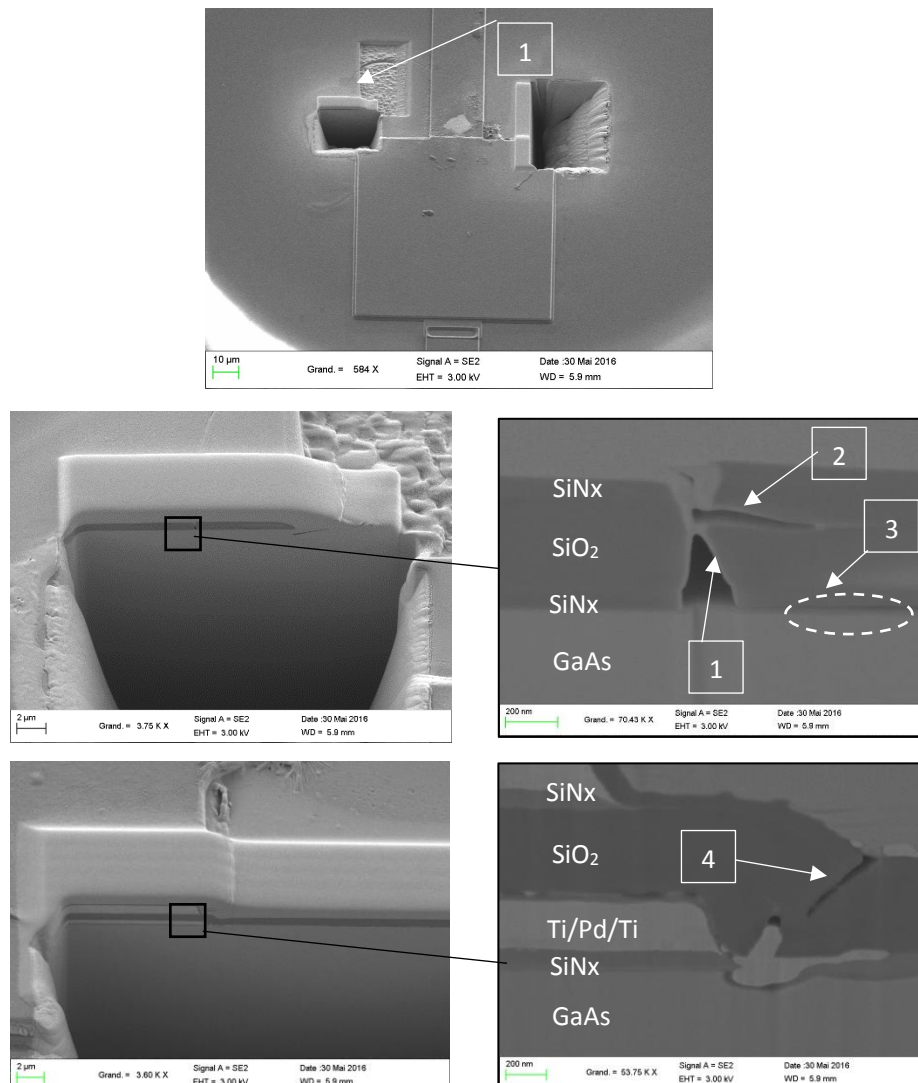


Figure 3.22 : Micrographie MEB de coupe FIB sur un cloquage situé sur une capacité de séparation défectueuse d'un MMIC polarisé en inverse ($V_{GS}=-5V$) à 85°C/85%HR

Sur certains MMIC, les cloques observées peuvent s'étendre en formant un arc qui entraîne des décollements des empilements avec la cloque (*figure 3.23*). Les rayons de ces cloques autour de la capacité sont en moyenne de 20 μ m et leur profondeur est d'au moins 600nm. Cette profondeur confirme que les délaminations sont en majorité situées au niveau de l'interface SiNx/GaAs comme nous l'avait montré la *figure 3.22* (flèche 3).

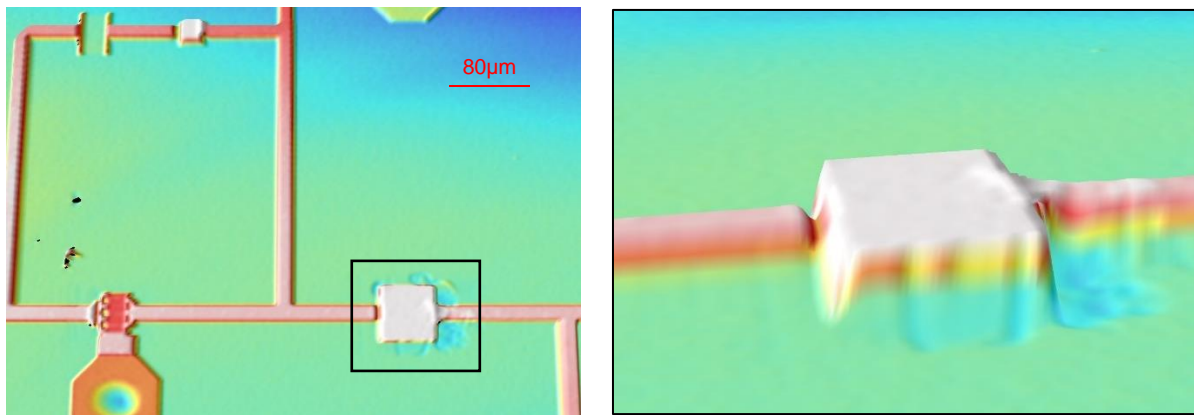


Figure 3.23 : Micrographies au profilomètre optique d'une capacité de séparation défectueuse d'un MMIC du fondeur A polarisée en inverse ($V_{GS}=-5V$) après 1000h de THB85°C/85%HR

Les endommagements des matériaux observés sur toutes les puces du fondeur A de cette file de test peuvent s'expliquer par plusieurs raisons. En effet le mécanisme d'endommagement proposé suppose que la température à elle seule engendre des contraintes thermomécaniques à cause de la nature multicouche des puces qui sont composées de différents matériaux avec différents coefficients de dilatation thermique (CTE). Les contraintes créées par les différences entre les CTE sont accentuées par l'architecture des composants à la surface de la puce. L'humidité quant à elle ajoute de la corrosion avec la présence d'ions qui fragilisent rapidement les zones de concentration de contrainte ou diffusent à travers les endroits sensibles de la couche de passivation en SiNx. Enfin le passage du courant électrique entraîne une corrosion électrolytique (cf section 1.5.3).

3.3.3. Analyse de la défaillance pour le BX9-2

Dans cette section nous présenterons l'analyse de défaillance sur un véhicule de test du fondeur B (BX9-2) auquel est appliqué une polarisation inverse $V_{GS}=-5V$.

3.3.3.1. Monitoring in-situ

La *figure 3.24*, représente le suivi du courant de grille I_G durant le vieillissement cumulé du véhicule de test de référence BX9-2 polarisé en inverse à $V_{GS}=-5V$. Comme cela est indiqué, cette défaillance se traduit par des fuites de courant de grille progressives puis par une fuite brutale du courant de grille du transistor à partir de 2200h. Le monitoring montre qu'à partir de 1400h on peut noter une première fuite du courant de grille, ensuite une autre fuite à 1890h. Puis, en évoluant avec le temps de vieillissement, ces fuites progressives ont conduit à la défaillance irréversible du composant après 2100h de test.

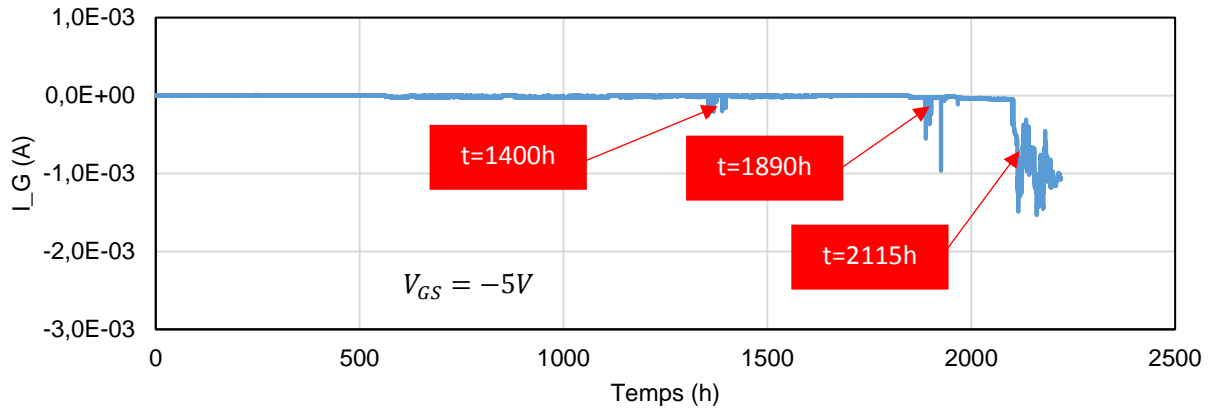


Figure 3.24 : Monitoring in-situ du courant de grille du BX9-2 polarisé en inverse ($V_{GS}=-5V$) jusqu'à sa défaillance aux environs de 2250h de THB 85°C/85%HR

3.3.3.2. Caractérisations statiques

La figure 3.25 montre les caractéristiques statiques à des temps intermédiaires du pHEMT BX9-2. L'analyse de courbes montre une importante perte de courant de drain (40%) après 1000h, qui s'est accentuée jusqu'à 2450h de vieillissement. Nous avons effectué à la fin de la file de test des mesures sous pointes et la conclusion est la même.

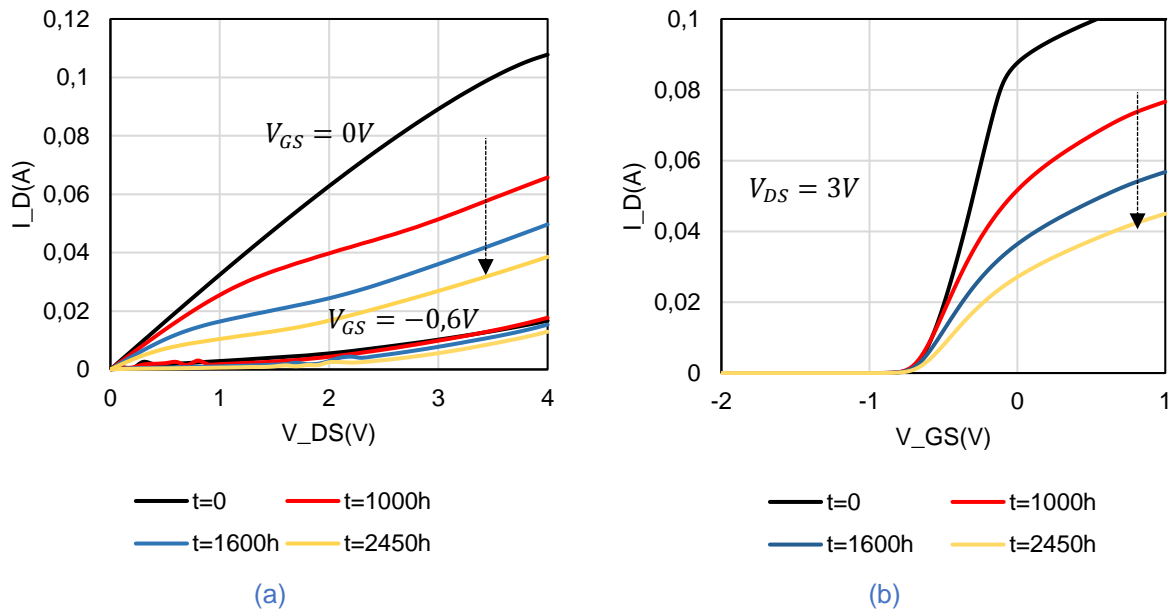


Figure 3.25 : Caractérisations statiques (a) $I_D=f(V_{DS})$ pour $V_{GS}=0$ puis $-0,6V$ et (b) $I_D=f(V_{GS})$ pour $V_{DS}=3V$ de pHEMT BX9-2 polarisé en inverse après 2450h de THB 85°C/85%HR

3.3.3.3. Observations de surface optique et MEB

Sur la figure 3.26, nous observons des vues localisées du transistor pHEMT BX9-2 ayant montré les pertes de courant de drain sur la figure 3.25. Nous pouvons constater, sur ces images optiques et MEB, des dépôts d'impuretés sur les lignes de connexion d'accès à la grille. Sur le

transistor même, nous n'avons pas noté d'endommagement à la surface des doigts de grille donc nous y avons réalisé des coupes FIB sur les tranches perpendiculairement aux doigts du transistor.

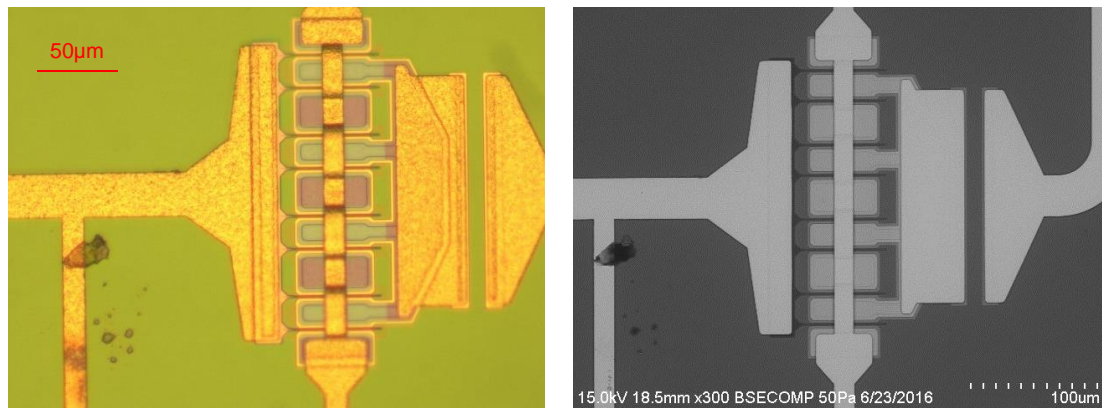


Figure 3.26 : Micrographies optique et MEB du pHEMT BX9-2 après 2450h de vieillissement à 85°C/85HR en polarisation inverse ($V_{GS}=-5V$)

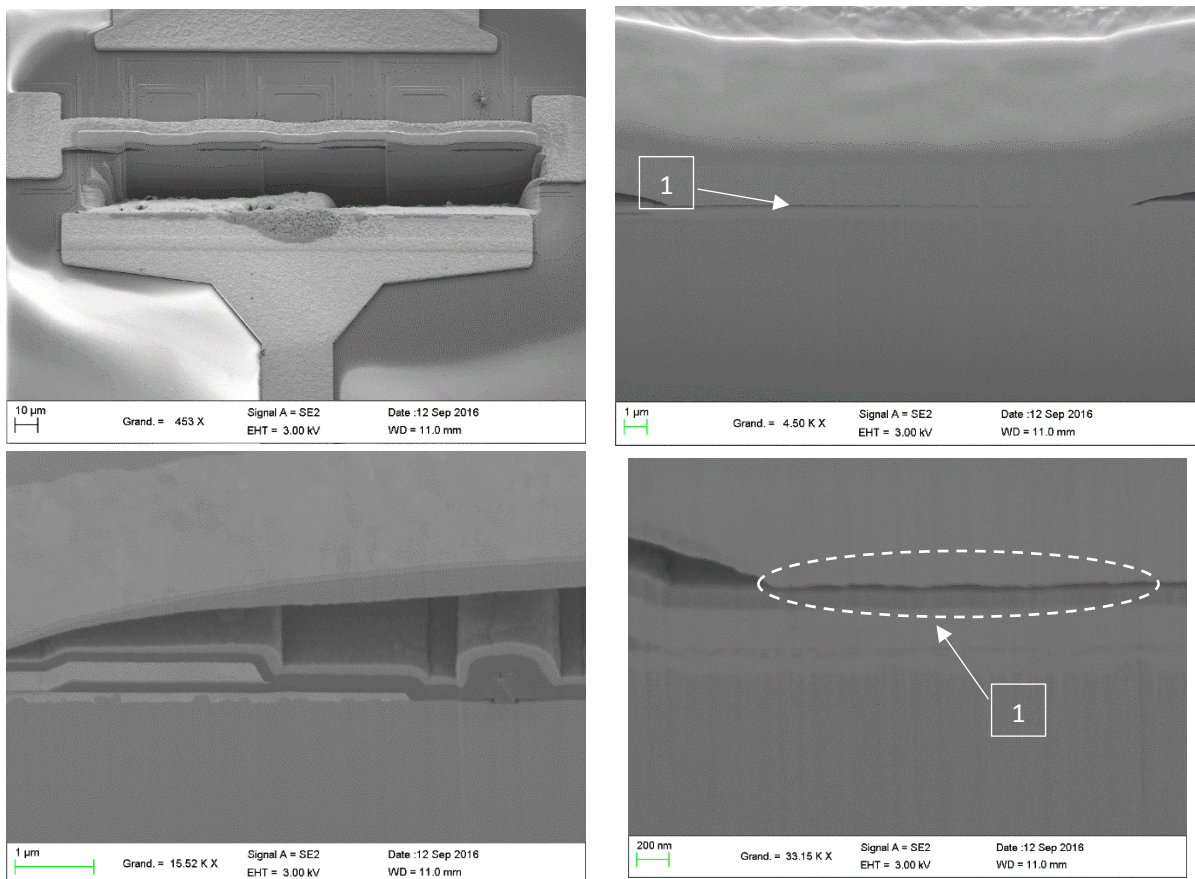


Figure 3.27 : Micrographies MEB de coupe FIB du pHEMT BX10-2 après 2450h de vieillissement à 85°C/85HR en polarisation inverse ($V_{GS}=-5V$)

Les vues au MEB des coupes FIB sur la *figure 3.27* représentent de plus près le transistor défectueux BX10-2. Nous observons de la délamination à l'interface entre le pont à air et la couche de SiNx (flèche 1). Le défaut se situe à un côté de l'interface des deux couches. Cela fragilise le contact de l'électrode de source avec le substrat GaAs de la puce. Cette perte de contact explique sans doute les pertes de courant de drain I_D obtenues après 760h de test en polarisation inverse (*figure 3.25*).

3.3.3.4. Résumé des défaillances sur cette file de test

Le tableau 3.8 résume les signatures électriques de la défaillance mesurées sur les composants du fondeur B, vieillis sous polarisation inverse $V_{GS}=-5V$ à $85^{\circ}C/85\%HR$.

VT	Stress électrique	Monitoring in situ	Caractérisation statique			Caractérisation dynamique
			$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$	
Témoin BX12	Sans polarisation	RAS	$\pm 0,2\%$ du I_{SAT}	$\pm 0,2\%$ du V_P	RAS	RAS
BX11-2	Sans polarisation	RAS	-0,8% du I_{SAT}	-3% du V_P	Légère fuite de I_G	-
BX9-2	Polarisation inverse de la grille $V_{GS}=-5V$	<ul style="list-style-type: none"> 1400-1890h : fuite de I_G progressive 2215h : augmentation de I_G 	<ul style="list-style-type: none"> Chute du courant de drain Perte de commande 	Diminution du pincement V_P	Fuite du courant de grille	-
BX10-2		<ul style="list-style-type: none"> 595h : fuite progressive de I_G suivi de court-circuit 	<ul style="list-style-type: none"> Chute du courant de drain Perte de commande 	Perte de commande	Fuite du courant de grille	-
BX11-1		<ul style="list-style-type: none"> 560h : légère fuite de I_G 2395h : augmentation de I_G suivi d'un court-circuit 	<ul style="list-style-type: none"> Chute du courant de grille Perte de commande 	Diminution du pincement V_P	Fuite du courant de grille	-

Tableau 3.8 : Résumé des signatures mesurées sur les MMIC du fondeur B vieillis en polarisation inverse après 2450h à $85^{\circ}C/85\%HR$.

Pour cette technologie B, nous avons noté énormément d'importants défauts très localisés (vus uniquement après coupe FIB) dans l'empilement des couches : interface pont à air et couche de nitrure de silicium. Ils ont pu être reliés aux pertes de performance mesurées, apparues après 2000h de vieillissement pour la plupart.

3.3.4. Conclusion sur l'effet du stress électrique sur les MMIC GaAs

Sur l'ensemble des composants de cette file, nous avons mesuré d'importantes pertes de performances statiques (courant de saturation I_{SAT} et tension de pincement V_P) et dynamiques (paramètre S_{21}) pour le fondeur A comme pour le fondeur B. Déjà après 550h de test en polarisation inverse, certains transistors ont commencé à montrer des fuites de courant de grille I_G jusqu'à leur effondrement irréversible quelques centaines d'heures après.

Sur les 1600h premières heures de toute la file de test pour les composants du fondeur A, nous avons noté des dégradations physiques au niveau des transistors, apparues aux environs de 760h, des cloques de grande taille visibles au microscope optique, comme nous l'avons constaté au niveau des capacités de séparation dans la file précédente. Ensuite ces défauts se sont accentués jusqu'à 1850h avant que nous n'arrêtions la campagne pour cette technologie. Les endommagements que nous avons observés sur la technologie A sont relativement étendus et situés au niveau des angles de concentration de contrainte des transistors polarisés en inverse.

Cette étape nous a permis de comprendre l'effet du stress électrique sur la fiabilité des MMIC et il est clair que la polarisation inverse de la grille des pHEMT est un facteur d'accélération de la défaillance des composants GaAs et que les puces du fondeur B sont plus robustes que celles du fondeur A.

3.4. Influence des contraintes mécaniques appliquées sur la fiabilité des composants

L'état de contrainte mécanique dans les couches minces des composants microélectroniques a un rôle primordial à jouer sur leur fiabilité et aussi sur les performances. Pour les composants semi-conducteurs en général et particulièrement les micro-ondes, il n'y a aucune étude à ce jour sur un effet combinant les contraintes mécaniques et le vieillissement.

Dans cette section, nous présentons les résultats des essais de vieillissement accéléré à 85°C/85%HR pour la campagne THB- σ sur le lot de véhicules de test des deux fondeurs contraints mécaniquement par le banc décrit dans la partie 2.4 du chapitre précédent. Les polarisations appliquées sur les pHEMT sont les mêmes que précédemment : la polarisation inverse ($V_{GS}=-5V$) sur l'étage 2 et l'absence de polarisation ($V_{GS}=0V$) sur les transistors de l'étage 1. Les contraintes mécaniques appliquées sont de deux formes : traction ou compression. En valeur absolue, ce sont des contraintes dans la direction de chargement d'environ 140 MPa à la surface du substrat en arséniure de gallium. Sur le plan de test ci-dessous, les dénominations X-n correspondent à un véhicule de test pour chaque fondeur du genre AX-n et BX-n. En résumé, 4 puces de chaque fondeur sont chargées en traction (X1, X2, X3 et X4) et 4 autres sont chargées en compression (X5, X6, X7 et X8). Sur chacune des puces, l'étage 1 n'est pas polarisé tandis que l'étage 2 est polarisé en inverse. Pour comparaison, nous avons pour chaque technologie, trois autres puces qui ne sont pas chargées (X9, X10 et X11, celles des paragraphes précédents).

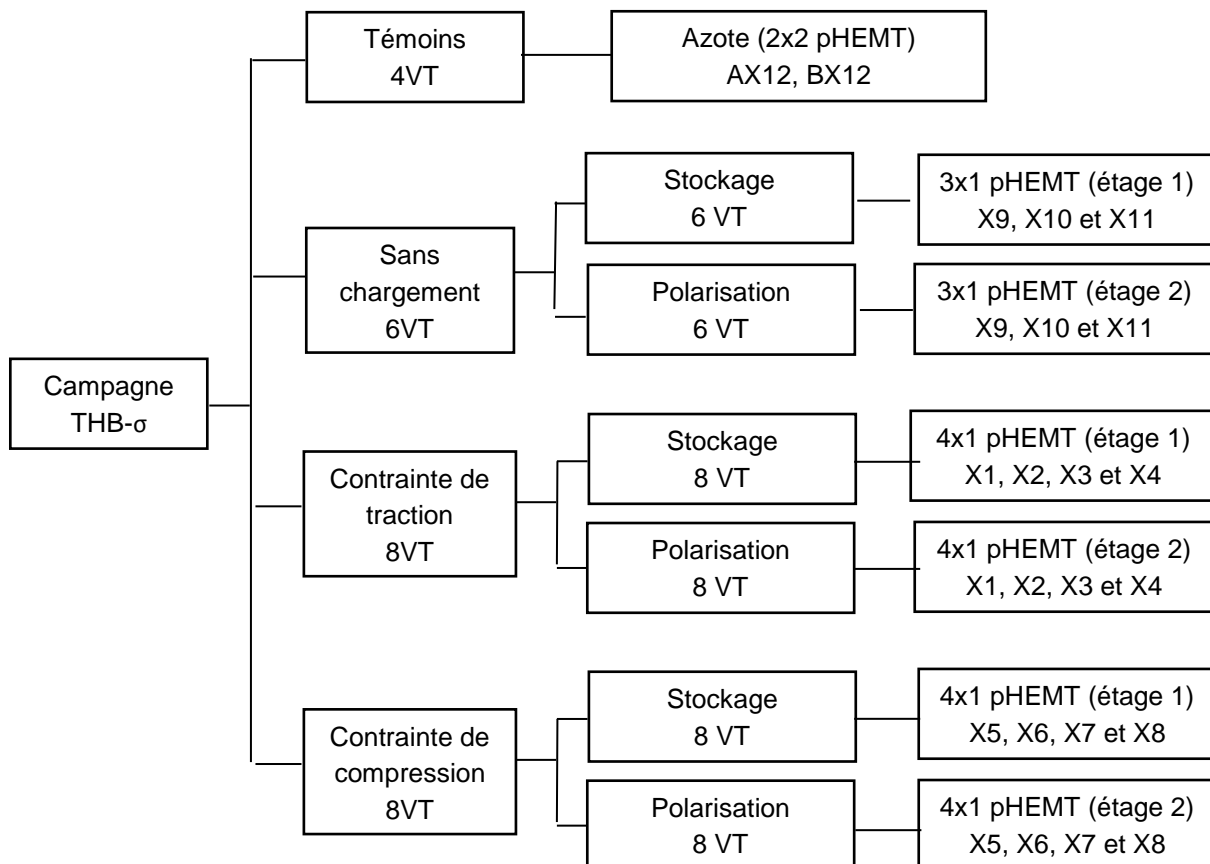


Figure 3.28 : Plan de test montrant l'effet de la contrainte mécanique

Pour cette file de test, nous n'allons pas seulement considérer le critère de défaillance à 10% mais nous chercherons aussi à aller jusqu'à la défaillance complète des composants. Dans cette file de test comme pour la file précédente, aucun séchage en température n'est effectué après sortie des VT de l'étuve. Les mesures de reprises sont effectuées dans un environnement de salle propre. Pour

des raisons techniques, sur les MMIC de référence BX1, BX8 et BX10 les étages de polarisation sont inversés (étage 1 en inverse et étage 2 sans polarisation).

3.4.1. Résumé de la file de test

Sur le plan de test décrit par la *figure 3.28*, nous avons deux conditions de contrainte appliquée (traction et compression) et deux polarisations ($V_{GS}=-5V$ et $V_{GS}=0V$).

3.4.1.1. Véhicules de test sans stress électrique

Parmi la file de véhicules de test résumée sur la *figure 3.28*, il y a 16 qui ont été contraints mécaniquement (soit en compression ou en traction) mais qui ne subissent aucun stress électrique. Il s'agit des premiers étages de tous les VT contraints mécaniquement. La *figure 3.29* représente la variation relative du courant de saturation pour les deux technologies sur la durée du test. Parmi les 16 VT, nous n'avons identifié aucun endommagement dépassant le critère de défaillance fixé (10%). Nous observons une perte maximale d'environ -8% pour le fondeur A et moins de +1% pour le fondeur B sauf pour l'un des VT (BX8-2) qui montre une variation importante que les autres.

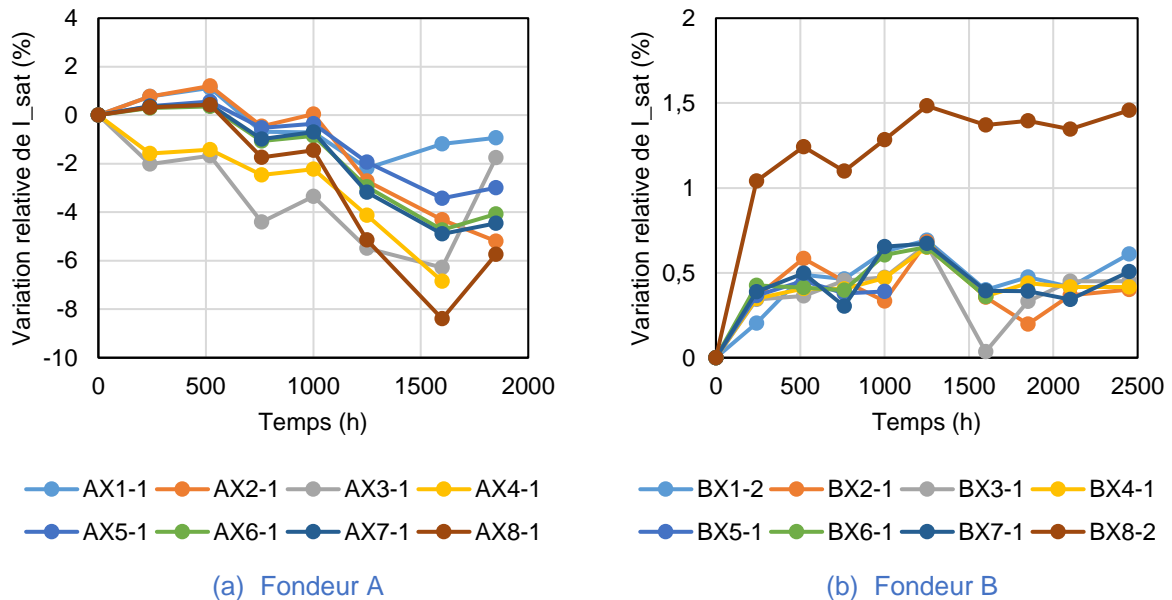


Figure 3.29 : Variation relative du courant de saturation I_{SAT} en fonction du temps pour les deux technologies (VT sans polarisation) (-X1 à 4 : tension ; -X5 à 8 : compression)

La *figure 3.30* nous résume l'évolution de la tension de pincement sur la durée du test, identique à celle du courant de saturation, d'environ -8% pour le fondeur A et $\pm 1\%$ pour le fondeur B.

Les pertes sont relativement faibles, tension et compression donnent des résultats indiscernables et similaires aux cas sans chargement mécanique de la section 3.2. Les analyses (caractérisation électrique et observation) après vieillissement n'ont montré aucune défaillance sur les transistors pHEMT vieillis.

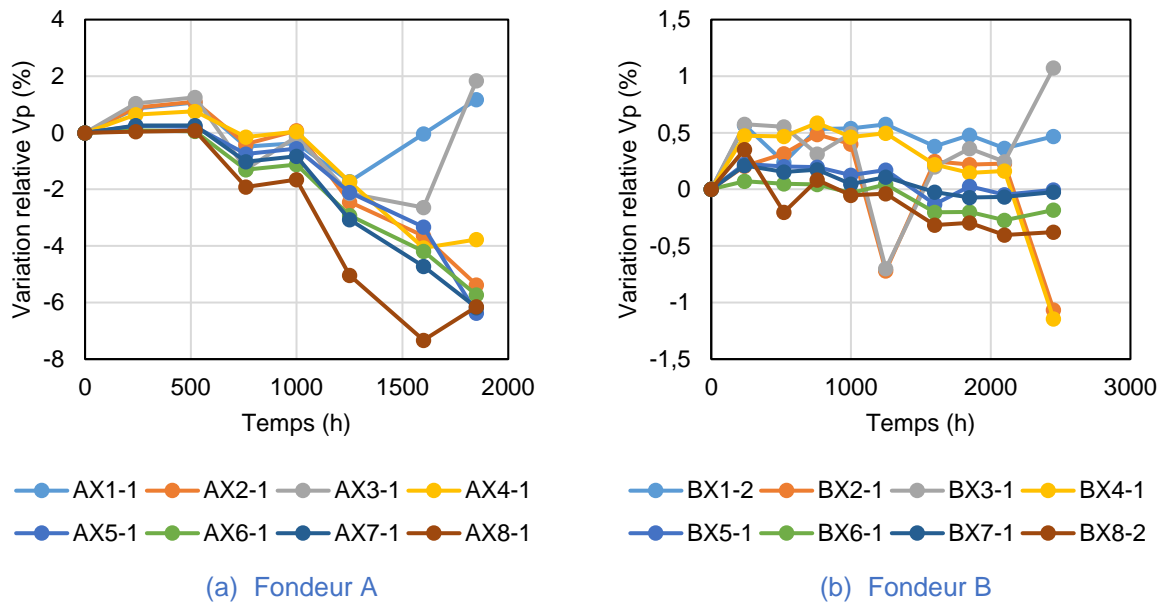


Figure 3.30 : Variation relative de la tension de pincement V_p en fonction du temps pour les deux technologies (VT sans polarisation) (-X1 à 4 : tension ; -X5 à : 8 compression)

3.4.1.2. Véhicules de test avec stress électrique

Sur la *figure 3.31* ci-après nous avons résumé l'évolution temporelle des évènements pour cette file de test : en noir les mesures de reprise effectuées ; en rouge les temps de défaillance des composants MMIC de la technologie A et en bleu les temps de défaillance de la technologie B. Seuls les VT ayant montré des défaillances irréversibles dépassant les 10% de pertes de performance des paramètres statiques sont mentionnés.

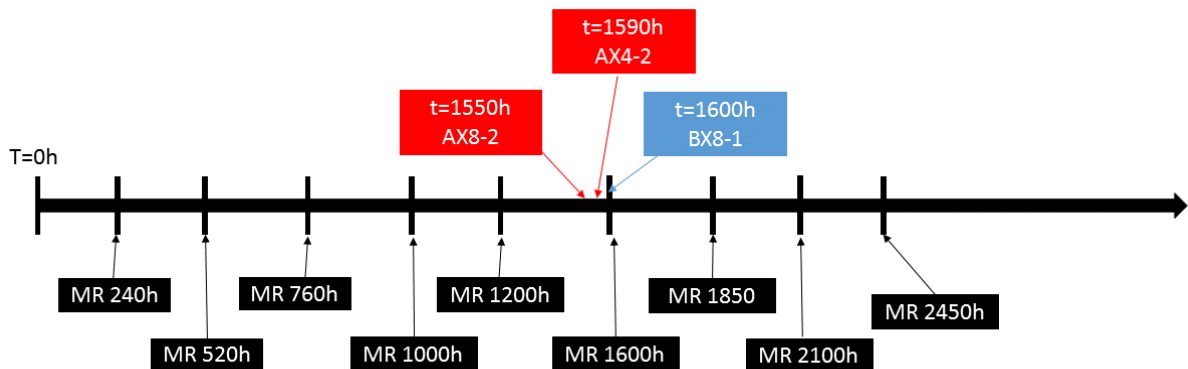


Figure 3.31 : Ligne temporelle des évènements sur la file de test montrant les temps de défaillances des différents véhicules de test polarisés en inverse ($V_{GS}=-5V$) et chargés mécaniquement en chaleur humide : $85^{\circ}C/85\%HR$

Nous pouvons remarquer qu'au bout de 2450h de test sur un total de 32 VT chargés mécaniquement dont 16 sont polarisés en inverse, seuls trois d'entre eux ont montré des défaillances irréversibles entre 1400h et 1600h de test THB- σ . Parmi ces véhicules de test, il y a un véhicule chargé en traction (AX4-2) et deux autres chargés en compression (AX8-2 et BX8-1). Pour la technologie A, le transistor de référence AX4-2 chargé en traction a montré une défaillance après environ 1590h de test tandis que AX8-2, chargé en compression, a lâché un peu plus tôt, aux

environs de 1550h. Les composants de la technologies B ont continué le vieillissement jusqu'à 2450h sauf le transistor de référence BX8-2, chargé en compression, qui a montré d'importantes défaillances après 1600h de test.

Dans les paragraphes suivants, nous allons résumer les pertes de performance pour cette file de test par technologie, ensuite nous mettrons l'accent sur l'analyse de défaillance des VT défectueux, par l'analyse du monitoring in-situ, des mesures statiques et dynamiques ainsi que des observations au microscope optique et au MEB.

Sur la *figure 3.32* nous avons l'évolution au cours du vieillissement du courant de saturation I_{SAT} des transistors concernés pour les deux technologies, polarisés en inverse et chargés mécaniquement (soit en traction soit en compression). Rappelons que la variation relative sur la durée du test de I_{SAT} des VT témoins (non chargés et non polarisés) sur la durée de la campagne de test est d'environ $\pm 1\%$ pour le fondeur A et de $\pm 0,2\%$ pour le fondeur B. La limite de variation relative du courant de saturation fixée au maximum à $\pm 10\%$ est respectée par tous les composants sauf trois : AX4-2, AX8-2 et BX8-1.

Sur les deux VT en compression (AX8-2 et BX8-1), nous notons une variation relative de -0,62 à -77% du courant de saturation I_{SAT} pour le transistor AX8-2 et de +2 à -30% pour le transistor BX8-1. Les transistors défectueux ont tous leur temps de défaillance situé entre 1250 et 1600h de vieillissement cumulé. Le transistor de référence AX4-2 chargé en traction a aussi montré des défaillances à partir de 1600h de THB- σ .

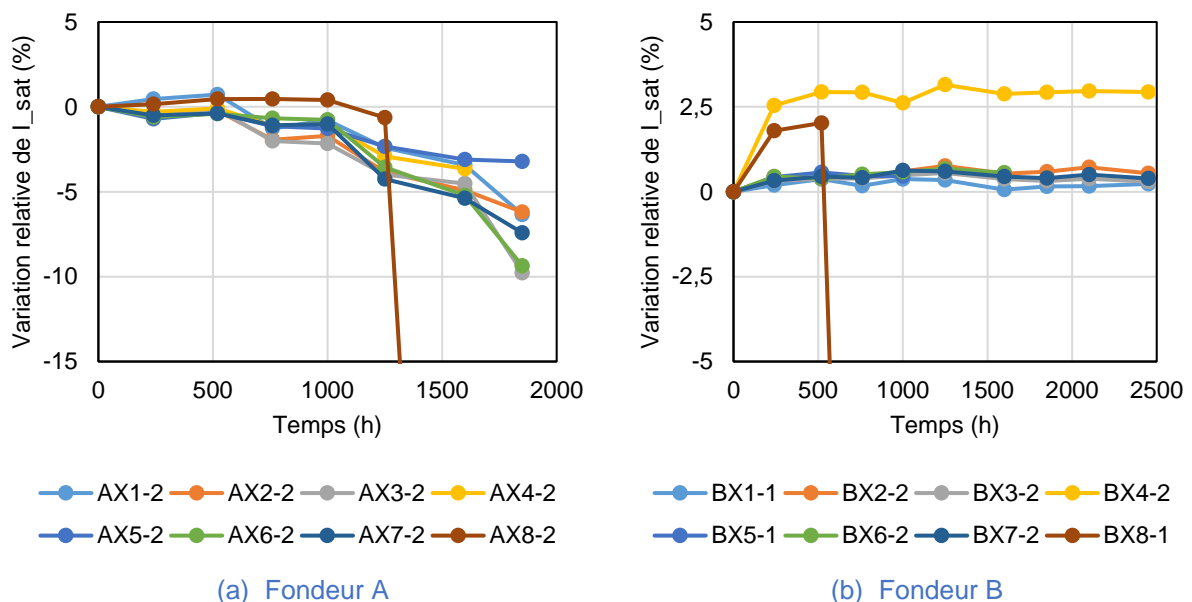


Figure 3.32 : Variation relative du courant de saturation I_{SAT} en fonction du temps pour les deux technologies (VT sous polarisation inverse) (-X1 à 4 : tension ; -X5 à : 8 compression)

3.4.2. Analyse de la défaillance d'un VT en traction : AX4-2

3.4.2.1. Monitoring in-situ

Sur la *figure 3.33*, nous avons l'évolution du courant de grille I_G du pHEMT ayant montré des dégradations après 1380h de test THB- σ . Cette défaillance se traduit par une fuite brutale du courant de grille du transistor suivi de perte de performance. Les caractérisations statiques effectuées après 1850h ont montré des signatures identiques à la fuite de courant de grille.

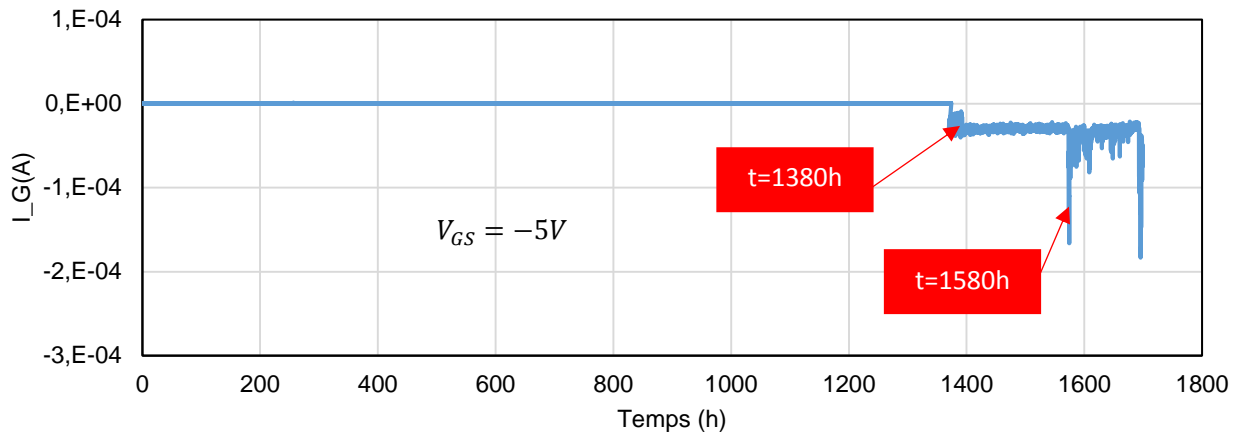


Figure 3.33 : Monitoring in-situ du courant de grille du AX4-2 polarisé en inverse ($V_{GS}=-5V$) et avec une contrainte mécanique de traction (+140MPa) jusqu'à sa défaillance aux environs de 1580h de THB- σ

3.4.2.2. Caractérisations statiques et dynamiques

L'analyse de la défaillance des performances du VT AX4-2 montre un fort courant de fuite (I_G) qui n'a pas entraîné la perte du courant de drain jusqu'à 1600h. Il y a par contre une signature nette de défaillance sur le transistor après 1850h (figure 3.34).

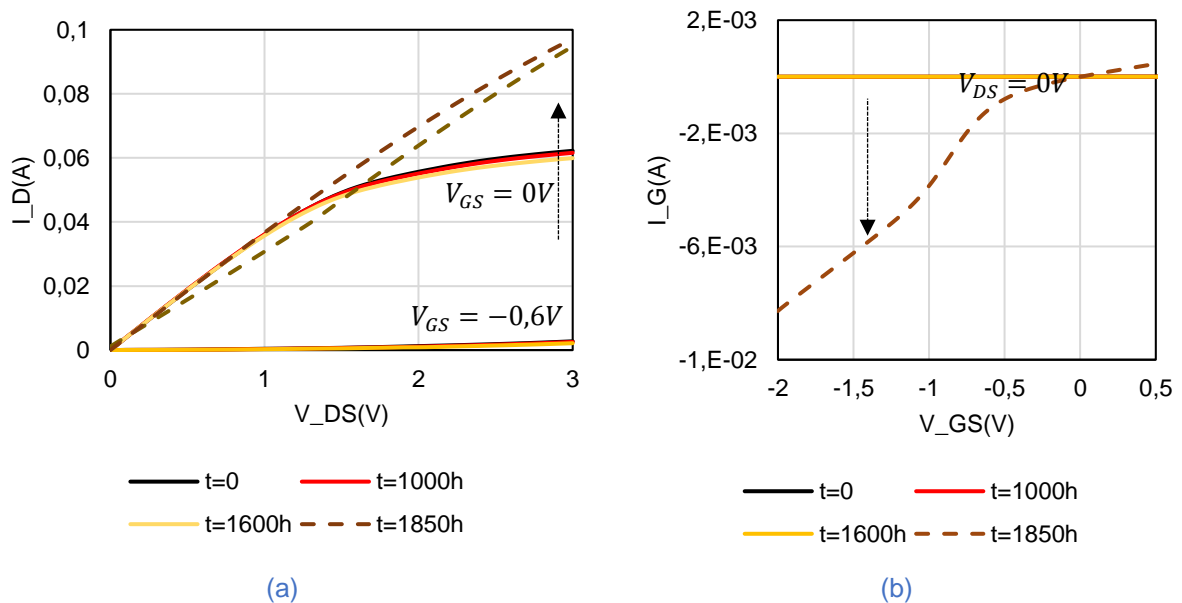


Figure 3.34 : Caractérisation statique (a) $I_D=f(V_{DS})$ pour $V_{GS}=0$ puis $-0,6V$ et (b) $I_G=f(V_{GS})$ pour $V_{DS}=0V$ du PHEMT AX4-2 polarisé en inverse après 1850h de THB 85°C/85%HR

La première fuite de courant de grille observée sur le monitoring à 1350h sur la figure 3.31 a également été mesurée en reprenant à une autre échelle la caractéristique $I_G=f(V_{GS})$ à 1600h sur la figure 3.35. Le courant I_G est passé de 1.10^{-8} à 2.10^{-6} A pour une valeur de V_{GS} avoisinant les $-1V$. Ceci est une défaillance connue des micro-ondes qui est souvent présente dans les conditions de chaleur humide.

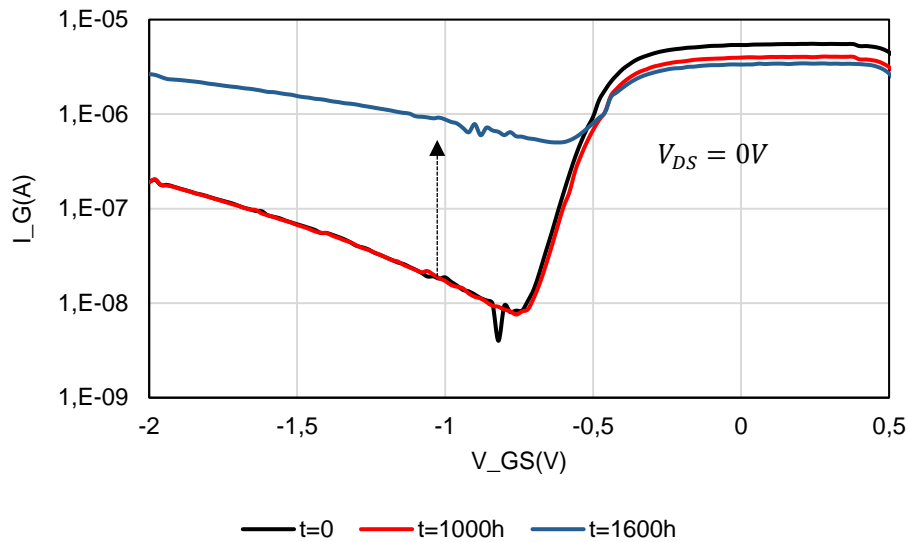


Figure 3.35 : Caractérisation statique $I_G=f(V_{GS})$ pour $V_{DS}=0V$ du pHEMT AX4-2 polarisé en inverse montrant la montée du courant de grille avant défaillance complète.

Après 1850h, nous avons effectué des caractérisations de performance dynamique afin d'évaluer la fonctionnalité de ce MMIC. Les résultats sont représentés sur la *figure 3.36* où nous comparons le paramètre hyperfréquence S_{21} avant et après test. Nous notons une baisse de 4dB du gain, ce qui s'explique par la perte d'amplification du transistor défectueux AX4-2.

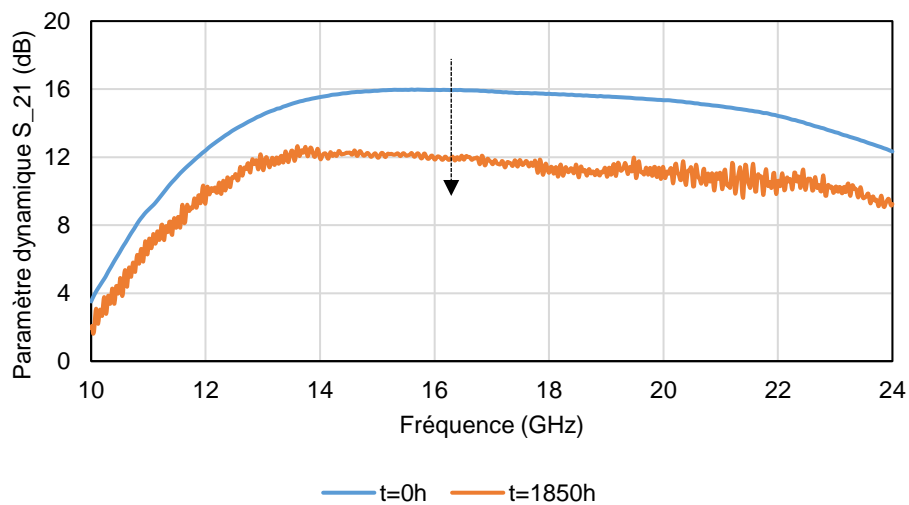


Figure 3.36 : Caractérisation dynamique $S_{21}=f(\text{GHz})$ du pHEMT AX4 polarisé en inverse avec une contrainte mécanique de traction après 1850h de THB- σ

3.4.2.3. Observations de surface et interprétations

Des observations de surface sont effectuées sur ce VT pour avoir une idée précise de ses dégradations du point de vue matériaux. La *figure 3.37* nous montre la vue au microscope optique et au MEB du transistor polarisé en inverse qui a montré des défaillances notamment de court-circuit et de perte de gain. Nous n'avons noté à cette échelle aucun défaut du pHEMT pouvant expliquer cette perte du côté du composant. Dans un deuxième temps, en cherchant des endommagements sur son

circuit de caractérisation statique, nous avons noté des dégradations importantes au niveau de sa capacité de contre réaction (*figure 3.38*).

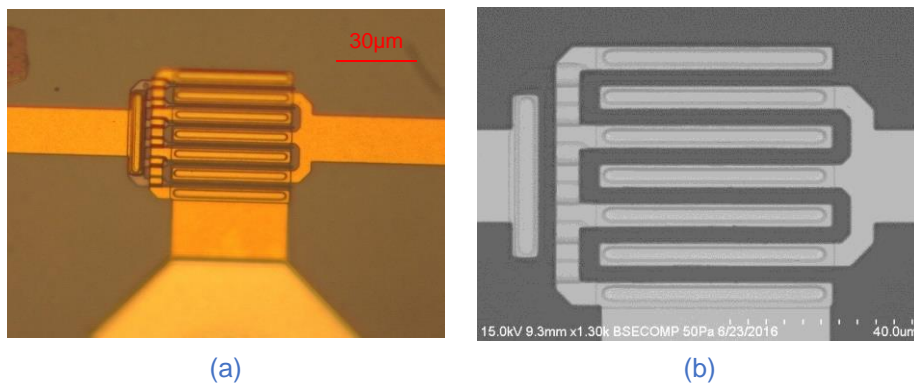


Figure 3.37 : Micrographie (a) optique et (b) MEB du pHEMT AX4-2 après 1850h de vieillissement à 85°C/85%HR en polarisation inverse ($V_{GS}=-5V$) et une contrainte de traction (+140MPa)

Les endommagements observés sont en fait identiques à ceux que nous avons vus sur les condensateurs de séparation qui ont entraîné des pertes de performances hyperfréquences des VT non chargés dans la partie 3.2. Nous observons sur la *figure 3.38* un défaut sous forme de trou dans la passivation en nitrure de silicium (flèche 1) qui est parti du coin de la capacité de contre réaction de l'étage 2 du MMIC. Nous pouvons observer des fissurations au niveau du coin de la capacité. Ceci permet d'expliquer le court-circuit mesuré et la perte de performances. Ce type de défaut sur les capacités est assez fréquent sur cette technologie.

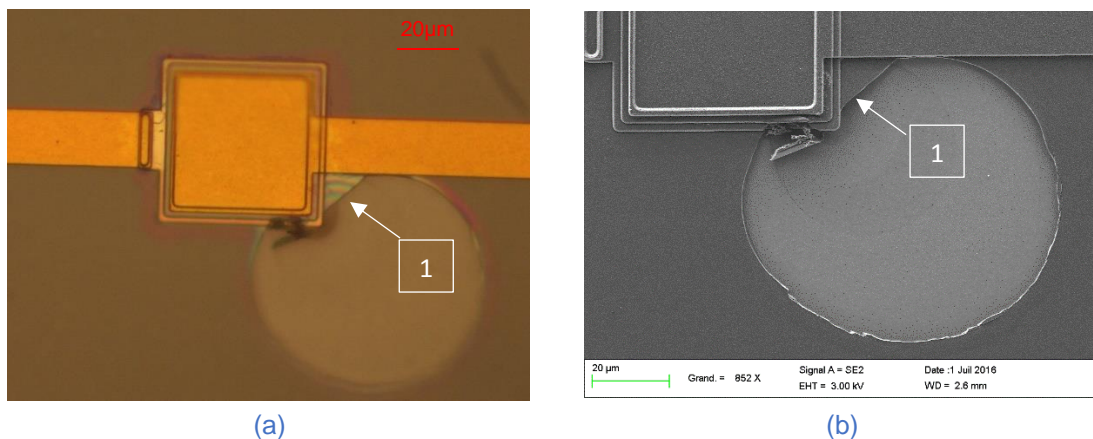


Figure 3.38 : Micrographie optique et MEB d'une capacité de contre-réaction du pHEMT AX4-2 après 1850h de vieillissement à 85°C/85%HR en polarisation inverse ($V_{GS}=-5V$) et une contrainte de traction (+140MPa)

3.4.3. Analyse de la défaillance d'un VT en compression : AX8-2

3.4.3.1. Monitoring in-situ

Sur la *figure 3.39*, nous avons l'évolution du courant de grille I_G du pHEMT ayant montré des dégradations après 1550h de test THB- σ . Cette défaillance se traduit par une fuite brutale du courant de grille du transistor suivi de perte de performance.

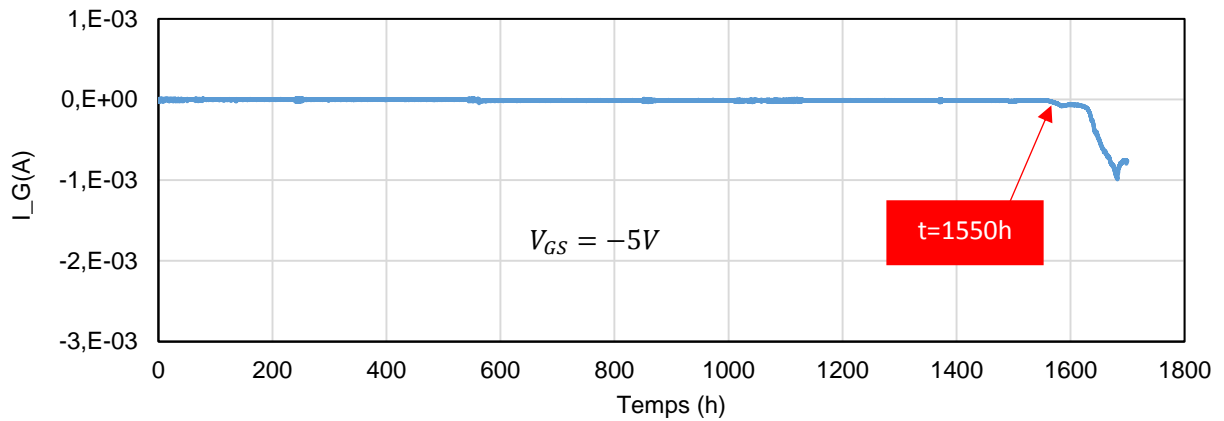


Figure 3.39 : Monitoring in-situ du courant de grille du AX8-2 polarisé en inverse ($V_{GS}=-5V$) et avec une contrainte mécanique de compression ($-140MPa$) jusqu'à sa défaillance aux environs de 1550h de THB- σ

3.4.3.2. Caractérisations statiques et dynamiques

L'analyse de la variation relative des performances du VT AX8-2 montre une importante perte du courant du drain et de la grille après 1600h de vieillissement en polarisation inverse : fuite du courant de grille cf *figure 3.40*.

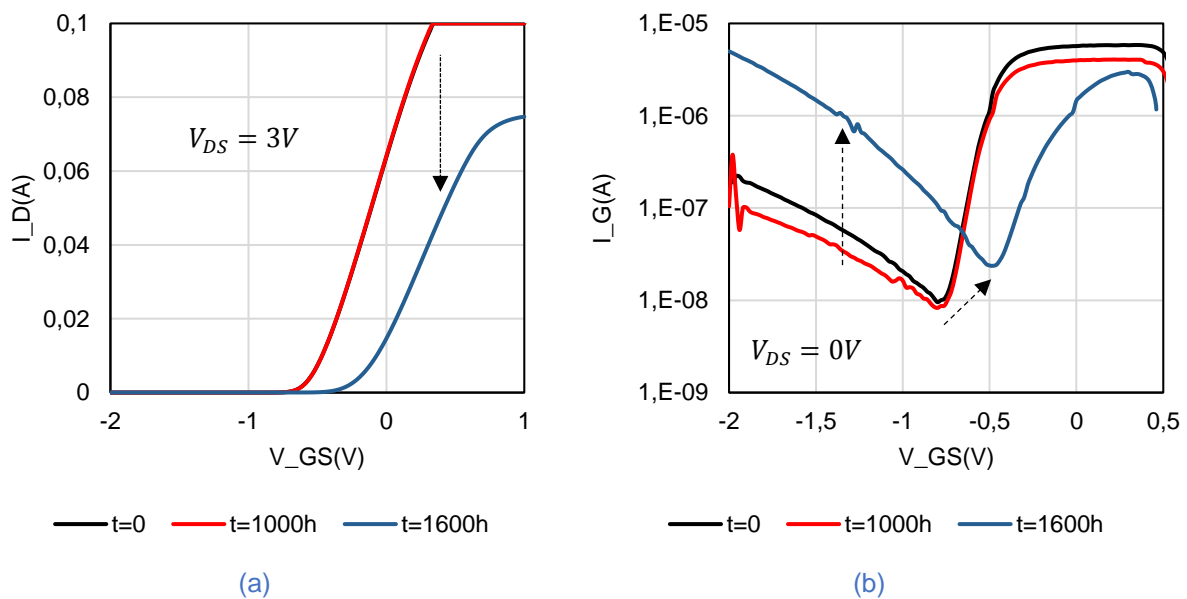


Figure 3.40 : Caractérisations statiques (a) $I_D=f(V_{GS})$ pour $V_{DS}=3V$ et (b) $I_G=f(V_{GS})$ pour $V_{DS}=0V$ du pHEMT AX8-2 polarisé en inverse après 1850h de THB $85^\circ C/85\%HR$

La caractérisation des paramètres S de la puce de référence AX8 a montré une perte d'amplification du signal comme nous le montre la *figure 3.41*.

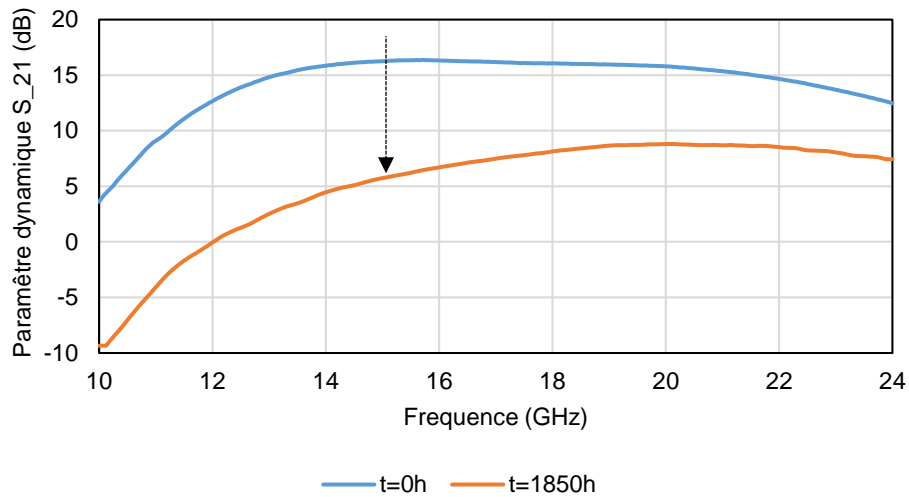


Figure 3.41 : Caractérisation dynamique $S_{21}=f(\text{GHz})$ du pHEMT AX8 polarisé en inverse avec une contrainte mécanique de compression après 1850h de THB- σ

3.4.3.3. Observations de surface et interprétations

Pour ce MMIC de référence AX8, dans l'ensemble nous avons noté beaucoup d'endommagements matériaux à plusieurs endroits, notamment près du transistor, de la capacité de séparation et aussi du côté de la capacité de contre-réaction du pHEMT du deuxième étage. Ces défauts sur la capacité de séparation expliquent les pertes mesurées au niveau de la caractérisation dynamique sur la *figure 3.41*.

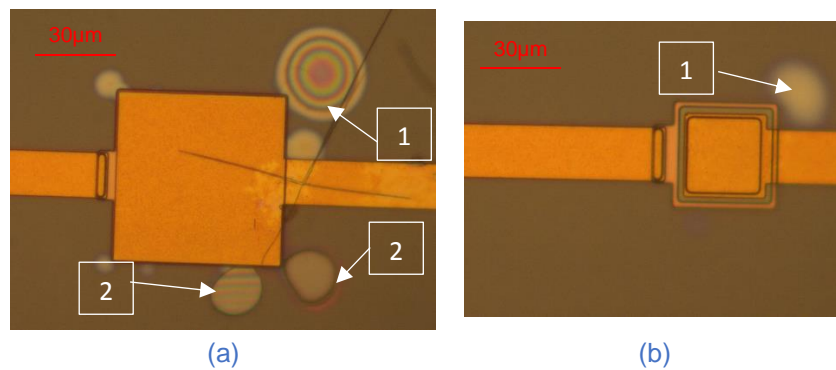


Figure 3.42 : Micrographies optiques des capacités (a) de séparation et (b) de contre-réaction (étage 2) du MMIC AX8 polarisé en inverse avec une contrainte mécanique de compression après 1850h de THB- σ

Sur la *figure 3.42*, nous observons deux formes de cloques : cloques ouvertes (flèche 2) et des cloques non ouvertes (flèche 1). Le lien entre ces défauts est qu'ils prennent leur source des coins et marches des capacités. Cette remarque nous ramène à une explication des endommagements sur cette capacité, joignant contraintes thermoélastiques dues aux CTE différents et concentration de contraintes aux singularités géométriques.

Les micrographies optique et MEB sont représentées sur la *figure 3.43*. Elles montrent un défaut à côté de l'électrode de drain sous forme de cloque dans la couche de passivation en nitrure de silicium. Elle a un diamètre d'environ $15\mu\text{m}$ et se situe sur un angle de la capacité. Cette cloque n'est pas ouverte même si l'image montre très bien ses contours, il semble que la délamination à l'intérieur n'est pas encore complète.

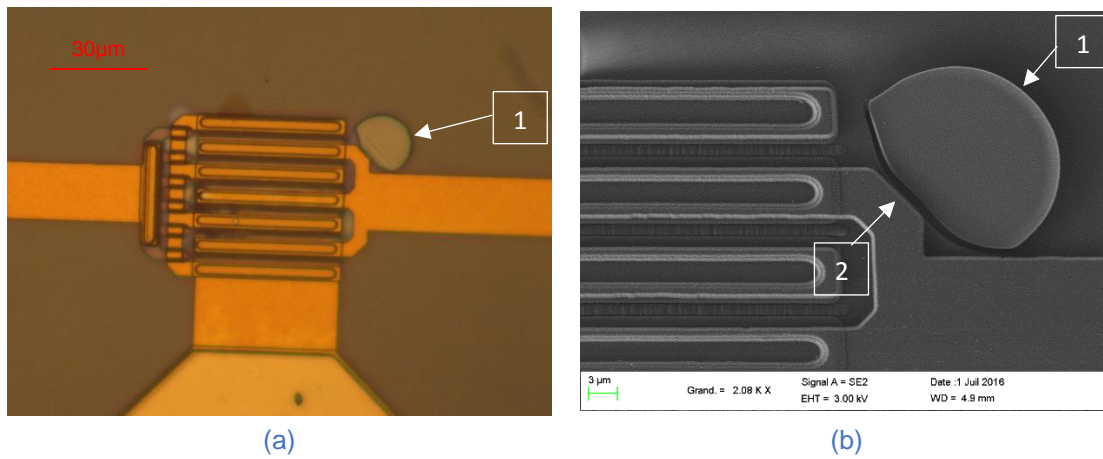


Figure 3.43 : Micrographies (a) optique et (b) MEB du pHEMT AX8-2 polarisé en inverse avec une contrainte mécanique de compression après 1850h de THB- σ

Les endommagements observés sur cette file de test expliquent la perte qui a été relevée aussi bien dans les performances statiques (figure 3.40) que dynamiques (figure 3.41).

3.4.4. Analyse de la défaillance d'un VT en compression : BX8-1

Dans cette section nous allons présenter l'analyse de la défaillance du véhicule de test du fondeur B de référence BX8-1 auquel il est appliqué une polarisation inverse $V_{GS} = -5V$ et une contrainte mécanique de compression d'environ $-140MPa$. Nous allons présenter l'évolution de sa défaillance du point de vue perte de performance jusqu'aux endommagements matériaux.

3.4.4.1. Caractérisations statiques

Sur la figure 3.42, nous remarquons qu'il a commencé par perdre 32% de son courant de drain après 760h et ensuite cela s'est accentué jusqu'à l'effondrement total du courant de drain.

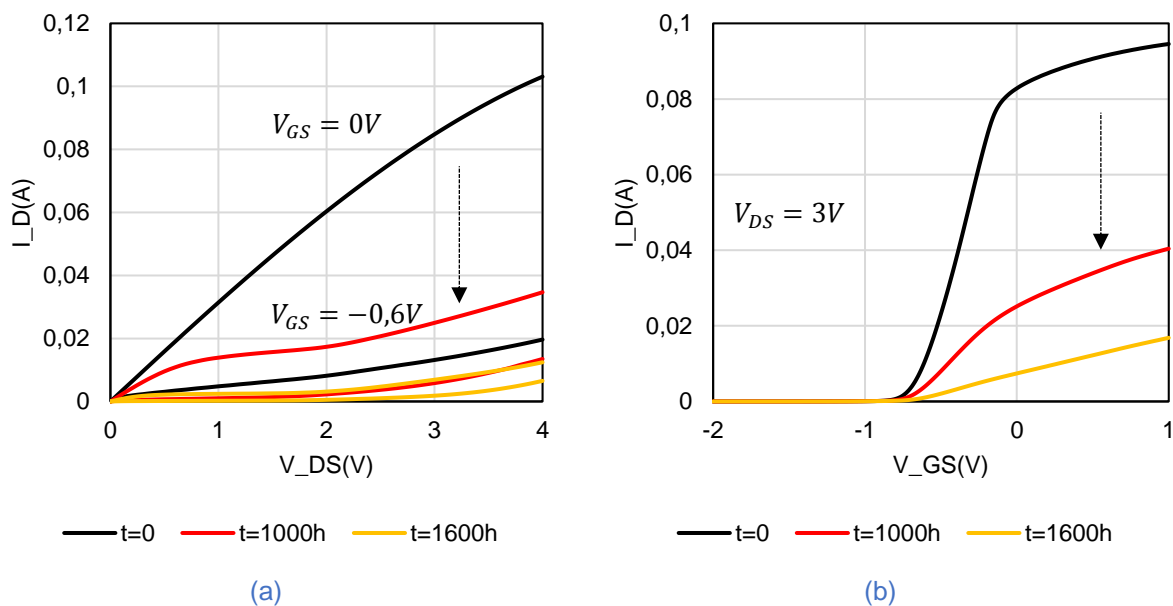


Figure 3.44 : Caractérisation statique $I_D = f(V_{DS})$ pour $V_{GS} = 0V$ et $-0,6V$; $I_D = f(V_{GS})$ pour $V_{DS} = 3V$ du pHEMT BX8-1 polarisé en inverse avec une contrainte mécanique de compression après 1600h de THB- σ

3.4.4.2. Observations optique et MEB

La *figure 3.45* nous montre des vues du transistor pHEMT BX8-1 ayant montré des pertes de courant de drain après les caractérisations statiques en mesure de reprise. Nous constatons qu'il n'y a en surface (microscopie optique) aucun défaut qui puisse expliquer cette perte de performance.

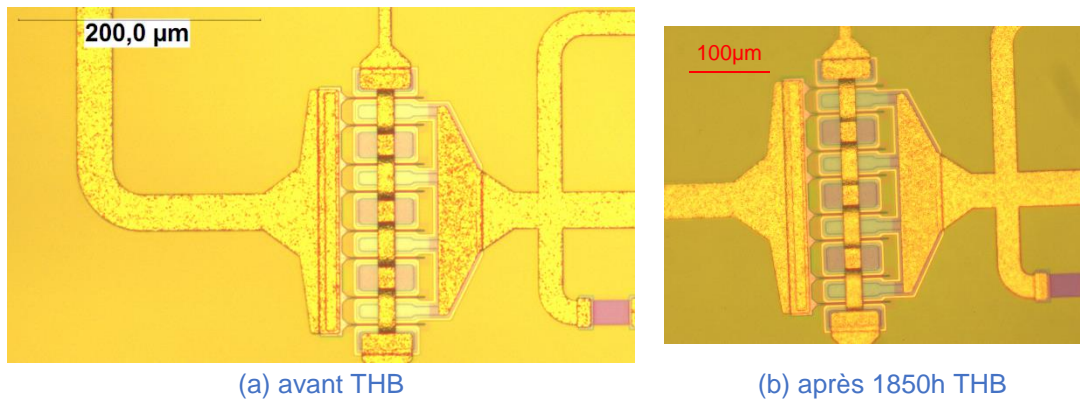


Figure 3.45 : Micrographies optiques (a) avant et (b) après 1850h du pHEMT BX8-1 polarisé en inverse avec une contrainte mécanique de compression après 1600h de THB- σ

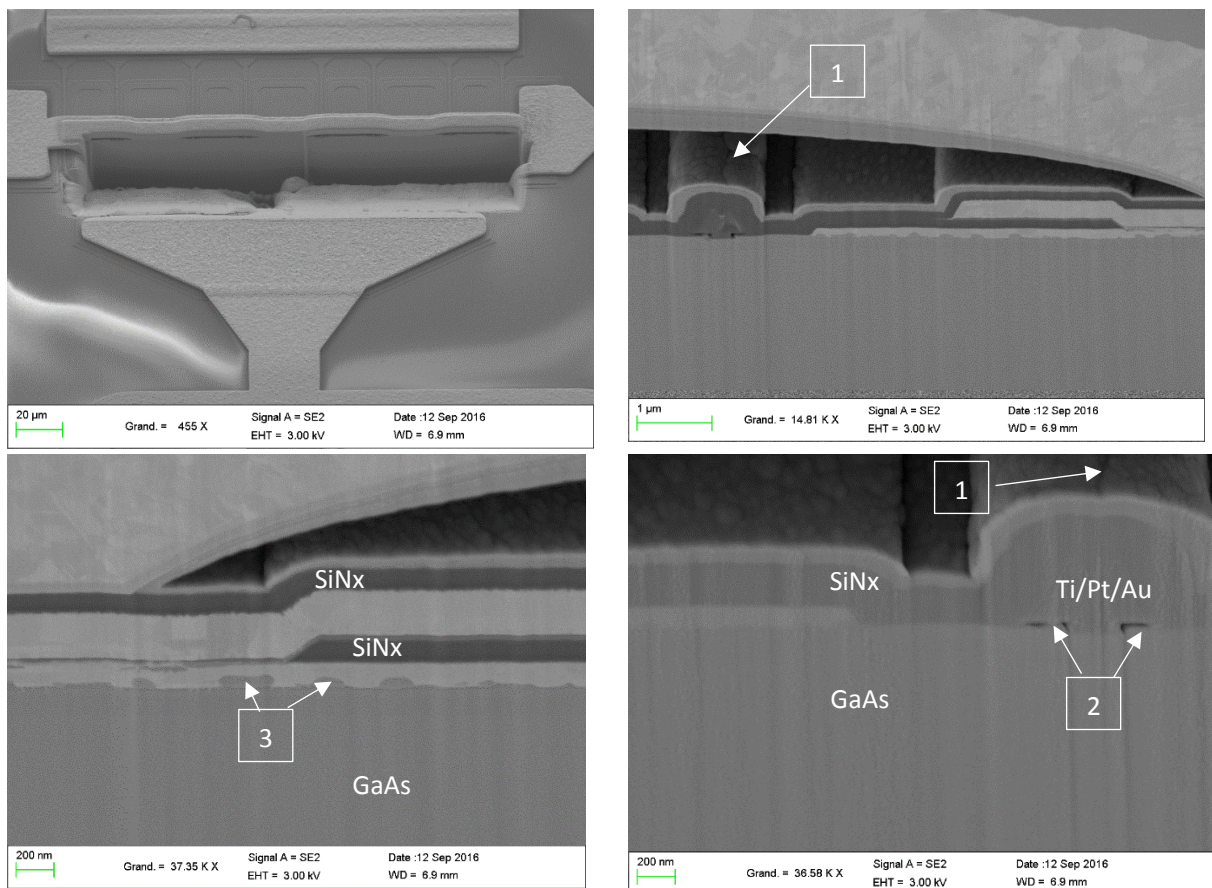


Figure 3.46 : Micrographies MEB de coupes FIB du pHEMT BX8-1 polarisé en inverse avec une contrainte mécanique de compression après 1600h de THB- σ

Après cette observation optique qui n'a pas montré de défauts sur le transistor (*figure 3.45*), des coupes FIB ont été menées sur les doigts de grille du transistor concerné afin de comprendre

l'origine des pertes de performances. Sur la *figure 3.46*, les coupes FIB de pHEMT montrent en détails les endommagements dans les empilements. Sur ces micrographies, nous identifions des vides (flèche 2) à la base de la grille qui sont dus aux procédés mais ne sont pas à l'origine des pertes de performance car ils sont identifiables aussi sur les transistors pHEMT non vieillis. A part ces deux remarques, une irrégularité dans les couches de métal d'électrode déposées (flèche 3). Les détails en flèche 2 et 3 ne sont pas des endommagements mais des défauts de dépôt. Nous observons principalement des défauts sous forme d'écaillage dans la passivation SiNx au-dessus des doigts de grille (flèche 1). Ce dernière remarque peut expliquer les pertes de performances mesurées lors des caractérisations statiques. En effet ces endommagements miniatures sont souvent très localisés et provoquent des ruptures de contact qui fragilisent les interfaces ce qui réduit le flux de passage de courant dans les matériaux des électrodes. Toutefois il peut y avoir d'autres défauts beaucoup plus importants dans les empilements sur d'autres plans de coupes.

Sur cette technologie, nous avons fait ressortir des défauts très localisés uniquement dans les empilements internes et ceci après coupes FIB. A la surface libre du composant nous n'avons identifié aucun défaut majeur.

3.4.5. Résumé des défaillances sur les MMIC chargés mécaniquement puis vieillis

Dans le lot de composants fléchis mécaniquement, nous en avons 16 qui sont polarisés en inverse ($V_{GS}=-5V$) et 16 autres qui ne sont pas polarisés ($V_{GS}=0V$).

- Les VT qui n'étaient pas polarisés mais chargés mécaniquement n'ont pas montré de défaillance alarmante et ont des variations de performances qui restent dans le critère de non défaillance. Sur les *figures 3.29* et *3.30* nous avons résumé les variations absolues des paramètres statiques tout au long du vieillissement.
- Sur un lot de 16 véhicules de test polarisés en inverse, nous avons noté des défaillances sur trois VT uniquement (AX4-2, AX8-2 et BX8-1). Ce sont des endommagements qui sont sensiblement de la même forme. Parmi ces véhicules de tests endommagés, nous pouvons noter un VT sur huit pour la traction et deux VT sur huit pour la compression. Dans cette section, nous scindons les résultats en deux grandes catégories : traction et compression.

3.4.5.1. Pour les MMIC en contrainte mécanique de traction

Les endommagements et pertes de performances observés sur les composants de la filière A et B chargés en contraintes de traction ($\sim +140MPa$) sont résumés dans le tableau 3.9.

Sur les composants de cette configuration de traction, il est sans doute remarquable que les variations absolues des paramètres statiques soient bien dans le critère de non défaillance ($<10\%$) sauf pour le véhicule de test de référence AX4-2 du fondeur A qui a montré un court-circuit pendant le monitoring à partir de 1580h de test. Les endommagements notés sur ce VT se sont enclenchés par une fuite de courant de grille I_G après 1600h de test qui n'a pas occasionné de perte de courant de drain. Après 1850h, le transistor a montré une signature de dégradation qui démontre bien le caractère irréversible de la défaillance du composant. Sur le même transistor, nous n'avons noté aucune défaillance avec les méthodes optiques ; néanmoins sur son circuit de caractérisation statique, il y a tout de même la capacité de contre réaction qui est endommagée (*figure 3.38*) ce qui explique les pertes de performance. Nous avons observé une cloque de la passivation dans l'angle de la capacité de contre-réaction. Ce défaut s'est bien étendu au cours du vieillissement et a touché aux empilements de la capacité. Cet endommagement est expliqué par les concentrations de contrainte dans les coins de la capacité et aussi par la nature multicouche des empilements avec différents CTE. Dans la section 3.4.7, nous donnerons plus d'éléments d'explication d'ordre architecturale qui expliquent ces défauts même sur les composants chargés mécaniquement.

VT	Contrainte Mécanique	Monitoring in situ	Caractérisation statique			Caractérisation dynamique
			$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$	
Témoin AX12	Sans contrainte	RAS	$\pm 1\%$ du I_{SAT}	$\pm 1\%$ du V_P	RAS	RAS
AX1-2	Traction +140MPa	RAS	-6% du I_{SAT}	-4% du V_P	Fuite du courant de grille de 1.10^{-7} à 1.10^{-6} A	Perte de performance à cause de rupture de la puce
AX2-2		RAS	-6% du I_{SAT}	-5% du V_P	Légère baisse du courant de grille de 1.10^{-7} à 6.10^{-8} A	Perte de performance d'environ +1dB
AX3-2		RAS	-9% du I_{SAT}	-4% du V_P	Fuite du courant de grille de 1.10^{-7} à 1.10^{-6} A	Perte de performance d'environ +1dB
AX4-2		1380h : début de fuite de I_G 1580 : augmentation de I_G suivi de court-circuit	-3% du I_{SAT} puis court-circuit	-	Fuite totale du courant de grille	Perte de performance d'environ +5dB
BX1-1		RAS	0,3% du I_{SAT}	3% du V_P	Légère baisse du courant de grille I_G	-
BX2-2		RAS	0,7% du I_{SAT}	3% du V_P	Légère baisse du courant de grille I_G	-
BX3-2		RAS	0,6% du I_{SAT}	2% du V_P	Légère baisse du courant de grille I_G	-
BX4-2		RAS	3% du I_{SAT}	3% du V_P	Légère baisse du courant de grille I_G	-

Tableau 3.9 : Résumé des signatures mesurées sur les MMIC des fondeurs A et B vieillis en polarisation inverse et en contrainte mécanique de traction (+140MPa) sur 1850h à 85°C/85%HR.

3.4.5.2. Pour les MMIC en contrainte mécanique de compression

Dans le tableau 3.10 qui suit, nous avons résumé les endommagements et pertes de performances observés sur les composants de la filière A et B chargés en contraintes de compression.

Parmi les 8 composants chargés en compression, nous avons noté deux VT défectueux, un pour chacune des filières A et B (AX8-2 et BX8-1). Les deux VT ont un mode de défaillance largement amorcé mais pas totale car nous pouvons noter des pertes de performances de l'ordre de 77% du courant de saturation. Les observations sur le VT AX8-2 montrent des défauts sous forme de cloques au niveau de l'électrode du drain, ce qui explique les pertes de performances statiques et dynamiques. Notons aussi que pour la filière B, nous avons observé des délaminations dans les empilements au niveau du pont à air de l'électrode de source.

VT	Contrainte Mécanique	Monitoring in situ	Caractérisation statique			Caractérisation dynamique
			$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$	
Témoin AX12	Sans contrainte	RAS	$\pm 1\%$ du I_{SAT}	$\pm 1\%$ du V_P	RAS	RAS
AX5-2	Compression -140MPa	RAS	-3% du I_{SAT}	$\pm 2\%$ du V_P	Fuite du courant de grille de 1.10^{-7} à 1.10^{-4} A après 1250h	Pas de perte de commande
AX6-2		RAS	-9% du I_{SAT}	-6% du V_P	Légère perte du courant de grille de 1.10^{-7} à 6.10^{-8} A	Perte de performance d'environ +1dB
AX7-2		RAS	-7% du I_{SAT}	-6% du V_P	Légère perte du courant de grille de 1.10^{-7} à 8.10^{-8} A	Pas de perte de commande
AX8-2		1380h : début de fuite de I_G 1580 : augmentation de I_G suivi de court-circuit	-77% du I_{SAT}	-68% du V_P à 1600h	Fuite du courant de grille de 1.10^{-7} à 8.10^{-6} A	Perte totale d'amplification
BX5-1		RAS	-	0,2% du V_P	Légère perte du courant de grille I_G	-
BX6-2		RAS	0,7% du I_{SAT}	1% du V_P	Perte du courant de grille I_G de 1.10^{-7} à 2.10^{-9} A	-
BX7-2		RAS	0,5% du I_{SAT}	1% du V_P	Légère perte du courant de grille I_G de 1.10^{-7} à 2.10^{-9} A	-
BX8-1		1600h : fuite de I_G	32% du I_{SAT} à 760h	-64% du V_P à 1600h	Fuite du courant de grille	-

Tableau 3.10 : Résumé des signatures mesurées sur les MMIC des fondeurs A et B vieillis en polarisation inverse et en contrainte mécanique de compression (-140MPa) sur 1850h à 85°C/85%HR.

Une remarque importante est que les défaillances notées lors de cette file de test sont généralement identiques aux défaillances intrinsèques des MMIC sous forme de fuite de courant de grille ou de perte de courant de drain. Dans la suite, nous allons tenter d'expliquer les endommagements de façon architecturale grâce à des simulations numériques par éléments finis.

3.4.6. Modélisation locale de l'impact de la contrainte mécanique sur les composants

Dans cette section, nous mettons en place des modèles numériques des architectures locales simplifiées des couches empilées, surtout pour les architectures du fondeur A qui ont montré des défaillances après 1850h de test afin de comprendre les endommagements par les effets de la mise

en flexion sur la distribution de la contrainte dans les architectures de la filière A. Le logiciel Abaqus standard ® a servi pour la modélisation. Parmi les transistors de cette file de test qui étaient chargés en compression, nous avons identifié qu'un seul endommagement sous forme de cloque sur l'électrode de drain du AX8-2 (figure 3.41). Ce défaut a en effet occasionné des pertes de performances irréversibles au cours du vieillissement.

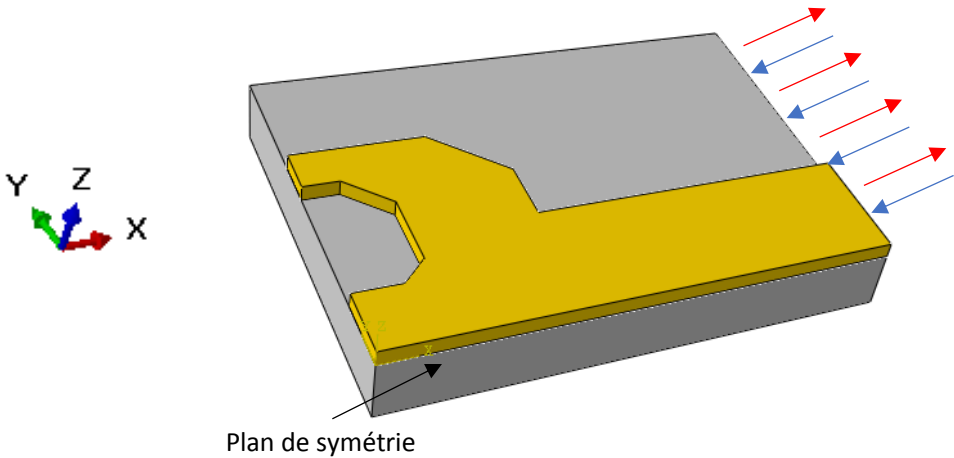


Figure 3.47 : Modelé 3D d'un ¼ des doigts de drain par un empilement Au sur GaAs

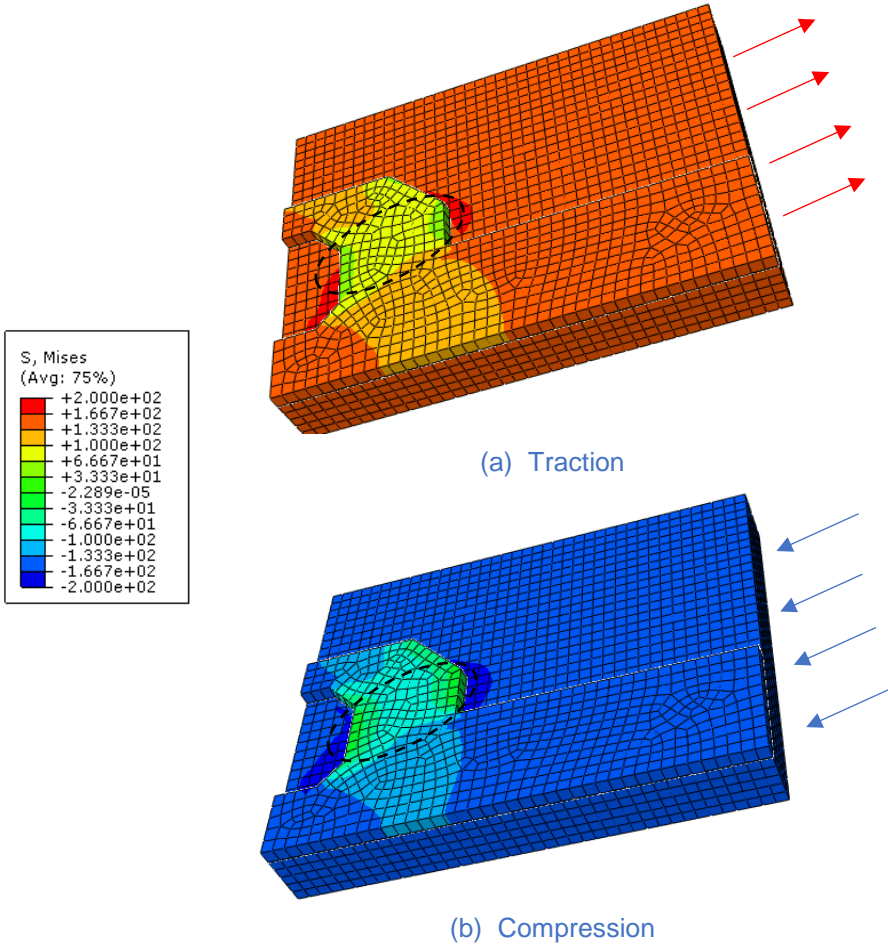


Figure 3.48 : Résultats de simulation du ¼ de modèle de drain dans deux configurations (a) traction et (b) compression

Le modèle sur la *figure 3.47* représente une partie du transistor où nous identifions les trois doigts de drain (avec la symétrie). Ils sont beaucoup plus larges que ceux de la grille et les empilements ne sont pas les mêmes (Au sur GaAs pour le drain). Une déformation élastique est appliquée et correspond à une contrainte d'environ 140MPa dans le substrat en GaAs.

Les *figures 3.48a* et *3.48b*, représentent les résultats de simulation locale de la mise en contrainte au niveau du doigt du drain.

Au travers des premiers résultats, nous avons constaté qu'avec +140MPa (traction) appliquée sur la puce, nous atteignons 200MPa dans le GaAs au pied du doigt de drain latéral. Si nous estimons la contrainte dans le SiNx en appliquant le rapport $E(\text{SiNx})/E(\text{GaAs})$ comme nous l'avons vu précédemment, il faut multiplier par 2, soit environ +400MPa dans le SiNx (ou -400MPa dans le cas de compression). La seconde remarque est que spécifiquement en compression, nous pouvons constater que les zones des fissures s'accommodent très bien avec les endroits de concentration de contraintes à côté des doigts du drain identifiés sur le AX8-2 (*figure 3.43*). L'explication qui peut être donnée à un tel défaut est qu'en compression, les couches de SiNx étant déjà légèrement en compression (information des fondeurs), la compression appliquée, étant très localisée à cet endroit de l'architecture, provoque la rupture de la passivation ce qui serait favorisé par une faible adhésion SiNx/SiO₂. Rappelons que des études ont montré qu'une couche mince s'écaille en compression par flambement si l'adhésion avec le substrat est faible [63][70].

La contrainte mécanique appliquée ne change donc pas considérablement la contrainte interne des couches citées dans les endroits de concentration de contrainte. Ceci explique les endommagements identifiés mêmes après chargement mécanique (traction comme compression). Les contraintes résiduelles sont donc les raisons majeures des endommagements identifiés après vieillissement des composants en chaleur humide avec polarisation inverse.

Pour terminer avec cette sous-section, nous avons modélisé une partie du doigt de grille du transistor pHEMT (fondeur A) avec l'empilement SiNx/SiO₂/SiNx dessus comme nous le montre la *figure 3.49*. Sur le modèle sous Abaqus®, nous appliquons une déformation correspondant à une contrainte de traction d'environ +140MPa dans la couche du substrat en GaAs dans la direction (Oz). Deux plans de symétrie sont établis et un point fixe est ajouté au modèle.

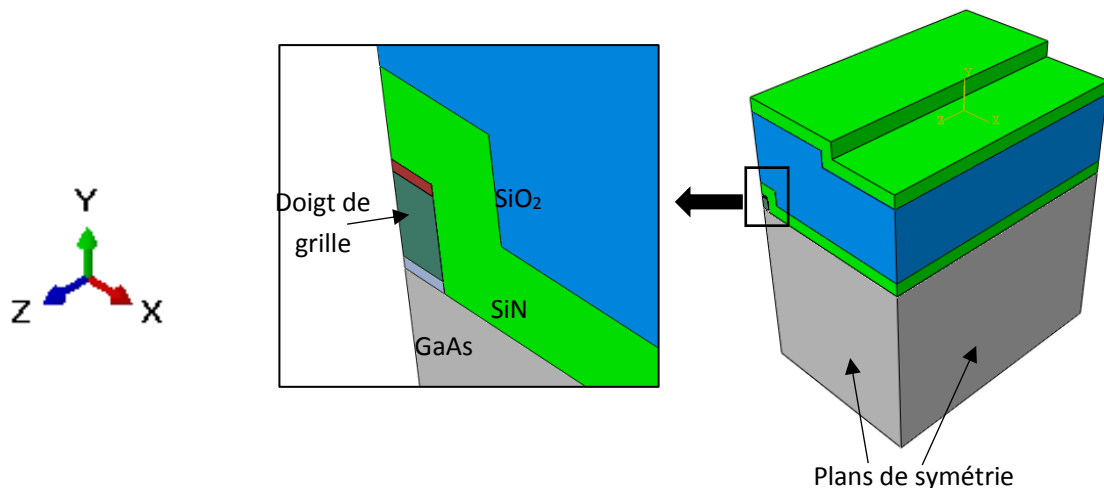


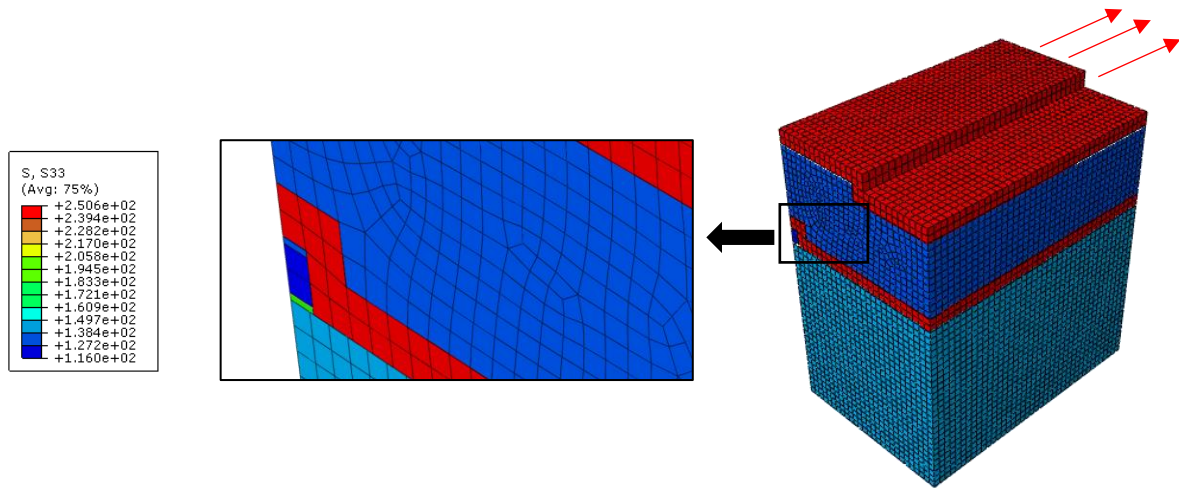
Figure 3.49 : Modèle numérique 3D local d'un doigt de grille (Ti/Al/Au) passivé par le SiNx/SiO₂/SiNx

Sur les *figures 3.50a* et *3.50b*, nous résumons les résultats de simulation des niveaux de contraintes appliquées dans les empilements des doigts de grille et des couches minces (SiNx/SiO₂/SiNx) déposées sur la grille. Les contraintes respectivement en Oz et Ox dues à la mise en flexion des composants y sont présentées.

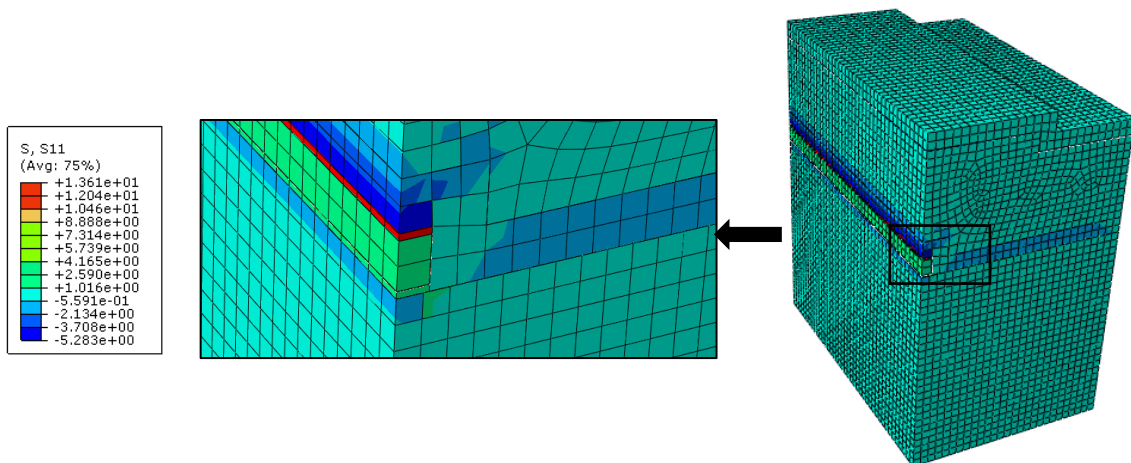
- Les contraintes dans les couches dans le sens de chargement (Oz) sont proportionnelles au module élastique des matériaux des différentes couches. Nous notons des contraintes

d'environ 250MPa dans la passivation et 186MPa dans la couche d'accroche de la grille en titane (Ti).

- Dans la direction latérale au chargement (O_x), (figure 3.50b) les contraintes, dues aux différences de coefficient de Poisson, sont très faibles, entre -5MPa (dans la couche interne de SiNx) et 13MPa dans la fine couche d'or du doigt de grille.



(a) σ_{zz}



(b) σ_{xx}

Figure 3.50 : Résultats de simulations : contraintes appliquées pour une traction en (O_z) +140MPa dans la couche de GaAs

3.4.7. Conclusion sur l'effet de la contrainte mécanique appliquée

Les résultats obtenus montrent sans équivoque que la mise en contrainte mécanique des puces influe de manière positive sur la fiabilité des composants mis dans des conditions sévères (chaleur humide + polarisation inverse). Sur 16 VT en contrainte, trois seulement ont montré des défaillances après des vieillissements jusqu'à 3000h en THB85°C/85%HR. Comparativement au cas sans contrainte (AX9 à AX11 et BX9 à BX11) où tous les composants non contraints sont défectueux après 1250h pour le fondeur A et 2450h pour le fondeur B, la majorité des composants contraints a montré de faibles pertes de performances (<10%). Nous pouvons noter des améliorations d'un coefficient de l'ordre de 2 sur les performances de l'ensemble des VT chargés mécaniquement par rapport aux VT non chargés.

Concernant l'impact de la différence entre les contraintes appliquées, traction et compression, nous avons remarqué une contradiction dans nos attentes. En effet le chargement de traction, montre une tendance à retarder l'apparition des endommagements et des pertes de performance alors que pour un système bicouche simple, il est censé accélérer l'évolution des fissures et donc des pertes de performances. Des résultats similaires ont été observés sur les VT en compression mais étaient attendus pour cette dernière. La similitude entre les résultats pour les différents signes de contraintes peut aussi s'expliquer par la complexité des structures (orientation des doigts de grille et nature des empilements). Cette tendance est confirmée sur les deux technologies étudiées et les résultats doivent être pondérés par la taille d'échantillonnage de chaque file de test.

Nous avons noté une bonne cohérence entre les endommagements observés et les pertes de performance. Les défauts sont souvent sous forme de fissurations dans les coins des capacités ou sur l'architecture du drain du transistor pHEMT ayant conduit à des cloques dans la passivation en nitrure de silicium.

Au travers de simulations numériques, nous avons aussi montré que l'état mécanique des lieux d'endommagements observés sur les VT chargés mécaniquement n'avait pas changé après la mise sous flexion uniaxiale et que les formes de défaillance identifiées (fissuration, cloque) sont identiques au cas sans contrainte mécanique. Ce qui explique le fait que la contrainte uniaxiale n'a pas modifié la contrainte interne des couches dans ces coins des architectures et que par conséquence les endommagements issus du vieillissement THB sont dus en majorité à la contrainte résiduelle. Probablement les détails de calculs ne sont pas suffisamment fins pour expliquer l'ensemble des phénomènes observés.

Les différences de résultats sur les deux technologies (les MMIC du fondeur B plus résistants que le fondeur A) peuvent s'expliquer par la nature des empilements, la qualité des couches et l'architecture ou la taille des transistors. Le MMIC du fondeur B ne possède pas d'oxyde alors que c'est le cas pour le fondeur A. Les détails des procédés de dépôt par PECVD des couches des deux technologies nous sont inconnus mais les conditions sont probablement différentes. Quant à la taille des transistors, les pHEMT du fondeur B sont nettement plus grands, tant en largeur qu'en longueur et même en nombre de doigts de grille.

3.5. Résumé et conclusion

Nous avons montré expérimentalement dans le chapitre précédent qu'il était possible de mettre en service un banc spécial avec des puces microélectroniques chargées mécaniquement par un système de mise en flexion qui peut être utilisé in-situ dans une étuve de vieillissement en chaleur humide. Dans ce chapitre, nous avons présenté les résultats d'une campagne de test de vieillissement, notée THB- σ , qui traite de l'effet de la contrainte mécanique appliquée sur la fiabilité des MMIC dans des conditions sévères de chaleur humide.

Pour la première campagne de test THB- σ , nous avons effectué des vieillissements en chaleur humide sur 1850h avec les MMIC du fondeur A et 2450h pour le fondeur B. Sur chacun des MMIC, nous avons appliqué deux types de polarisation : l'étage 1 sans polarisation ($V_{GS}=0V$) et l'étage 2 avec polarisation inverse ($V_{GS}=-5V$). Sur un lot de 24 MMIC, nous avons comparé trois configurations : premièrement l'effet de l'humidité et de la température combinées, ensuite l'effet du stress électrique (polarisation inverse) et enfin l'effet de la contrainte mécanique. Les contraintes uniaxiales appliquées sont de deux formes, traction et compression, et valent en valeur absolue environ 140MPa à la surface du substrat GaAs. Parmi 22 VT polarisés, 16 sont contraints et parmi eux seulement trois ont montré des défaillances irréversibles (AX4-2, AX8-2 et BX8-1) alors que sur six autres VT non contraints nous avons eu 100% de défaillance. Les véhicules de test vieilliss n'ayant subi que l'humidité et la température ont montré de légères pertes de performances (environ 8% pour le fondeur A et 3% pour le fondeur B). La polarisation inverse a été bien confirmée comme facteur de défaillance le plus important.

Dans l'état actuel des choses et avec les résultats de cette campagne de test, nous ne pouvons pas négliger le fait que la contrainte mécanique appliquée a un effet protecteur quel que soit son signe pour les deux technologies. Ceci peut être encore confirmé avec un plus grand nombre de véhicules de test afin de réduire l'impact de la variabilité de la qualité des couches minces d'un MMIC à un autre.

Cette campagne de test THB- σ nous a permis d'appréhender l'impact de la mise en contrainte mécanique des composants sur leur fiabilité, ce qui ouvre donc des pistes d'étude sur des cas comme l'implantation ionique. Dans le chapitre qui va suivre, nous allons présenter les résultats pour une campagne de test où les composants ont subi des traitements chimiques par implantation d'ions azote, qui créent des contraintes bi-axiales.

Chapitre 4 : Approche locale du vieillissement et influence d'un post-traitement sur la fiabilité

Chapitre 4 : Approche locale du vieillissement et influence d'un post-traitement sur la fiabilité.....	153
4.1. Approche locale du vieillissement des couches de SiNx	155
4.1.1. Démarche	155
4.1.2. Les moyens de caractérisation.....	155
4.1.3. Etat de l'art sur l'apport de l'infrarouge pour le suivi du vieillissement de SiNx	156
4.2. THB-D ₂ O.....	161
4.2.1. Objectif de l'étude	161
4.2.2. Résultats du vieillissement à l'eau lourde	163
4.3. Etude des MMIC avec traitement de surface	176
4.3.1. Choix des conditions d'implantation	176
4.3.2. Effets du traitement sur la composition chimique des couches de passivation	177
4.3.3. Contraintes mécaniques induites par traitement chimique de surface.....	179
4.3.4. Plan d'expérience de la campagne de test THB-N	181
4.3.5. Résumé des variations de performances	182
4.3.6. Observations de surface.....	183
4.3.7. Conclusions	184
4.4. Interprétations et conclusion.....	185

Dans les chapitres 2 et 3, nous avons relié le vieillissement des composants micro-ondes du point de vue de la perte de performances avec les endommagements mécaniques des matériaux à l'échelle de quelques micromètres. Dans ce quatrième et dernier chapitre, nous passons à l'échelle de la nanostructure à travers une approche physico-chimique des couches matérielles mises en jeu.

La première partie consiste en une étude de l'évolution de la composition chimique de la passivation en nitrure de silicium SiNx, première couche en contact avec le milieu extérieur agressif lors d'un vieillissement en chaleur humide. Nous mettons en œuvre des caractérisations par infrarouge (IR) sans contact, par spectrométrie de photoélectrons (XPS) et par spectrométrie de masse d'ions secondaires (ToF-SIMS) à différents temps de vieillissement pour tenter de répondre à la question suivante : est-il possible de suivre la progression (diffusion) de l'eau ?

Dans la deuxième partie, après avoir étudié au chapitre 3 l'introduction d'une contrainte uniaxiale par flexion, nous passons à une contrainte biaxiale équilibrée par implantation d'ions azote. Ce traitement induit un double effet d'enrichissement en azote et de modification de la contrainte résiduelle dans la passivation SiNx. Les MMIC ont été traités, les niveaux de contraintes induites dans leur couche de passivation ont été évalués, puis ils ont été vieillis dans les conditions les plus sévères (polarisation inverse à 85°C et 85%HR). Nous comparons les effets de ces deux méthodes de mise en contrainte sur les performances de la passivation.

4.1. Approche locale du vieillissement des couches de SiNx

4.1.1. Démarche

L'approche généralement utilisée pour répondre à l'objectif d'une étude de vieillissement est souvent empirique : tests accélérés et analyse des défaillances puis l'utilisation des modèles empiriques d'accélération.

Il y a donc à ce jour peu de vision nanostructurale, on connaît mal les sites et les conditions de déclenchement des micro-mécanismes mis en jeu à l'échelle de la nanostructure.

Dans le chapitre précédent, nous avons noté des endommagements mécaniques des matériaux sous forme de fissurations, délaminations et cloquages sur les MMIC vieillis. En particulier, pour l'initiation d'une microfissure ou d'une délamination dans la couche de nitrure de silicium, la diffusion d'espèces fragilisantes est un phénomène majeur, accentuée ou retardée par l'état local des contraintes mécaniques, associée à une microstructure variable (débouchant en surface).

Au cours du vieillissement, il est possible que la présence d'humidité (ions hydrogène, deutérium et oxygène) favorise l'hydrolyse de la couche de SiNx en provoquant des réactions chimiques avec les molécules présentes dans la couche (Si-N, Si-Si). Cette hydrolyse [71] peut aussi être accentuée par la présence de porosités qui sont des lieux préférentiels pour l'intrusion de l'humidité au travers de la couche de SiNx PECVD. En présence de deutérium (hydrogène), qu'est ce qui peut se passer ? Une oxydation, une deutération, un hydroxylation, une décomposition ? Et comment allons-nous pouvoir le mettre en évidence ?

Il faut donc se diriger vers une vision multi-échelle, permettant de relier les grandeurs macroscopiques « mesurables » et observables à des micro-mécanismes agissant à l'échelle interne de la couche de protection afin de proposer des assemblages à couches superficielles robustes.

4.1.2. Les moyens de caractérisation

Sur les véhicules de test, nous avons utilisé plusieurs techniques d'analyse de surface dans le but de caractériser l'état chimique des couches surfaciques notamment la couche de passivation.

Le tableau 4.1 suivant résume les différentes techniques de caractérisation utilisées pendant l'étude pour déterminer l'impact du vieillissement sur la composition nano-structurale de la passivation en nitrure de silicium.

Technique de caractérisation	Informations apportées
FTIR en réflexion	<ul style="list-style-type: none">• Liaisons chimiques présentes sur une épaisseur• Epaisseur analysée : plusieurs μm• Analyse semi quantitative
XPS	<ul style="list-style-type: none">• Composition de surface et état chimique des surfaces• Epaisseur analysée : 5-10nm• Profil de composition par érosions successives• Analyse quasi-quantitative
ToF-SIMS	<ul style="list-style-type: none">• Espèces moléculaires présentes à la surface• Spectre de masse et profil par érosion• Epaisseur analysée : plusieurs couches atomiques~1nm• Analyse comparative

Tableau 4.1 : Tableau récapitulatif des techniques de caractérisation utilisées pour évaluer l'impact du vieillissement en chaleur humide sur la passivation en SiNx des composants micro-ondes

Chacune des méthodes de caractérisation est décrite dans l'annexe A3.

4.1.3. Etat de l'art sur l'apport de l'infrarouge pour le suivi du vieillissement de SiNx

4.1.3.1. Analyse IR en fonction des conditions de dépôt

L'identification des liaisons se fait par association de la localisation des pics d'absorption avec les modes de vibration propres qui dépendent entre autres de la géométrie de la liaison et de la distribution de masse de la liaison [53].

Liaison chimique	Mode de vibration	Nombre d'onde (cm ⁻¹)
Si-N	Aspiration	468-478
Si-H	Rotation	663-673
Si-N	Elongation 1	843-860
Si-N	Elongation 2	957-1002
N-H	Déformation	1179-1185
N-H ₂	Déformation	1550
Si-H (N ₂ Si)	Elongation	2157-2169
Si-H (N ₃)	Elongation	2220-2250
N-H--N	Elongation	3290-3297
N-H	Elongation	3343-3346
N-H ₂	Elongation	3458-3464

Tableau 4.2 : Nombres d'ondes et modes de vibration des liaisons présentes dans le SiNx [72][73]

L'analyse du spectre infrarouge d'une couche de nitrure de silicium SiNx déposée par PECVD a été étudiée et discutée par Lanford et Rand [74]. Les liaisons présentes dans le SiNx PECVD sont résumées dans le *tableau 4.2*. Les atomes d'hydrogène présents dans la couche peuvent se lier aux atomes de silicium et d'azote. Ainsi le spectre d'absorption se décompose généralement en trois formes de liaisons (Si-N, Si-H et N-H) et chacune de ces liaisons peut posséder trois modes de vibration : « déformation » ou « rotation » ou « élongation » soit symétrique, soit asymétrique [75].

Dans la section 1.6.2, nous avons montré que les dépôts CVD en haute température produisent des couches fortement stœchiométriques de Si₃N₄. Sur la *figure 4.1*, nous observons le spectre infrarouge d'une telle couche de Si₃N₄ PECVD déposée à 700°C où seulement les pics de Si-N (modes élongation et rotation) sont détectés respectivement à 875-896cm⁻¹ et 490cm⁻¹ [76]. Les analyses FTIR ont été effectuées en mode transmission et le substrat est en Si.

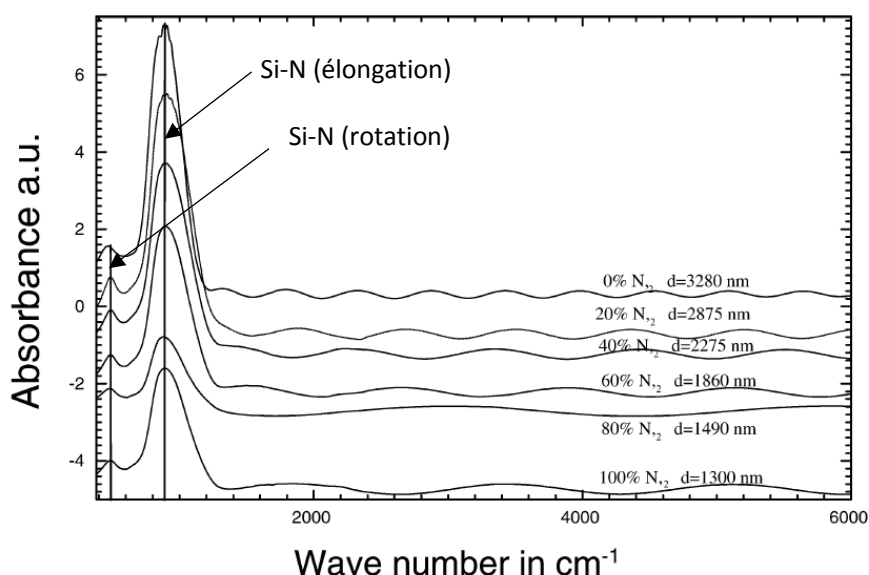


Figure 4.1 : Spectres infrarouge du Si_3N_4 PECVD stœchiométrique déposé à différentes compositions du gaz porteur ($\text{Ar}/\text{N}_2=0-1$, $P=300\text{W}$, $T=700^\circ\text{C}$) ; d est l'épaisseur de la couche [76]

Passons aux couches d'oxyde SiO_2 . Les liaisons qu'on peut identifier dans cette couche sont résumées dans le *tableau 4.3*. Les liaisons Si-O sont généralement données entre $900-1100\text{cm}^{-1}$ pour les modes d'élongation et à 450cm^{-1} pour le mode de rotation [77]. La liaison SiO-H est identifiable pour la couche d'oxyde à environ 3600cm^{-1} .

Liaison chimique	Mode de vibration	Nombre d'onde (cm^{-1})
Si-O	Rotation	446-449
Si-O	Déformation	783-826
Si-H	Déformation	884
Si-O	Elongation 1	1026-1055
Si-O	Elongation 2	1163-1179
Si-H	Elongation	2258-2265
N-H---N	Elongation	3347-3398
N-H	Elongation	3390-3400
H-O-H	Elongation	3492-3542
SiO-H	Elongation	3586-3623

Tableau 4.3 : Nombres d'ondes et modes de vibration des liaisons présentes dans le SiO_2 [72]

Suivant le débit des gaz porteurs (SiH_4 , $\text{N}_2\text{O}/\text{NH}_3$) pendant le dépôt des couches minces, certaines liaisons peuvent apparaître ou pas. Par exemple en diminuant le flux de N_2O nous pouvons réduire l'intensité des pics à des nombres d'ondes élevés dans le SiO_2 , notamment les liaisons SiO-H à $3586-3623\text{cm}^{-1}$ et N-H à $3390-3400\text{cm}^{-1}$ en élongation. La différence entre les deux couches est que la couche de SiN_x ne contient en elle-même aucune liaison Si-O ou SiO-H et de même le SiO_2 ne contient pas de liaison Si-N. Il n'est pas exclu que pour des raisons de pollution, l'azote soit présent dans le SiO_2 et renforce les liaisons Si-N. De même l'oxygène s'infiltré lors du dépôt de SiN_x ce qui donne les petits pics de Si-O.

Dans la littérature, nous avons également trouvé des travaux de Luna-Lopez et al. [78] portant sur des couches de SiO_2 riche en oxyde, déposées avec un ratio des réactifs ($[\text{N}_2\text{O}/\text{SiH}_4]$ $R_0=10$). Les spectres infrarouges de cette couche dans différentes conditions sont reportés à la *figure 4.2*. Les couches ont été déposées à 1000°C à faible pression et avec/sans recuit (TT= temps de traitement de recuit) sous azote (N_2). Sur les spectres, nous remarquons qu'avec un recuit sous azote, un pic de Si-N est identifié vers 2300cm^{-1} . Par contre, lorsqu'il n'y a pas de recuit, seuls les trois pics de Si-O

(rotation, déformation et élongation) sont observés respectivement à 458cm^{-1} , 812cm^{-1} et 1084cm^{-1} . Les couches déposées sont d'environ 660nm sur un substrat en silicium et les analyses FTIR sont effectuées en mode réflexion (conditions expérimentales similaires aux nôtres).

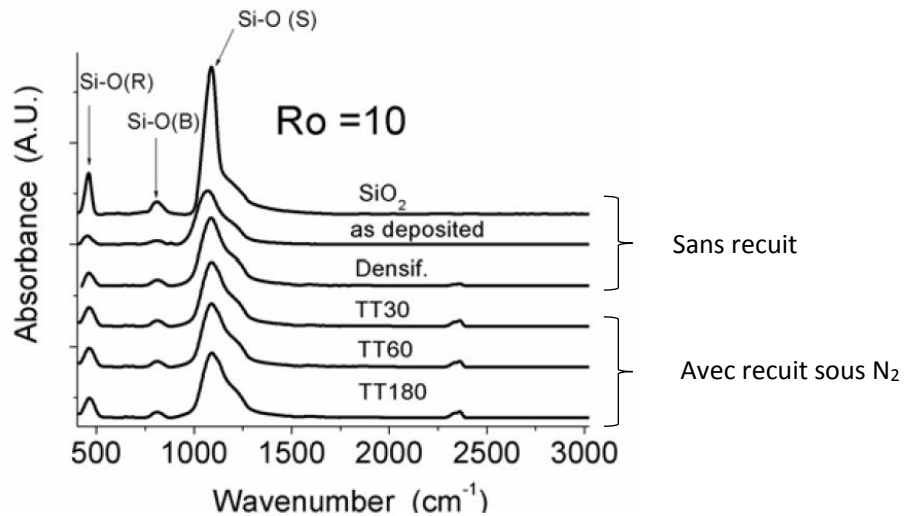


Figure 4.2 : Spectres infrarouges du SiO_2 CVD riche en oxygène déposé dans différentes conditions TT (temps de traitement) Modes de vibration : (R)Rotation ; (B) Déformation ; (S) Elongation [78]

Des travaux menés par Gupta [79] portant sur la décomposition du H_2O et du D_2O sur la surface d'un substrat de silicium amorphe ont permis d'identifier les nombres d'onde liés aux liaisons Si-D et Si-OD. Par analyse FTIR en mode transmission, l'auteur [79] a montré la présence de ces liaisons respectivement à 1518cm^{-1} et 2713cm^{-1} .

4.1.3.2. Quelques études par IR du vieillissement

Le vieillissement des couches minces de SiN_x en condition de chaleur humide induit des changements dans leur composition chimique en fonction du temps. Dans certains travaux de la littérature, les auteurs se sont focalisés sur ce type de vieillissement en suivant l'évolution de la nature des liaisons chimiques sur leur surface en fonction des conditions et du temps par mesure FTIR (IRTF *Spectroscopie Infrarouge à Transformée de Fourier*). Lin et al. [73] ont étudié la résistance à l'humidité de différentes couches de SiN_x déposées par PECVD en variant les ratios des réactifs (SiN_4 et NH_3) pour montrer l'évolution des liaisons au cours du vieillissement (*figure 4.3*).

Comme présenté dans la sous-section 1.6.2, il est possible de contrôler la stœchiométrie Si/N du film amorphe de SiN_x en variant le ratio des gaz réactifs SiN_4/NH_3 que ce soit avec un procédé haute ou basse fréquence. Naturellement, les couches minces de SiN_x amorphes déposées sur un substrat GaAs sont majoritairement constituées de liaisons : N-H, Si-H, Si-O, Si-N, Si-Si [80].

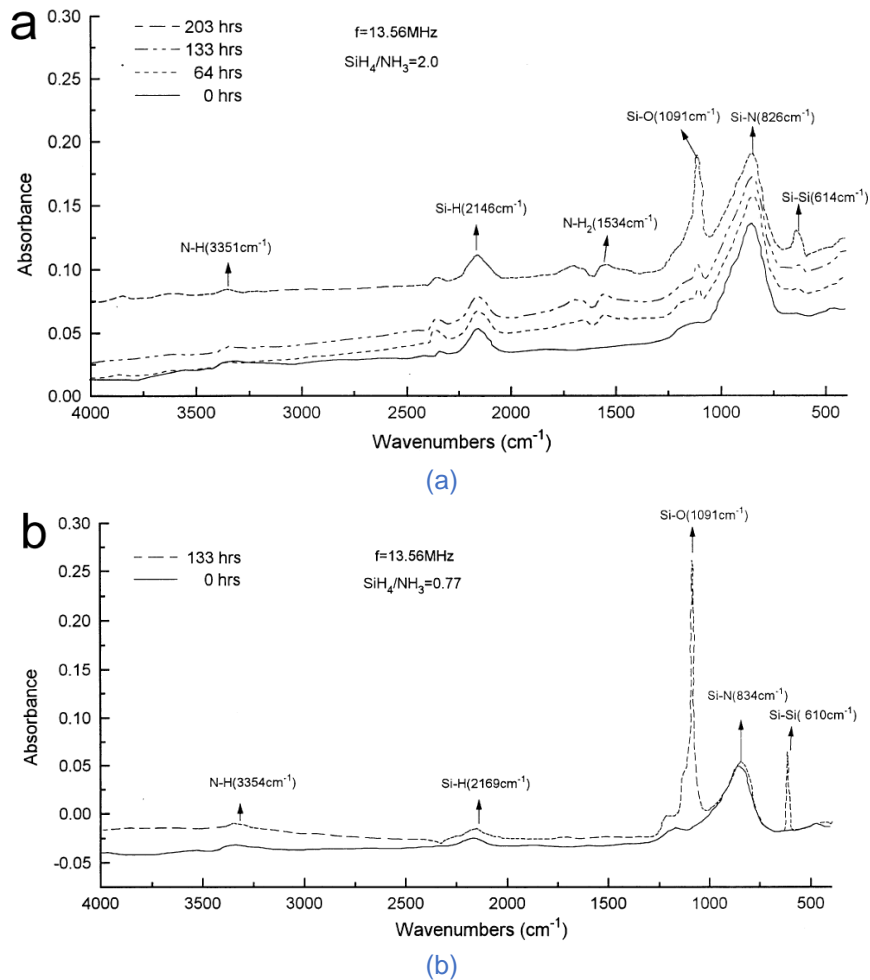


Figure 4.3 : Variation du spectre d'absorption infrarouge de la surface des couches minces de SiN_x PECVD sur Si à plusieurs temps de vieillissement THB (0 à 203h) déposées à deux ratios de réactifs différents (a) $\text{SiH}_4/\text{NH}_3=2$ et (b) $\text{SiH}_4/\text{NH}_3=0,77$. [73]

Lin et al. [73] se sont inspirés de cette variabilité process pour comparer la résistance à l'humidité de deux films différents : l'un déposé avec un ratio SiN_4/NH_3 de 2 et l'autre avec un ratio de 0,77. Il ressort de ces travaux qu'avec les deux types de films, nous détectons après vieillissement (déjà après 133h de THB 85/85) d'une part des pics de N-H_2 qui apparaissent légèrement et d'autre part les pics de Si-O et Si-Si qui s'amplifient. Cela montre que les éléments O ou OH^- se sont greffés sur des atomes de Si ou N. Ils en ont conclu que les couches déposées à basse fréquence (LF) avec un ratio Si/N avoisinant 0,65~0,67, forment une meilleure barrière contre l'humidité que celui en HF.

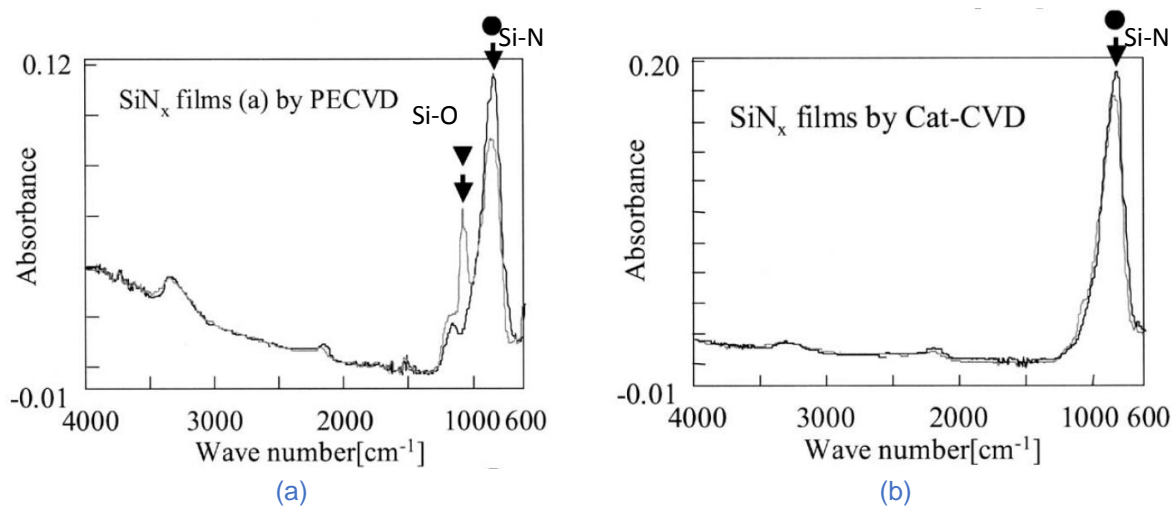


Figure 4.4 : Variation du spectre d'absorption infrarouge de la surface des couches minces de SiNx à avant et après test de PCT (96h) déposées par (a)PECVD et (b)Cat-CVD [49]
 Les indices circulaires et triangulaires correspondent respectivement aux liaisons Si-N et au Si-O

Masuda et al.[49] ont montré que les couches de SiNx déposées par PECVD ont une faible résistance à l'humidité comparativement aux couches déposées par Cat-CVD [81]. Les auteurs ont fait subir aux couches de SiNx un vieillissement très agressif PCT (Pressure Cooker Test) à 121°C, 2bars et 100% HR. L'épaisseur des films est entre 50 et 80nm. La résistance à l'humidité a été déduite en comparant les spectres infrarouges avant et après vieillissement. D'une part, la *figure 4.4a* montre une augmentation d'intensité de pic du Si-O et une perte d'intensité du Si-N après vieillissement. Cette modification est due à l'oxydation par la pénétration de l'humidité dans la couche de SiNx. D'autre part, nous identifions qu'une légère perte d'intensité du pic Si-N sur la *figure 4.4b* pour le Cat-CVD. Cette différence entre les résultats de vieillissement des deux couches s'explique par la concentration en hydrogène qui est beaucoup plus faible dans les couches déposées par Cat-CVD [45].

4.2.1. Objectif de l'étude

L'étude a pour objectif d'identifier les mécanismes physiques conduisant à la perte de performance des couches de nitrure de silicium SiN_x PECVD et de suivre la cinétique de vieillissement des couches de passivation. Pour y arriver nous avons utilisé de « l'eau lourde » pour créer l'humidité dans la chambre environnementale utilisée pour ces essais de chaleur humide. Les détails sur cette mini-étuve se trouvent en annexe A1.

La démarche expérimentale consiste à faire l'analyse chimique de surface des composants à différents temps de vieillissement (0, 250, 500 et 1000h) pour reconstruire la cinétique de diffusion.

4.2.1.1. Le « D₂O »

L'eau lourde ou encore « l'oxyde de deutérium » de formule chimique D₂O est constituée des éléments chimiques ordinaires de l'eau H₂O, mais ses atomes d'hydrogène sont remplacés par l'isotope de masse atomique 2, le deutérium. Son intérêt dans cette expérience réside dans le fait qu'il peut être suivi à travers certaines caractérisations fines comme le ToF-SIMS (Time of Flight Secondary Ion Mass Spectrometry) et le FTIR (Fourier Transform InfraRed Spectroscopy). En effet la couche de SiN_x PECVD contient en elle-même de l'hydrogène et il serait très difficile de distinguer l'hydrogène du SiN_x et celui de l'H₂O sur un vieillissement de l'ordre de 1000h. Mais en partant d'un isotope, il est possible d'identifier à partir de quand et dans quelles conditions la couche est atteinte et jusqu'à quelle profondeur.

4.2.1.2. Le plan de test

Pour cette campagne, nous avons testé les deux filières de MMIC mises à disposition pour ces travaux, au total 19 MMIC dont 10 pour le fondeur A et 9 pour le fondeur B. Les échantillons sont disposés de façon à ce qu'à 1000h, nous ayons à disposition l'ensemble des VT sortis de la chambre climatique. Le tableau 4.4 ci-après nous donne les conditions de vieillissement et le nombre de véhicules de test par lot.

Campagne	Véhicule de test	Nombre de VT		Durée des tests	Conditions de Stockage
		Fondeur A	Fondeur B		
THB-D ₂ O	Témoin	3 AZ	2 BZ	0h	En boîtiers fermés
	LOT 1	2 AZ	2 BZ	250h	40°C/85%HR
	LOT 2	2 AZ	2 BZ	500h	
	LOT 3	3 AZ	3BZ	1000h	
Total		10	9		

Tableau 4.4 : Tableau récapitulatif des conditions de vieillissement (pas de polarisation)

La méthodologie adoptée consiste à mettre les échantillons du LOT 3 dans la chambre environnementale au début de la file de test à 0h, ensuite après 500h nous avons ajouté le LOT 2 et enfin après 750h les échantillons du LOT 1 les ont rejoints pour atteindre les temps mentionnés dans le tableau 4.4 tout en sortant tous les VT à une même date. Le plan de test est résumé sur la figure 4.5.

Le vieillissement a été effectué à 40°C/85%HR à cause de la limitation en température de la chambre environnementale utilisée, un équipement de laboratoire de petite taille. Du fait de la

spécificité de l'eau lourde utilisée et de la quantité à disposition, nous avons préféré cette chambre à la grande étuve habituelle.

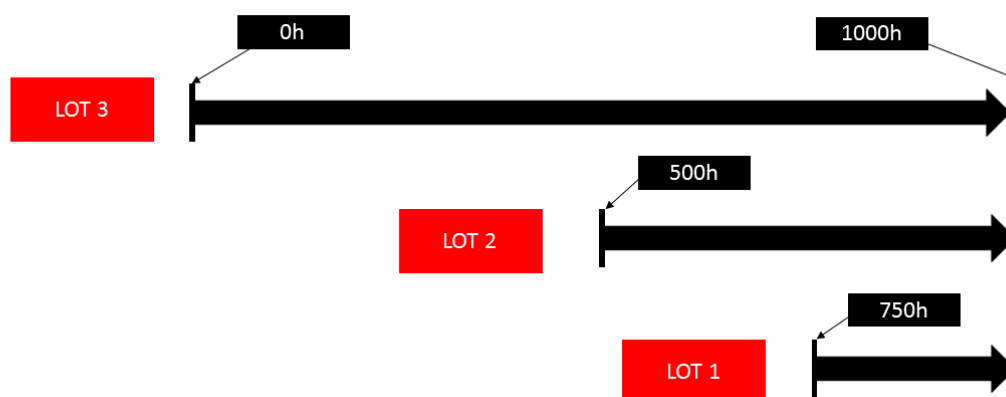


Figure 4.5 : Plan de test pour la campagne THB-D₂O

4.2.1.3. Le véhicule de test

Pour cette campagne, les véhicules de test utilisés sont constitués d'un MMIC reporté sur un PCB par collage. Nous n'avons pas effectué des microsoudures car les MMIC ne seront ni monitorés, ni stressés électriquement. Chacun des VT est positionné à la verticale dans la chambre environnementale pour éviter la stagnation d'eau de condensation à la surface du composant. Pour rappel, les couches superficielles des deux technologies sont différentes : SiN_x/SiO₂/SiN_x sur le substrat GaAs pour le fondeur A et SiN_x/SiN_x sur GaAs pour le fondeur B.

Parmi les détails dans les fiches produits des deux fondeurs, il est mentionné que toutes les couches de SiN_x sont déposées par PECVD, procédé connu pour donner des couches fortement hydrogénées [82] et rarement stœchiométriques.

4.2.1.4. Zones d'analyse sur les composants

Sur les composants des deux technologies, le choix des positions des zones d'analyse a été effectué en fonction de l'empilement à cet endroit précis et en fonction de la surface disponible. Nous avons ciblé les zones libres qui sont éloignées du design du circuit. Nous considérons donc sur le substrat GaAs l'empilement SiN_x/SiO₂/SiN_x et SiN_x/SiN_x respectivement pour le fondeur A et le fondeur B, en excluant les métaux des électrodes ou des capacités.

Sur la *figure 4.6*, nous identifions trois zones d'analyse pour les trois techniques de caractérisation utilisées : FTIR, XPS et ToF-SIMS. Pour tous les échantillons analysés au FTIR, la surface d'acquisition est un carré de 100x100µm. Avec l'XPS, nous avons choisi une surface d'analyse de 225x450µm pour le fondeur A et 125x250µm pour le fondeur B. En ToF-SIMS, les zones d'analyse sont de 100x100µm avec une zone d'érosion beaucoup plus large 300x300µm.

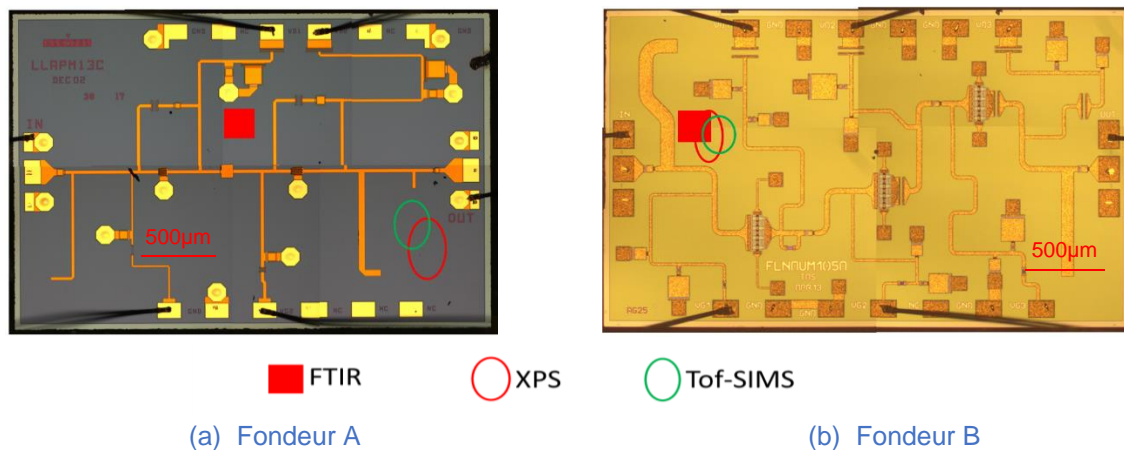


Figure 4.6 : Position des zones d'analyse par technologie et par type d'analyse

4.2.2. Résultats du vieillissement à l'eau lourde

L'étude du comportement de la couche de nitrure de silicium en chaleur humide exige une méthodologie précise qui est décrite dans la section 4.2.1.2 afin que les composants puissent être analysés dans les mêmes conditions à chaque caractérisation.

Pour chacune des technologies, nous avons optimisé la méthodologie afin d'avoir au moins un échantillon pour chaque technique de caractérisation en réalisant les caractérisations destructives (ToF-SIMS et XPS avec érosion) après les non-destructives (FTIR). Les conditions d'analyse sont annexées au document (A3).

4.2.2.1. Variation des spectres infrarouges du SiNx au cours du vieillissement

Sur les composants de cette étude, nous avons effectué des caractérisations en mode ATR sans contact. Les détails de la technique sont en annexe A3. Du fait de la faible épaisseur de la passivation proprement dite et de la nature des empilements des couches analysées, il peut y avoir d'autres liaisons chimiques qui peuvent être identifiées à part celles de la couche de passivation. C'est le cas du fondeur A avec une couche mince d'oxyde (SiO_2 de 800nm) qui se trouve entre les deux couches de SiNx. Chacune de ces couches apporte sa contribution pour donner le spectre global.

Les spectres des puces des deux fondeurs peuvent être comparés entre eux car les films ont à peu près la même épaisseur, et sont caractérisés dans les mêmes conditions avec une intensité du rayon transmis du même ordre de grandeur. Sur les spectres infrarouges représentés, nous avons soustrait les spectres de l' H_2O (intervalle 1500 à 1700 cm^{-1}) et du CO_2 (intervalle 2500-3000 cm^{-1}) mais il n'est pas exclu qu'il reste des contributions parasites. Nous comparerons les spectres obtenus sur nos couches, *figure 4.7 à 4.11* à ceux des *figures 4.1 et 4.2* qui représentent les spectres de référence respectivement pour les couches minces de SiNx et SiO_2 fortement stœchiométriques.

4.2.2.1.1. Chez le fondeur A

La *figure 4.7* représente le spectre d'absorption infrarouge de la surface d'une puce neuve du fondeur A à la position indiquée sur la *figure 4.6*. Du fait de l'empilement SiNx (150nm) / SiO_2 (800nm) / SiNx (150nm), nous pouvons noter des pics N-H, N-H₂, Si-H, Si-N, et Si-O. La présence de l'élément hydrogène dans le spectre du SiNx s'explique par la nature de la couche de passivation en nitrure de silicium PECVD qui est très bien connue pour son fort taux d'hydrogène [47].

Sur le spectre de la *figure 4.7*, nous avons identifié plusieurs liaisons : premièrement un pic Si-OH à 3660 cm^{-1} dans son mode d'élongation, ensuite le doublet à 2144 cm^{-1} et 2234 cm^{-1} correspond à

la liaison Si-H présente respectivement dans les couches de SiNx (voisinage N₂Si) et SiO₂ en mode d'élongation selon Aydinli [72]. D'autres liaisons telles Si-O (symétrique et asymétrique), Si-N et N-H₂ se retrouvent respectivement à 1200cm⁻¹, 962cm⁻¹, 815cm⁻¹ et 1550cm⁻¹. Nous avons aussi identifié le pic N-H à 3359cm⁻¹ dans son mode d'élongation. Par contre le pic à 1166cm⁻¹ doit être attribué simultanément à N-H (déformation) et Si-O (élongation 2), d'autant plus que la couche de SiO₂ est plus épaisse que le SiNx.

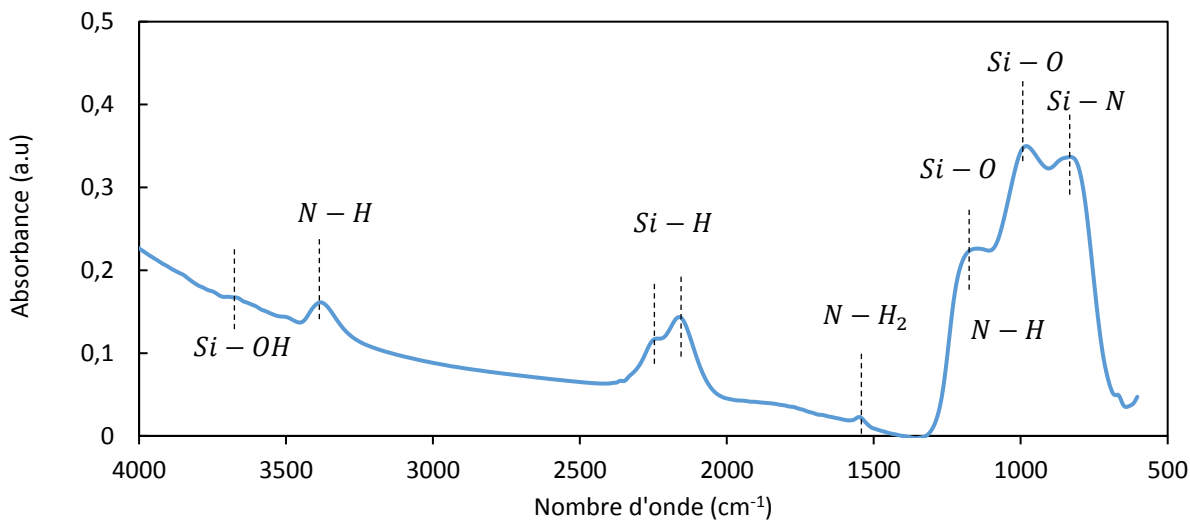


Figure 4.7 : Spectre complet d'absorbance de surface de MMIC non vieilli du fondeur A

La figure 4.8 résume les spectres infrarouges complets à différents temps de vieillissement THB40/85 (0, 250, 500 et 1000h) pour les puces du fondeur A. Nous notons une grande proximité entre les spectres à différents temps de vieillissement.

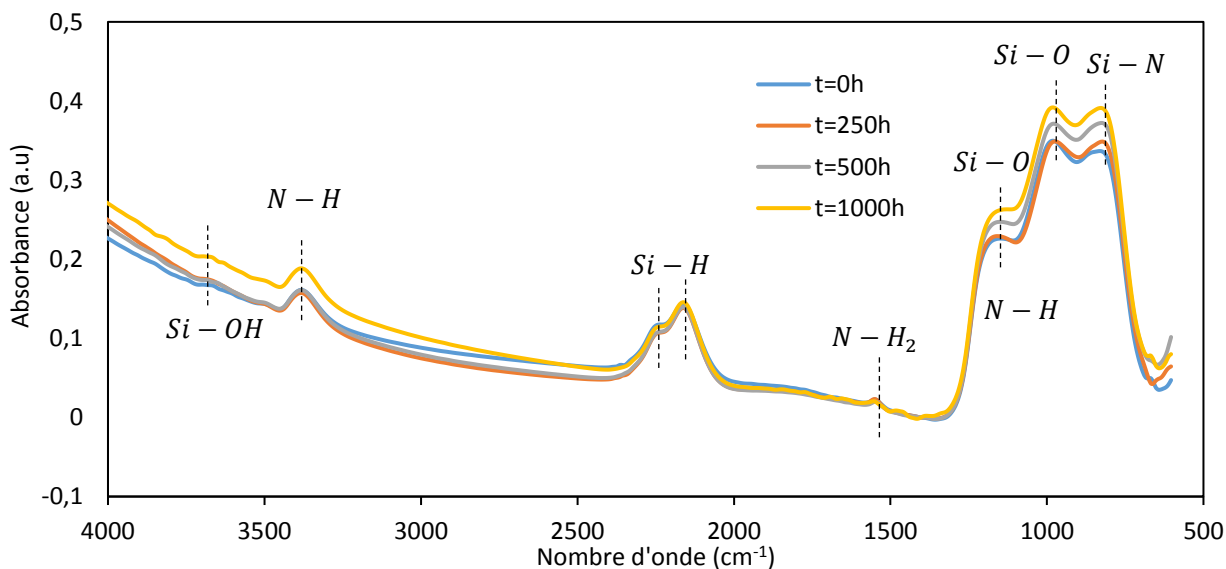


Figure 4.8 : Spectres complets d'absorbance des MMIC du fondeur A vieillis sur 1000h de THB-D₂O

Sur la figure 4.9 nous représentons de façon plus détaillée les variations de spectres entre 700 et 1100cm⁻¹ pour différents temps de vieillissement. Elle montre précisément les très faibles variations au niveau des deux pics de liaison Si-O en élongation (1166cm⁻¹ et 962cm⁻¹) et Si-N en élongation (815cm⁻¹).

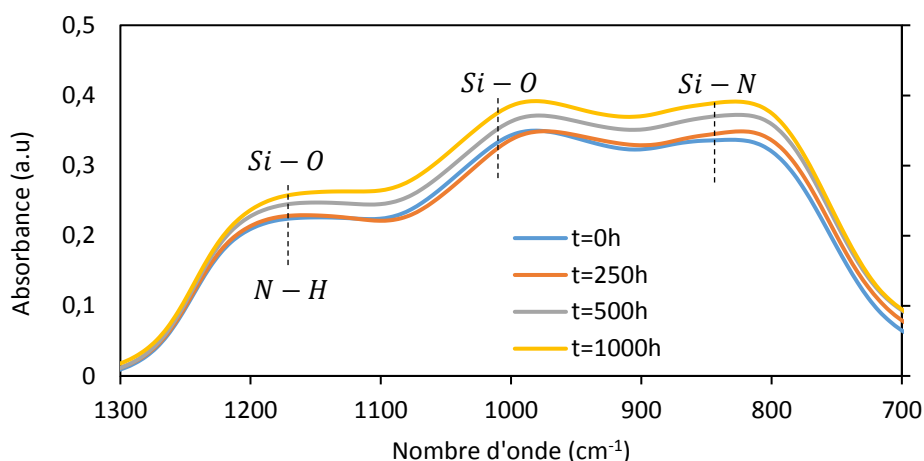


Figure 4.9 : Spectre infrarouge pour les pics entre 700 et 1300cm⁻¹

La figure 4.10 nous montre les pics situés entre 1400 et 1700cm⁻¹. Nous identifions principalement le pic N-H₂ à 1550cm⁻¹ (déformation). Lin et al. [73] ont supposé dans leurs travaux portant sur le vieillissement en THB85/85 des couches minces de SiNx que l'évolution de l'intensité du pic N-H₂ est liée à une réaction entre les molécules d'eau et les liaisons N-H pour former les liaisons N-H₂ (Eq. 4.1) [73] :



Dans notre cas, nous faisons le constat que à t=0h (puce neuve), nous avons déjà ce pic N-H₂ ce qui pourrait expliquer l'absence de réaction et d'évolution. De fait, notre couche de passivation est très hydrogénée d'origine.

Toujours dans cet intervalle de nombre d'onde (figure 4.10), nous observons à 1000h une évolution de la forme de pic N-H₂, en particulier un épaulement vers 1520cm⁻¹. Une hypothèse serait la formation en petite quantité de liaisons Si-D par réaction de D₂O sur SiNx [79]. Cependant sur les spectres de tous les temps de vieillissement et en particulier à 1000h, il semble rester des contributions provenant probablement du CO₂ et/ou H₂O (1450-1500cm⁻¹, 1650-1700cm⁻¹) qui pourraient aussi expliquer cet épaulement. Nous ne pouvons donc pas conclure.

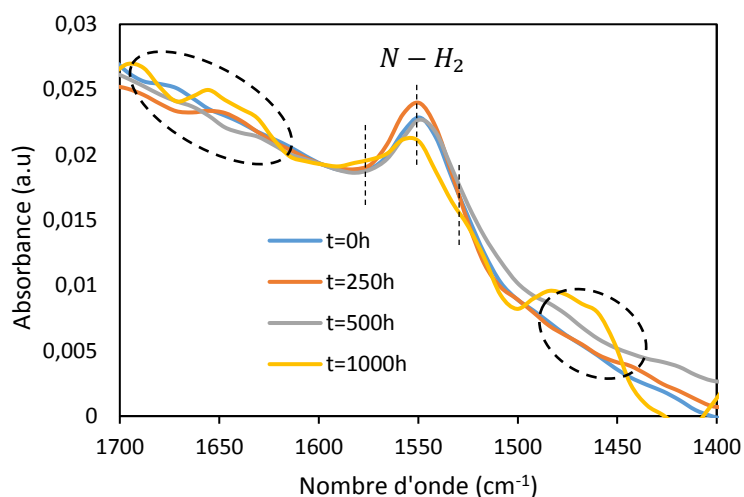


Figure 4.10 : Spectre infrarouge pour les pics entre 1700 et 1400cm⁻¹

Pour cette technologie A, nous n'avons identifié aucune évolution importante clairement liée à l'exposition à l'humidité sauf peut-être une légère augmentation des pic Si-O des deux fondeurs qui serait due à l'oxydation de la couche de SiNx.

4.2.2.1.2. Chez le fondeur B

Sur la *figure 4.11*, nous représentons le spectre infrarouge d'un MMIC neuf du fondeur B. Les principaux pics apparaissant sur le spectre ont été déjà assignés précédemment et résumés dans le tableau 4.2.

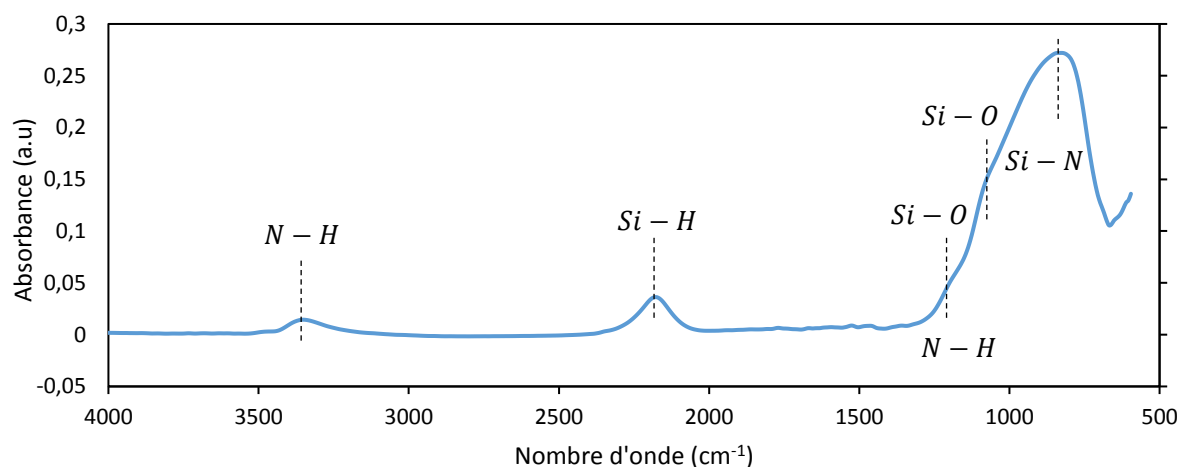


Figure 4.11 : Spectre complet d'absorbance de surface de MMIC non vieilli du fondeur B

Pour cette technologie B, nous avons identifié sur la *figure 4.11* quatre liaisons : Si-O, Si-N, Si-H et N-H. Nous déduisons la présence de Si-O des épaulements à 1050cm^{-1} et 1215cm^{-1} correspondant respectivement aux vibrations symétrique et asymétrique de la liaison Si-O. La présence de cette liaison dans un empilement SiNx/SiNx sur le substrat GaAs s'explique par l'oxydation des interfaces SiNx/SiNx et SiNx/GaAs que nous retrouverons en XPS (*figure 4.15*). Le pic de N-H est identifié à environ 3350cm^{-1} dans son mode d'élongation ; cette liaison peut aussi participer au pic vers $1160\text{-}1180\text{cm}^{-1}$. Les autres liaisons sont Si-H (N_2Si) à 2136cm^{-1} et Si-H(N_3), très faible vers 2250cm^{-1} , ainsi que Si-N à 790cm^{-1} (élongation).

Une nette différence entre les couches des deux fondeurs apparaît : les intensités des pics N-H et Si-H sont beaucoup plus faibles chez le fondeur B. Nous n'avons pas non plus identifié des liaisons N-H₂ et SiO-H (tableau 4.3). Cette remarque nous permet d'affirmer sur base des discussions de la partie 1.6 que les couches de SiNx du fondeur A contiennent beaucoup plus d'hydrogène que celles du fondeur B. Comme pour le cas du fondeur A, nous avons une difficulté pour différencier les pics de Si-O et N-H à la même longueur d'onde vers 1170cm^{-1} .

Sur la *figure 4.12*, nous avons représenté l'évolution des spectres infrarouges des MMIC du fondeur B en fonction du temps de vieillissement (0, 250, 500, 1000h).

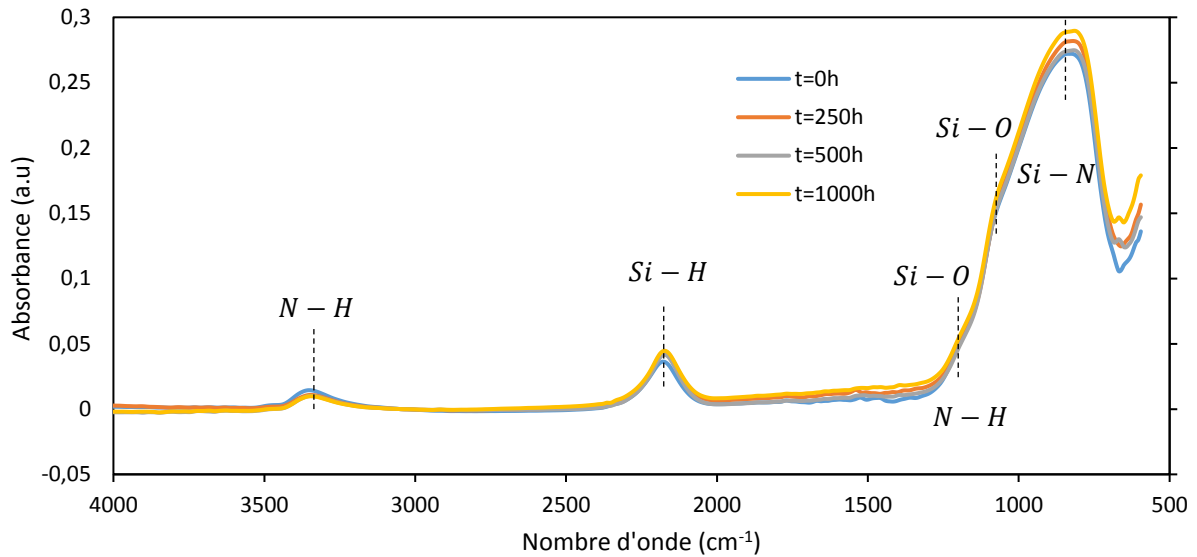


Figure 4.12 : Spectres complets d'absorbance des MMIC du fondeur B vieillis sur 1000h de THB-D₂O

Après 1000h de vieillissement (THB 40°C/85%HR) les tendances des courbes superposées nous montrent que les pics (Si-O, Si-N, Si-H et N-H) sont toujours présents. Pour les pics des liaisons Si-N et Si-O/N-H, nous affichons en détails sur la *figure 4.13* leur évolution au cours du vieillissement. Nous remarquons que les trois composantes du pic sont toujours présentes et n'y a tout simplement pas d'évolution observable au cours du vieillissement.

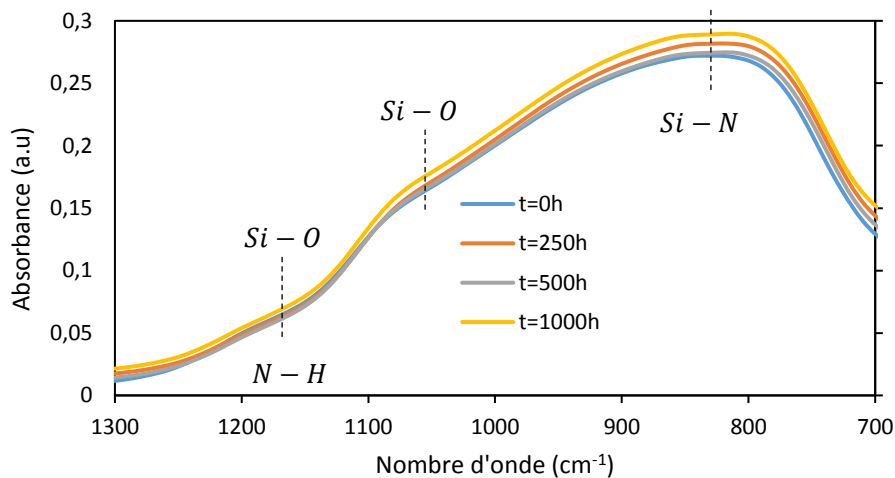


Figure 4.13 : Spectre infrarouge pour les pics entre 700 et 1300cm⁻¹

Pour cette technologie, entre 1400cm⁻¹ et 1700cm⁻¹ nous observons beaucoup de contributions liées au H₂O ce qui rend inexploitable les évolutions dans cet intervalle.

De l'ensemble des analyses FTIR, nous tirons les conclusions suivantes :

- les principaux pics détectés correspondent aux liaisons Si-O, Si-N, Si-H, N-H et N-H₂. Tous les pics hydrogénés sont plus faibles en technologie B qu'en technologie A, ce qui suggère une moindre hydrogénation de ces couches, en vertu des conditions de dépôt qui nous restent inconnues. Ce fait sera confirmé par les analyses ToF-SIMS et peut certainement être relié aux performances en vieillissement.

- dans les conditions de vieillissement utilisées, nous n'avons pas pu identifier de pics aux alentours de 1518cm⁻¹ et 2713cm⁻¹ qui auraient pu correspondre respectivement aux liaisons Si-D et Si-OD. Visiblement le deutérium présent dans l'eau lourde (eau de chaleur humide) n'a pas pu entrer suffisamment en profondeur après 1000h de vieillissement à 40°C et 85%HR. D'ailleurs, Gupta signale qu'il n'est pas évident à ces atomes « lourds » d'entrer en réaction avec d'autres liaisons en

dehors des cas de dépôt chimique par réaction où les conditions sont plus favorables (haute température) [79].

- plus généralement, nous n'avons identifié aucune variation d'intensité de pics significative dans l'épaisseur analysée, tout laisse penser que dans ces conditions trop douces (40°C), la couche n'a pas subi de transformation détectable en FTIR.

4.2.2.2. Analyses XPS de la composition chimique du SiNx

Dans cette section, nous présentons les résultats des caractérisations par XPS permettant de comparer les évolutions de compositions des couches superficielles au cours du vieillissement. Cette technique d'analyse ne détecte pas l'élément hydrogène mais nous donnera les évolutions des principaux éléments tels l'azote N, l'oxygène O, le silicium Si et le carbone C au cours du vieillissement.

Les caractérisations XPS ont été effectuées pour les deux technologies A et B. De l'ensemble des résultats, nous extrayons d'une part des expériences d'érosion complète de puces non vieilles, jusqu'au GaAs, qui montrent les différentes couches et l'état de leurs interfaces. D'autre part, suite au faible impact du vieillissement vu en FTIR, nous focalisons l'étude sur les premiers nanomètres d'érosion (<25nm) pour les puces vieilles. Ce deuxième type de résultat ne sera présenté que pour le fondeur B. L'XPS pourra nous indiquer si l'absence de vieillissement déduite du FTIR est l'effet de la grande épaisseur mesurée ou si elle est vérifiée à toute échelle. La vitesse d'érosion est d'environ de 0,5nm/s et la profondeur érodée se calcule en multipliant le temps d'érosion par la vitesse.

4.2.2.2.1. Chez le fondeur A

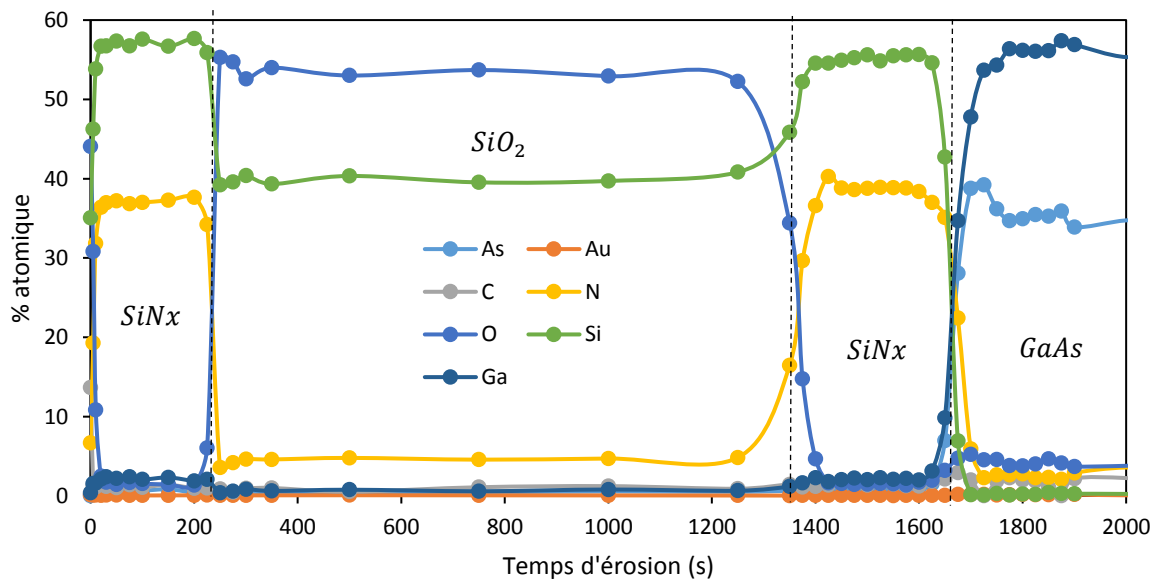


Figure 4.14 : Variation des pourcentages atomiques des différents éléments présents à la surface d'un MMIC neuf du fondeur A

Sur la *figure 4.14*, nous représentons les variations des pourcentages atomiques des différents éléments dans la zone d'analyse (*figure 4.6*) sur une puce neuve du fondeur A : silicium (Si), azote (N), oxygène (O), arsénic (As), gallium (Ga), or (Au) et carbone (C). Nous distinguons sur le graphe les trois couches SiNx/SiO₂/SiNx et le substrat GaAs. Cela correspond exactement aux spécifications du fondeur. Les ratios de Si/N $\approx 1,5$ (SiN_{0.65}) ou Si/O $\approx 0,75$ (SiO_{1.33}) sont en accord avec ce que la bibliographie nous montre pour ce type dépôt par PECVD [83] [84].

4.2.2.2. Chez le fondeur B

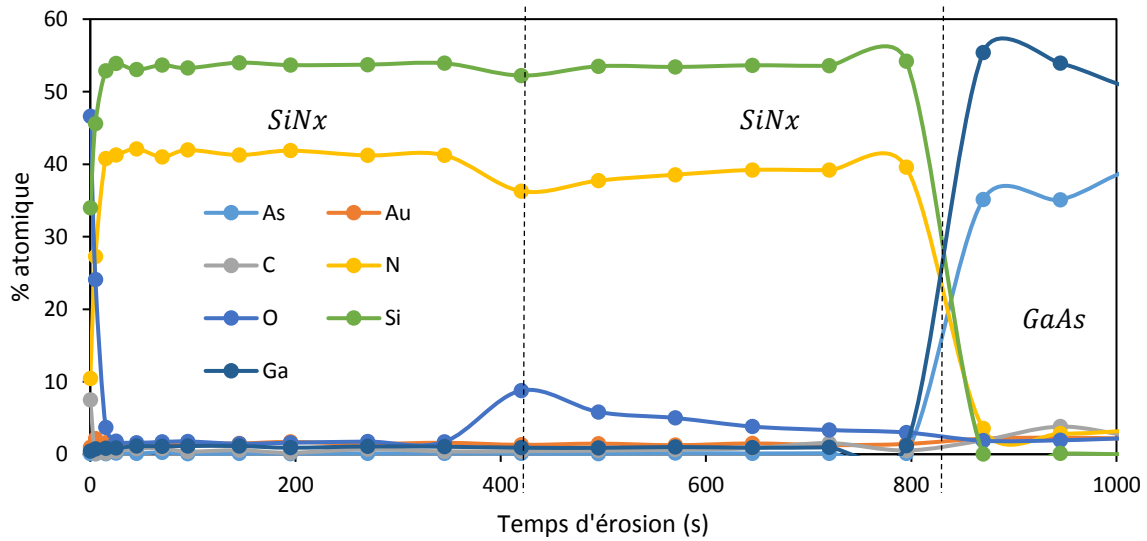


Figure 4.15 : Variation des pourcentages atomiques des différents éléments présents à la surface d'un MMIC neuf du fondeur B

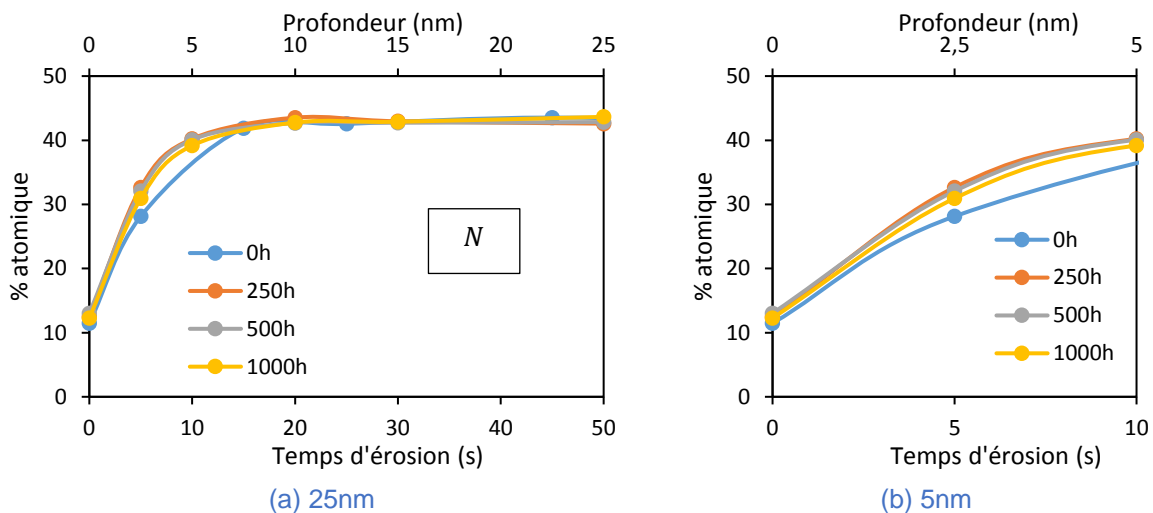


Figure 4.16 : Variation du pourcentage atomique de l'élément azote sur 1000h de THB40/85 sur 25nm et 5nm (fondeur B)

Sur la *figure 4.15*, nous représentons les variations des pourcentages atomiques des différents éléments susceptibles d'être détectés dans la zone d'analyse sur un MMIC neuf du fondeur B. Nous distinguons sur le graphe les deux couches de SiNx et le substrat GaAs. Nous pouvons remarquer un pic d'oxygène à l'interface entre les deux couches de SiNx. Cela suggère qu'entre les deux dépôts, il y a eu repassage à l'air ou introduction d'oxygène qui a oxydé la surface du premier dépôt SiNx. De ce fait, nous nous posons la question de la cohésion entre les deux dépôts et de la fragilité éventuellement induite par cette interface.

Sur les deux graphes (*figures 4.16* et *4.17*), nous représentons les variations de pourcentage atomique pour les éléments azote et oxygène dans les premiers nanomètres. Nous remarquons que les pourcentages atomiques évoluent peu au cours du vieillissement. Si l'on regarde dans le détail, la faible évolution ne paraît pas monotone en fonction du temps. Mais si nous enlevons le graphe de $t=0h$ sur la *figure 4.17b* (puce d'un lot différent), nous observons une évolution cohérente de la

composition de l'extrême surface (5-10 nm), avec une très légère montée de l'oxygène et une baisse concomitante de l'azote, ce qui correspond à la logique d'une légère oxydation, très superficielle, des couches de SiNx PECVD en présence d'humidité [49].

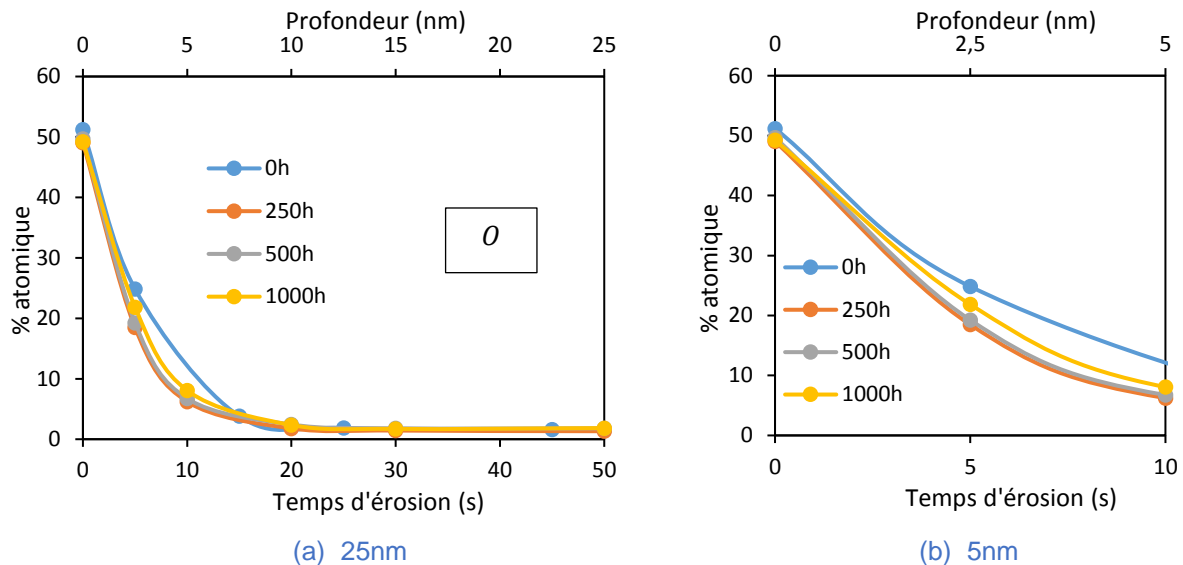


Figure 4.17 : Variation du pourcentage atomique de l'élément oxygène sur 1000h de THB40/85 sur 25nm et 5nm (fondeur B)

Afin d'étudier plus finement une évolution de la composition chimique avec le temps de vieillissement, nous présenterons dans la partie qui suit les résultats d'une technique beaucoup plus sensible, devant aussi permettre de détecter les liaisons d'hydrogène de deutérium.

4.2.2.3. Evolution des spectres de masses d'ions secondaires dans la couche de SiNx

L'impact attendu de l'environnement de vieillissement est une augmentation des liaisons liées à l'hydrogène H, à l'oxygène O et au deutérium D. L'XPS a suggéré une oxydation superficielle mais ne peut rien dire sur l'introduction d'hydrogène. Nous espérons répondre à cette question par ToF-SIMS, en détectant puis comparant les évolutions des ions de différentes masses au cours des quatre temps de vieillissement.

Les ions détectables par ToF-SIMS sont composés des éléments chimiques présents, de masse atomique respective : silicium (28), oxygène (16), azote (14), hydrogène (1) et deutérium (2). En toute rigueur, les éléments cités disposent d'isotopes (même nombre de protons et d'électrons mais différents nombres de neutrons) dont les principaux sont :

- pour le silicium Si : ^{28}Si (92,22%), ^{29}Si (4,68%), ^{30}Si (3,09%) et le ^{32}Si (traces),
- pour l'azote N : ^{14}N (99,63%) et le ^{15}N (0,36%),
- pour l'oxygène O : ^{16}O (99,75%), ^{17}O (0,038%) et ^{18}O (0,2%).

La prise en compte des isotopes de chaque élément multiplie les pics possibles mais dans notre cas, nous n'allons pas tenir compte de cette rigueur-là.

Compte tenu de la résolution en masse de l'appareil dans les conditions d'analyse (érosion), il est impossible de distinguer le H_2^- de D_2^- , et de même pour leurs combinaisons : NH_2^- et ND_2^- , SiH_2O^- et SiOD^- , SiH_2^- et SiD_2^- qui ont respectivement des masses de 16, 46 et 30uma.

Lors des analyses, seuls les ions de masse 1 (H^-), 2 (H_2^- ou D_2^-), 16 (O^-), 17 (OH^-), 28 (Si^-), 30 (SiH_2^- ou $^{30}\text{Si}^-$ ou SiD_2^-), 42 (SiN^-), 46 (SiH_2O^- ou $^{30}\text{SiO}^-$ ou SiOD^-) 58 (SiNO^-) ont pu être détectés.

Nous allons comparer les variations d'intensité relative I_i des ions négatifs secondaires (par exemple SiN^- , SiNO^- et H^-) pour les différents temps de vieillissement en faisant un ratio entre le

nombre d'ions de masse « i » n_i sur la somme des intensités des ions secondaires (soit le nombre total d'ions réémis) (Eq. 4.2).

$$I_i = \frac{n_i}{\sum_k n_k} \times 100 \quad (\text{Eq. 4.2})$$

Pour aller plus loin dans l'analyse, nous allons comparer quelques rapports d'intensité $r_{i/j}$ entre un ion de masse « i » par rapport à un autre ion de masse « j » (Eq. 4.3). L'ion de masse « j » doit être un ion de référence représentatif qui ne serait pas lourdement impacté par le vieillissement.

$$r_{i/j} = \frac{n_i}{n_j} \quad (\text{Eq. 4.3})$$

4.2.2.3.1. Chez le fondeur A

La surface libre du fondeur A est composée d'un empilement SiNx/SiO₂/SiNx/GaAs avec des épaisseurs respectives de 150nm, 800nm, 150nm et 100µm pour le substrat. Les zones analysées en ToF-SIMS sont indiquées sur la *figure 4.6*. Lors de l'érosion ionique nous avons érodé les couches superficielles jusqu'à attaquer la surface du substrat à environ 3300s.

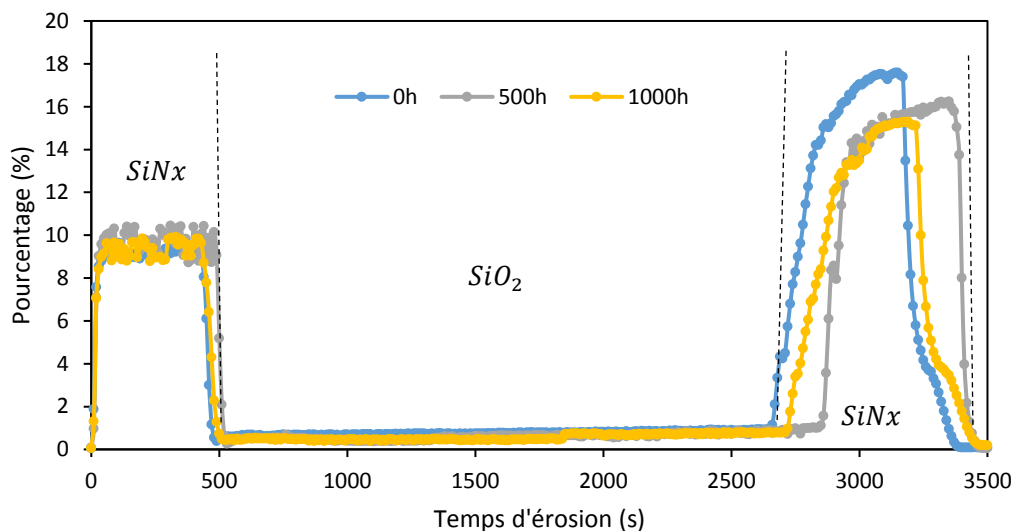


Figure 4.18 : Variation de l'intensité relative des ions de masse 42 SiN⁻ pour différents temps de vieillissement en fonction du temps d'érosion (fondeur A)

Sur la *figure 4.18*, nous représentons les pourcentages des ions SiN⁻ en profondeur à différents temps de vieillissement (0, 500 et 1000h). Nous identifions très bien les couches superposées : la passivation SiNx entre 0 et 500s d'érosion suivi par le SiO₂ qui n'émet presque pas d'élément SiN⁻ (<1%) entre 500 et 2700s d'érosion et enfin la couche de SiNx intérieure qui est entre 2700 et 3300s d'érosion avant de toucher au substrat GaAs. Nous constatons qu'au cours de l'érosion, le temps d'apparition de la seconde couche de SiNx intérieure n'est pas le même d'un échantillon à un autre, ce qui traduit une variation de la vitesse d'érosion ou de l'épaisseur des couches.

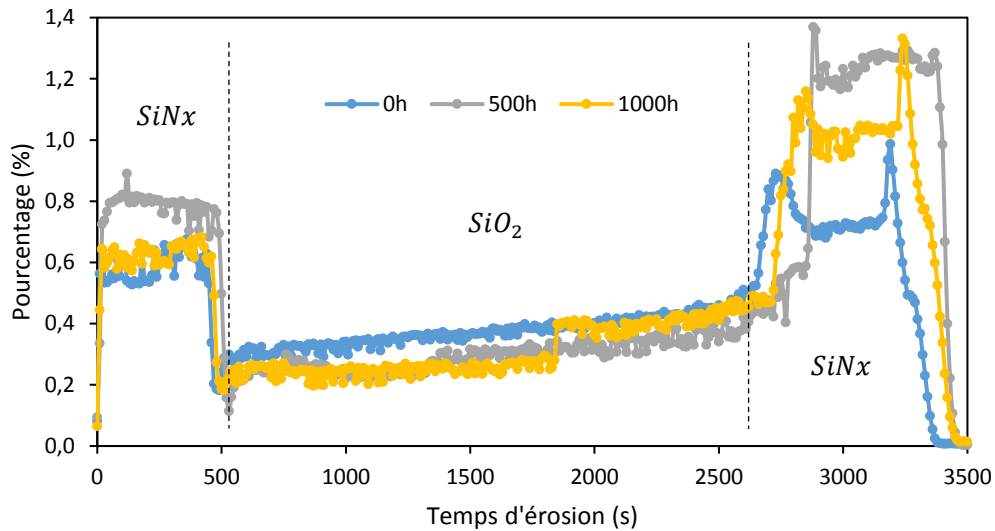


Figure 4.19 : Variation de l'intensité relative des ions de masse 58 SiNO^- pour différents temps de vieillissement en fonction du temps d'érosion (fondeur A)

Les variations de l'intensité relative des ions SiNO^- représentées sur la *figure 4.19* pour différents temps de vieillissements montrent de faibles pourcentages (<1,5%). Nous avons aussi fait la même remarque sur les variations de vitesse d'érosion ou d'épaisseur d'un échantillon à un autre. De plus les faibles pourcentages détectés pour les ions SiNO^- ne facilitent pas l'interprétation. Néanmoins, ça nous donne une idée précise de la composition des couches déposées. Notamment la présence d'azote dans les couches de SiO_2 et d'oxygène dans les couches de SiNx .

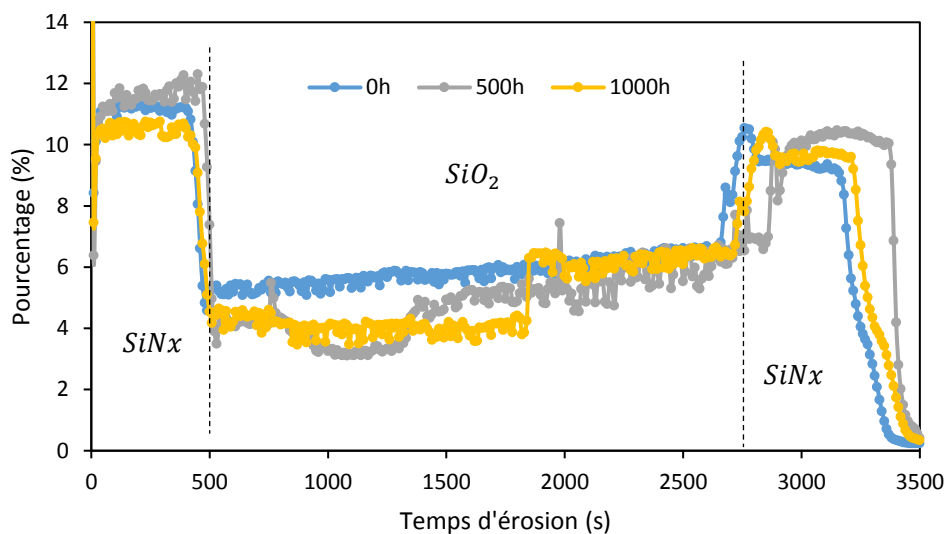


Figure 4.20 : Variation de l'intensité relative des ions de masse 1 H^+ pour différents temps de vieillissement en fonction du temps d'érosion (fondeur A)

Sur la *figure 4.20*, nous représentons les variations des intensités relatives d'ions hydrogène H^+ (masse 1) au cours du vieillissement. La remarque essentielle est que nous notons de très faibles différences entre les trois temps de vieillissement, mais nous identifions toujours très bien les trois couches empilées $\text{SiNx}/\text{SiO}_2/\text{SiNx}$. Ceci montre que le vieillissement à 40°C et 85%HR n'a pas eu un impact important sur la composition chimique des couches en surface.

4.2.2.3.2. Chez le fondeur B

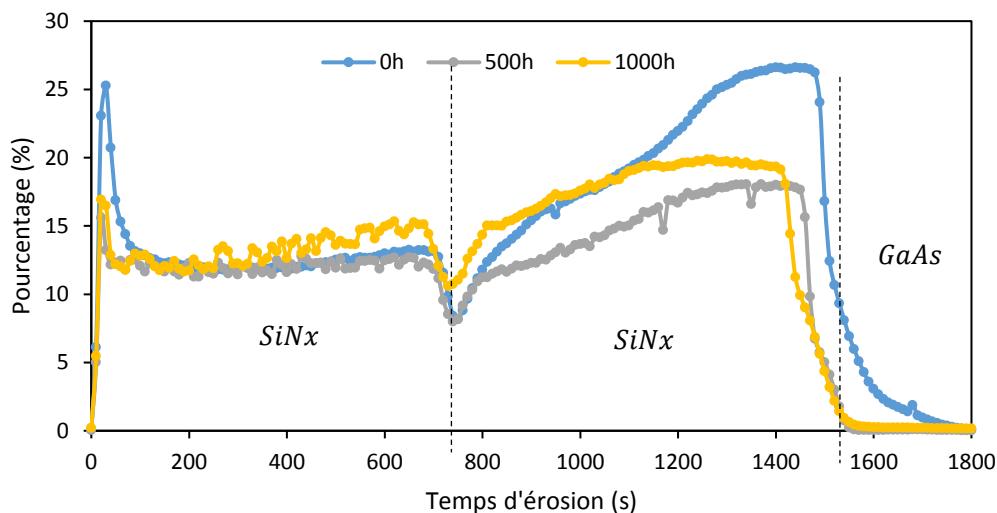


Figure 4.21 : Variation de l'intensité relative des ions de masse 42 SiN^- pour différents temps de vieillissement pour différents temps d'érosion (fondeur B)

La figure 4.21 représente l'évolution de l'intensité relative des ions SiN^- (masse 42) pour différents temps de vieillissement. Nous n'identifions aucune variation importante entre les graphes de différents temps qui serait due au vieillissement.

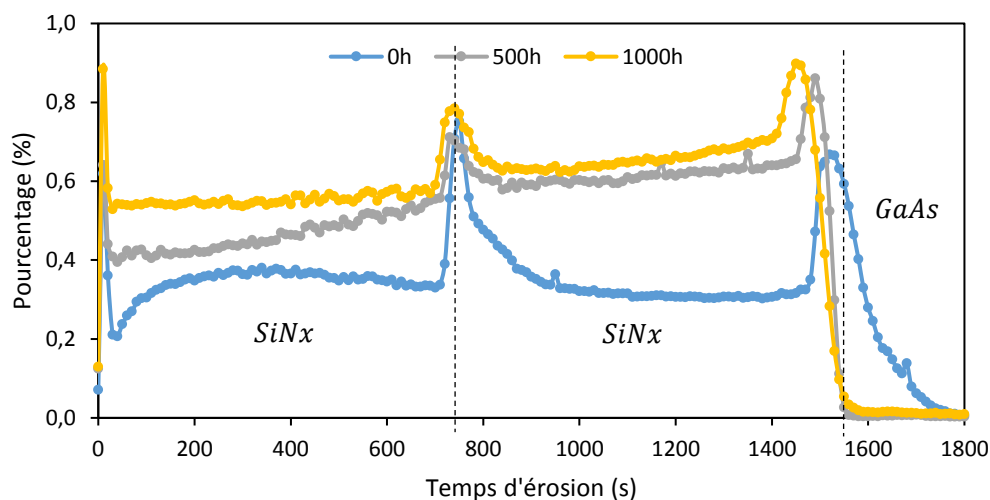


Figure 4.22 : Variation de l'intensité relative des ions de masse 58 SiNO^- pour différents temps de vieillissement pour différents temps d'érosion (fondeur B)

La figure 4.22 montre l'évolution de l'intensité relative des ions SiNO^- (masse 58) pour différents de vieillissement. La remarque importance est la présence d'un oxynitride à l'interface des deux dépôts SiN_x . Ceci confirme les résultats déjà obtenus pour ce fondeur en XPS (figure 4.15) et au FTIR (figure 4.13).

Sur la figure 4.23, nous représentons les variations des intensités relatives d'ions hydrogène H^+ (masse 1) au cours du vieillissement. Aucune évolution n'est identifiée mais nous pouvons remarquer que le pourcentage est moindre que pour le fondeur A (12% sur figure 4.20). Ce résultat

confirme une fois encore les faibles intensités de pic (N-H et Si-H) détectées lors des analyses FTIR pour cette technologie (figure 4.11). En résumé, ces couches de SiNx contiennent moins d'hydrogène que celles du fondeur A.

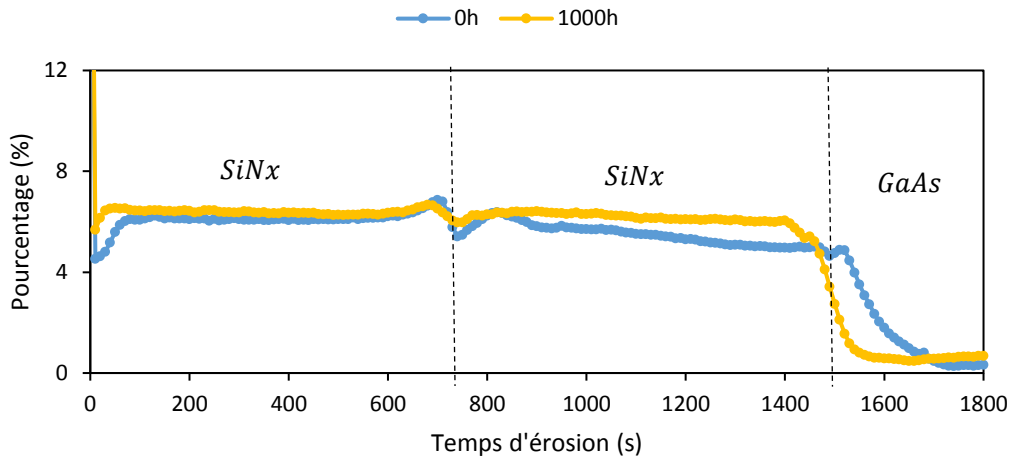


Figure 4.23 : Variation de l'intensité relative des ions de masse 1 H⁺ pour différents temps de vieillissement en fonction du temps d'érosion (fondeur B)

Pour lever le doute sur les résultats FTIR concernant la présence ou pas de liaisons impliquant le deutérium (Si-D, Si-OD et N-D), nous avons comparé en extrême surface (<8nm) les variations des rapports d'intensité pour les ions de masse 2, 16, 30 et 46 par rapport aux ions Si⁺ de masse 28 que nous prenons comme référence.

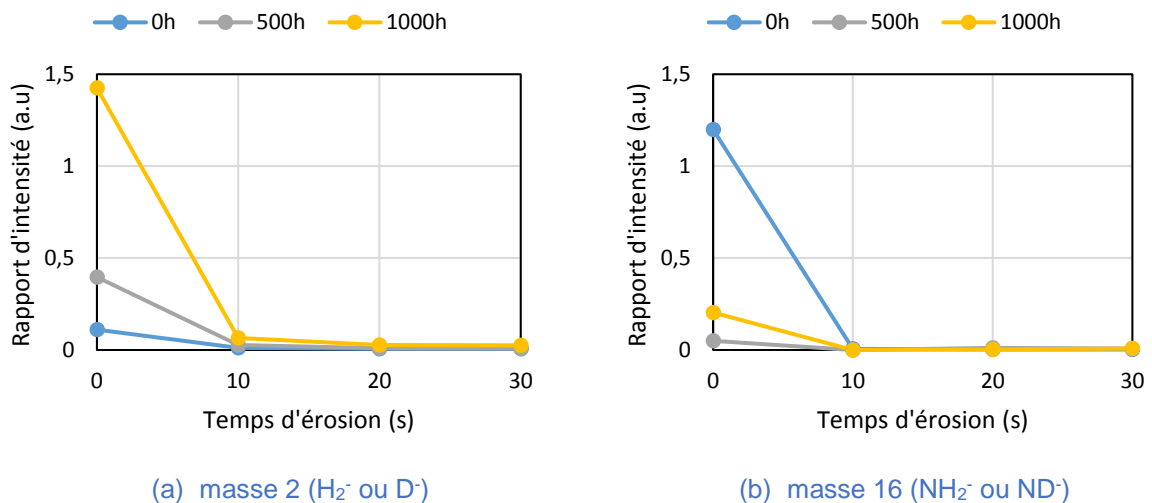


Figure 4.24 : Rapport d'intensité (a) des ions de masse 2 et (b) de masse 16 par rapport aux ions de masse 28 Si⁺

Les figures 4.24 représentent pour les différents temps de vieillissement les rapports d'intensité des ions de masse 2 et 16 par rapport aux ions Si⁺ de masse 28. Les ions O⁻ ont été exclus de la liste des masses 16 et sont très bien séparés des ions NH₂⁺. Sur la figure 4.24a, nous pouvons identifier une augmentation cohérente du rapport d'intensité avec le temps de vieillissement qui montre une augmentation des ions de masse 2 dans la couche superficielle. Nous confirmons l'hydroxylation de l'extrême surface (<8nm) de la couche de SiNx que nous avons préalablement identifiée à l'XPS (oxydation). Cette évolution peut être aussi liée aux ions D⁻ et pour lever le doute, nous allons comparer aussi d'autres pics. La figure 4.24b de droite montre qu'il y a plus d'ions de

masse 16 détectés sur l'échantillon de $t=0h$ (non vieilli). Les évolutions ne sont pas cohérentes ce qui ne nous permet pas de conclure sur la présence du deutérium. Puisqu'à $t=0h$ il est censé ne pas y avoir de deutérium, cette intensité est associée entièrement au NH_2^- . Cela n'est aucunement liée au O^- (qui a la même masse 16 que le NH_2^-) car la précision de l'équipement permet de bien différencier les deux éléments (O^- à 15.9943uma et NH_2^- à 16.0186uma).

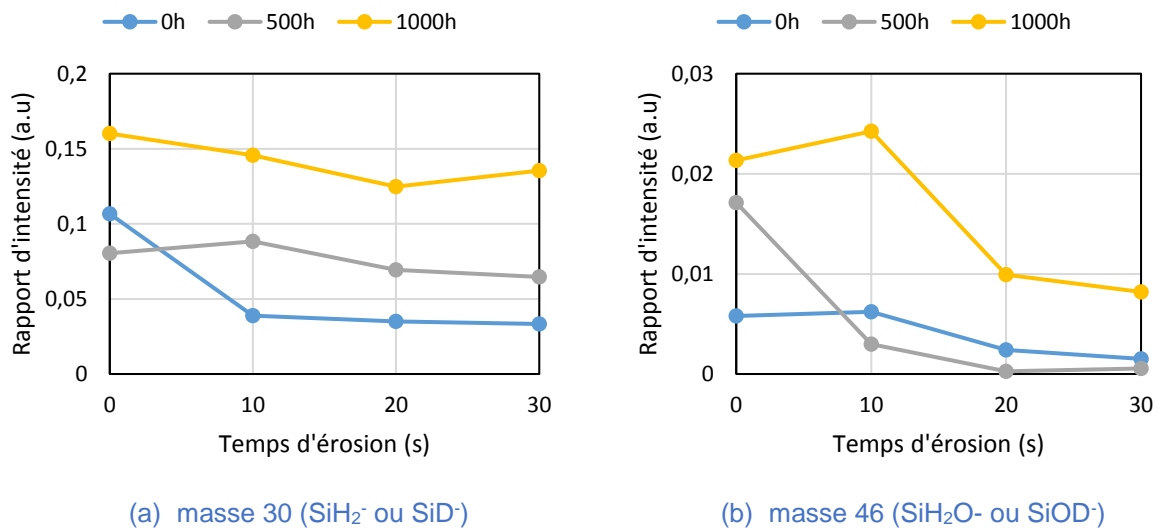


Figure 4.25 : Rapport d'intensité (a) des ions de masse 30 et (b) de masse 46 par rapport aux ions de masse 28 Si^-

Sur la *figure 4.25a*, nous avons les variations de rapport d'intensité des ions de masse 30 par rapport au Si. Elle montre une plus faible présence d'hydrogène (SiH_2^-) au début du vieillissement ($t=0h$) et une plus importante proportion pour 500h et 1000h en surface. Cela confirme une fois encore l'hydroxylation de l'extrême surface de la couche. La même remarque est identifiable sur la *figure 4.25b* sous forme de présence d'oxyde importante sur les 30s d'érosion pour les ions de masse 46 (majoritairement lié à l'oxygène).

Les analyses par ToF-SIMS effectuées sur les composants MMIC à différents temps de vieillissement ont pour objectif de détecter finement les variations de compositions dans leur couche de passivation SiN_x . Après caractérisation, nous avons comparé les variations des ions SiN^- , $SiNO^-$ et H^- pour différents temps de vieillissement en fonction du temps d'érosion jusqu'à atteindre le substrat GaAs.

Les comparaisons ont fait ressortir une évolution sous forme d'hydroxylation de la surface cohérente avec le temps de vieillissement. Il faut aussi prendre en compte le fait que les variations identifiées peuvent être liées à des rendements ioniques qui peuvent varier en fonction des conditions expérimentales ou de la zone analysée du fait de la sensibilité de la technique.

Nous en avons cependant tiré les résultats suivants :

- la confirmation du fait que le SiN_x B est moins hydrogéné que le SiN_x A, de la présence d'oxy-nitride aux interfaces SiN_x/SiN_x (B) ou SiN_x/SiO_2 (A),
- les couches de SiN_x internes moins hydrogénées que les externes,
- une oxydation / hydroxylation de surface lors du vieillissement, sur au moins 10nm, confirmant les mesures XPS et FTIR.

Par contre, nous n'avons pas obtenu de preuve de la présence de composés au deutérium, et il n'a pas été possible de montrer une différence de cinétique de vieillissement entre les deux fondeurs dans ces conditions de vieillissement qui n'étaient pas assez sévères ($40^\circ C$, 85%HR, 1000h).

4.3. Etude des MMIC avec traitement de surface

Comme mentionné dans l'introduction de ce chapitre, le test de vieillissement THB- σ du chapitre précédent est une campagne où nous avons appliqué une contrainte uniaxiale (traction ou compression) aux MMIC. Maintenant, par implantation ionique d'azote, nous allons modifier la chimie de la passivation, ce qui va induire des contraintes résiduelles (biaxiales) à la surface. Les composants traités ont été vieillis en conditions sévères (chaleur humique et polarisation inverse) pour étudier l'apport d'un tel traitement sur la résistance à la corrosion et la fiabilité des composants. N'ayant malheureusement pas pu dépasser 1000h de vieillissement, nous comparerons donc à l'état des autres campagnes après 1000h.

4.3.1. Choix des conditions d'implantation

Les implantations par faisceaux d'ions ont été effectuées par l'entreprise Ion Beam Service (IBS) et nous avons choisi deux profondeurs d'implantation de 150 et 100nm (grâce à des énergies de faisceau respectivement de 60 et 30keV) tout en variant aussi la dose comme résumé dans le tableau 4.5.

L'un des paramètres importants de l'implantation est la température car l'augmenter permet d'accélérer le traitement. Dans notre cas, cette température maximale d'implantation est limitée à 80°C afin de ne pas rajouter des effets thermomécaniques entraînant des modifications microstructurales irréversibles qui risqueraient de fausser l'interprétation des résultats. Nous avons joué sur le temps de traitement : la durée d'implantation augmente avec la dose.

N° RUN	Dose (at/cm ²)	Energie (keV)	Espèce chimique	Concentration maximale en N, simulée (at/cm ³)	Température maximale (°C)
4	1.10 ¹⁶	30	N ₂	2,43.10 ²¹	80
3	5.10 ¹⁶	30	N ₂	1,22.10 ²²	80
2	1.10 ¹⁶	60	N ₂	1,54.10 ²¹	80
1	5.10 ¹⁶	60	N ₂	7,70.10 ²¹	80

Tableau 4.5 : Conditions des implantations ioniques d'azote (N₂⁺) fournies par la société IBS

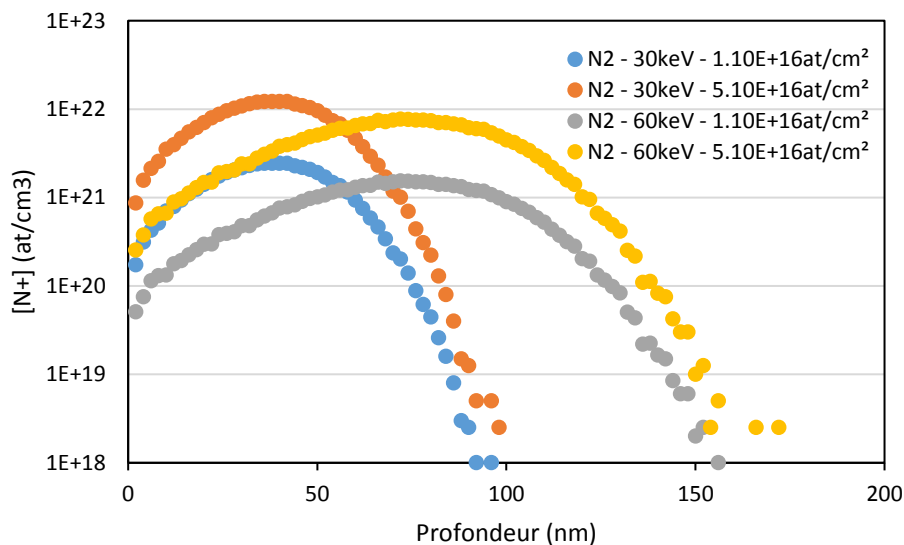


Figure 4.26 : Profils de concentration en N⁺ simulés par IBS après implantation de N₂⁺ dans le SiNx pour différentes conditions

La figure 4.26 nous montre la variation avec un profil gaussien de la concentration en azote ([N+]) pour les 4 conditions mentionnées dans le tableau 4.5. Cette simulation a été effectuée avec le logiciel libre de simulation d'implantation ionique « SRIM », avec comme données d'entrée des propriétés telles que la densité de la couche de SiNx ($2,7\text{g/cm}^3$). Les couches de passivation de SiNx des deux technologies font au moins 150nm.

4.3.2. Effets du traitement sur la composition chimique des couches de passivation

Nous avons analysé une partie des composants traités en caractérisation de surface notamment FTIR et XPS avec érosion (caractérisation destructive).

4.3.2.1. Résultats de caractérisation au FTIR

Sur les figures 4.27 et 4.28, nous avons les spectres infrarouges pour les deux fondeurs A et B dans les différentes conditions de traitement. La tendance est que sur le spectre du fondeur A, nous observons des pics liés à l'oxygène de la couche de SiO₂ en dessous de la passivation SiNx. C'est la seule différence entre les deux technologies.

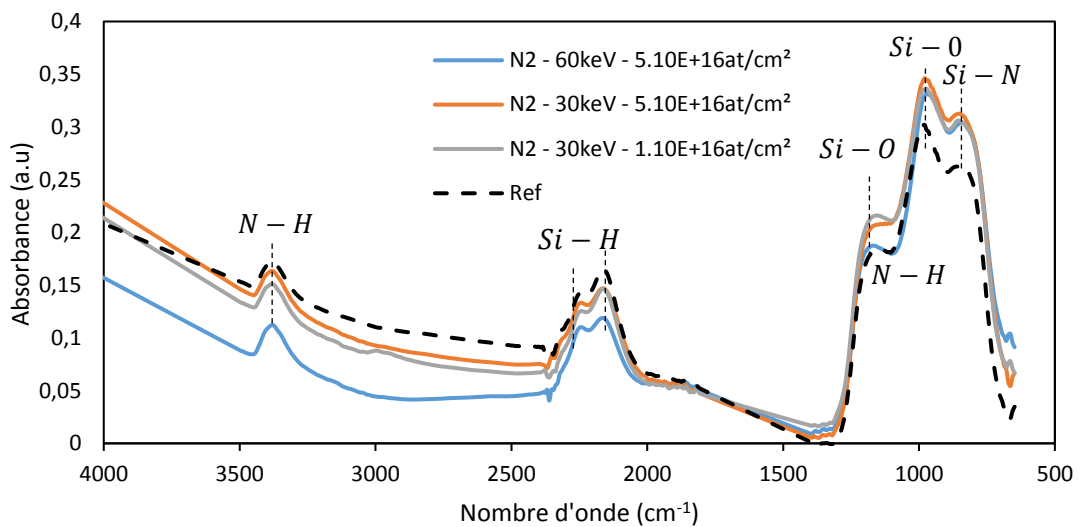


Figure 4.27 : Spectre d'absorption infrarouge du fondeur A après traitement pour différents RUN

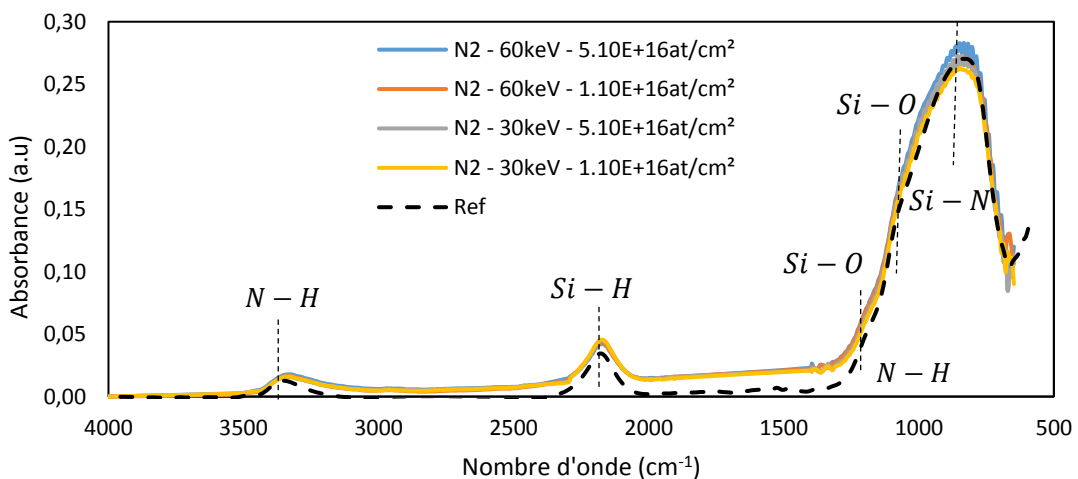


Figure 4.28 : Spectre d'absorption infrarouge du fondeur B après traitement pour différents RUN

Pour chacun des fondeurs A et B, nous pouvons référencer des liaisons qui sont présentes uniquement dans la couche de passivation SiNx, entre autres : Si-O, Si-H, Si-N, et N-H. L'effet du traitement est difficile à identifier sur les spectres infrarouges des fondeurs. L'impact attendu est qu'en saturant la couche, les éléments N implantés vont à la fois rompre les liaisons de l'hydrogène avec les autres éléments (Si et N) pour augmenter les liaisons Si-N mais aussi remplir les porosités dans la couche de passivation. Ceci a déjà été identifié et prouvé dans les travaux de Raymond [53] qui portent sur le traitement plasma des couches de SiNx. Dans notre cas, puisque nous n'avons identifié aucune modification de pics en infrarouge, nous avons effectué des caractérisations par XPS pour enrichir l'analyse avec une quantification des espèces atomiques présentes.

4.3.2.2. Résultats de caractérisation à l'XPS

Seuls les résultats des puces du fondeur B seront présentés dans cette section.

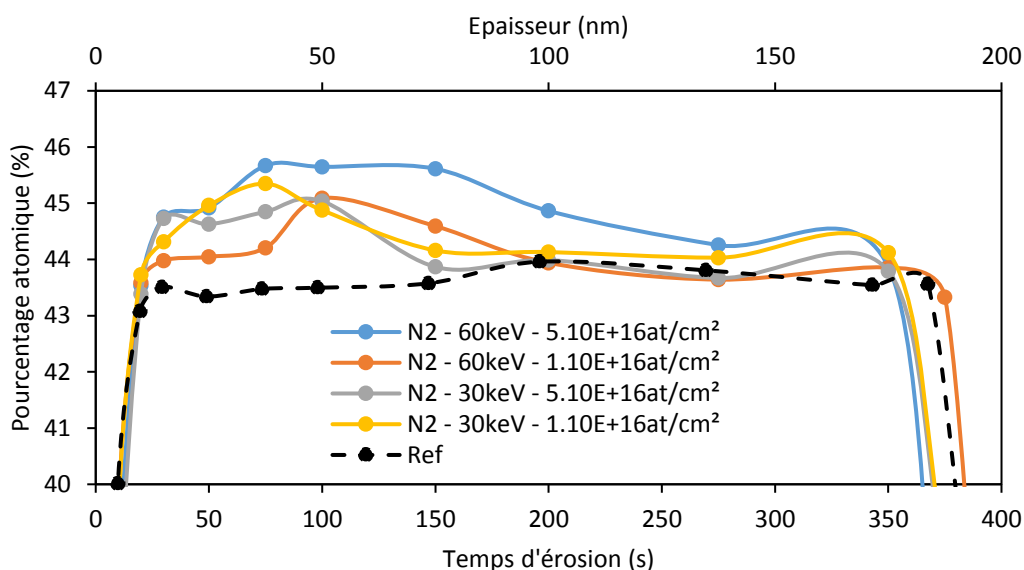


Figure 4.29 : Evolution du pourcentage atomique de l'azote (N) de la couche de SiNx en profondeur (0-200nm) pour différentes conditions de traitement (cas du fondeur B)

Sur la *figure 4.29*, nous observons les évolutions du pourcentage atomique de l'élément N pour les différentes conditions de traitement. Avec une première comparaison de toutes les courbes par rapport à la référence (cas de couche non traitée), nous identifions l'effet du traitement qui montre un enrichissement en azote. Les deux couches traitées à 60keV (i.e. plus d'énergie) montrent ces surconcentrations en azote à plus grande profondeur que les deux autres traitées à 30keV. Les enrichissements en azote relevés ont évolué jusqu'à 75nm pour les traitements à 30keV, à 130nm pour les traitements à 60keV. Les variations répondent sensiblement aux simulations d'implantations (SRIM) (*figure 4.26*).

Nous ne notons presque pas de différences entre les intensités des pics pour le FTIR mais nous observons une nette augmentation de la concentration en N à l'XPS. L'hypothèse que nous avançons pour expliquer cela est que les atomes de N_2^+ implantés n'ont pas réellement réagi avec les liaisons présentes (Si-N, N-H...) dans la couche de SiNx mais ont rempli les porosités de la couche de passivation à cause des conditions d'implantation (température d'implantation $<80^\circ\text{C}$). Dans les travaux similaires de Raymond [53], par traitement plasma d' N_2 , la température de traitement était élevée (400°C) ce qui a probablement facilité des réactions chimiques. Remarquons que l'augmentation de concentration détectée par l'XPS n'est que de 2%, la concentration initiale en azote étant de plus de 40% ! Les doses appliquées ne transforment donc pas de façon majeure la stœchiométrie, ce qui peut aussi expliquer le faible impact en FTIR.

4.3.3. Contraintes mécaniques induites par traitement chimique de surface

4.3.3.1. Variations de paramètres statiques induites par le traitement

Dans cette sous-section, nous allons montrer expérimentalement l'influence de ce traitement de surface sur les composants. Nous avons mesuré d'une part la variation de paramètres électriques statiques des transistors (courant de saturation), qui permettront d'extraire les contraintes mécaniques induites dans le canal du transistor, d'autre part la courbure de l'échantillon dont nous déduirons une autre estimation des contraintes dans la passivation elle-même, et nous vérifierons leur cohérence. Le traitement a été effectué sur les puces de chaque technologie pour les 4 conditions mentionnées dans le tableau 4.5.

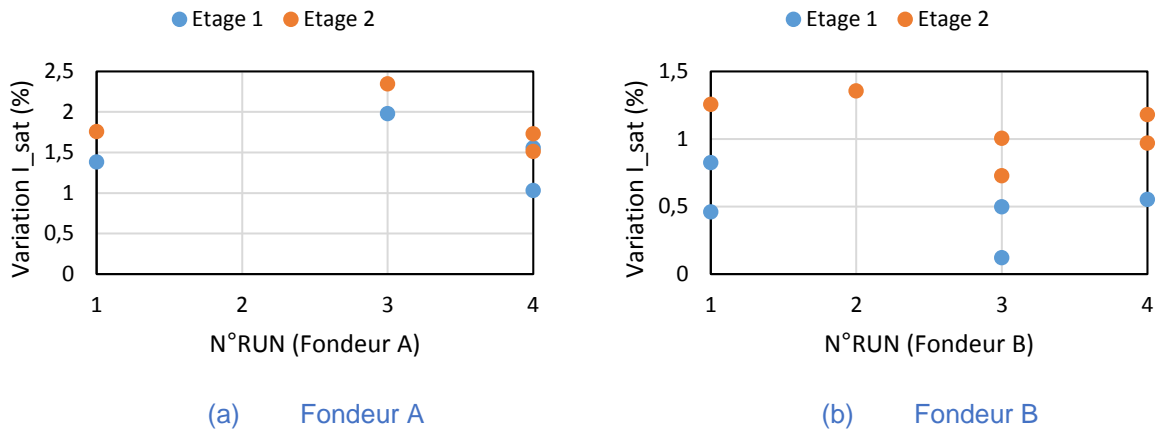


Figure 4.30 : Variation relative du courant de saturation en % après implantation ionique de surface

Pour chaque technologie, les transistors des deux étages ont été caractérisés, leur courant de saturation a été extrait avant et après traitement. Les résultats sont présentés sur la *figure 4.30*. Les courants de saturation I_{SAT} avant et après traitement montrent des variations de l'ordre de 2,4% au maximum pour le fondeur A et 1,4% pour le fondeur B.

Comme nous le montre la *figure 4.30*, les variations sont plus nettes sur le second étage des technologies que le premier. Chez le fondeur A, cela s'explique par l'importance de la largeur de grille du second étage par rapport au premier. Pour le fondeur B, les transistors sont les mêmes et cette différence de variation est due au fait que le second transistor est situé au beau milieu de la puce et légèrement décalé par rapport au premier étage ; donc en cas de déformation de la puce, il est celui qui reçoit le maximum de contrainte appliquée et par voie de conséquence, le plus de variation de courant.

Nous allons évaluer les contraintes avec les valeurs des coefficients piezorésistifs obtenus dans la calibration. Dans notre cas, nous estimons que les contraintes σ_{zz} et σ_{xy} sont négligeables. Rappelons l'équation (Eq. 2.6):

$$\Delta\sigma_{xx} = -\frac{\Delta I_{sat 0^\circ}}{I_{sat 0^\circ}^0} \left(\frac{1}{\pi_{11} + \pi_{12}} \right) \quad (Eq. 2.6)$$

Avec une variation de +2,4% du courant de saturation I_{SAT} , nous avons évalué la contrainte plane induite dans le canal à environ +360 MPa pour le fondeur A. Le signe de cette contrainte (contrainte positive de traction) correspond visiblement à la forme de la déformée après implantation (forme convexe). Ceci est la contrainte induite dans le GaAs et la contrainte dans le film mince de SiNx peut être évaluée en utilisant la méthode de courbure.

4.3.3.2. Estimation des contraintes mécanique dans la passivation

Pour évaluer les contraintes dans la couche de passivation, nous avons effectué des mesures par profilométrie puis utilisé une formulation déduite de la formule de Stoney [30]. Les contraintes induites par un tel traitement dans les couches surfaciques sont généralement planes (biaxiales et équilibrées) et compressives [85].

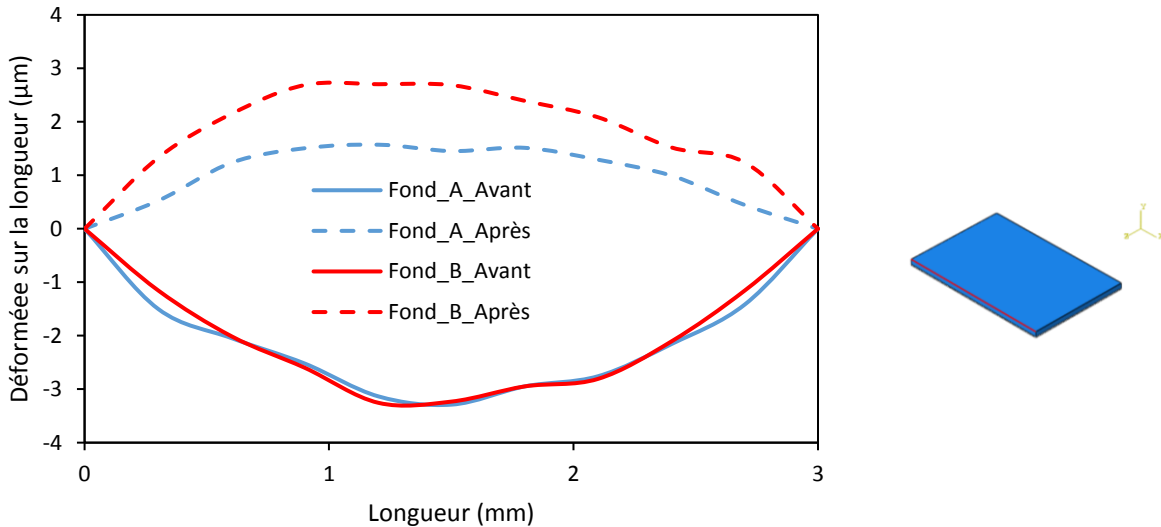


Figure 4.31 : Comparaison des courbures expérimentales des bords du MMIC avant et après implantation (RUN 4)

La *figure 4.31* nous montre les comparaisons des courbures du bord de MMIC avant et après implantation pour les deux technologies et pour le RUN 4 (tableau 4.5). Les puces dont les mesures sont représentées sur cette figure ne sont pas reportées sur un PCB. Initialement, nous pouvons noter que les puces ont une forme concave (vu du côté des composants et de leur passivation) avec une flèche d'environ 2-3µm pour les deux fondeurs. Ce détail ne nous permet pas de conclure sur la nature des contraintes résiduelles dans la passivation (en traction ou en compression) à la livraison des puces. Nous ne disposons pas d'informations sur le process mis à part le fait que la passivation est légèrement en compression. L'hypothèse que nous avançons est que la concavité de la puce est due aux contraintes d'épitaxie lors du dépôt des couches actives (GaAs/InGaAs/AlGaAs) et/ou de l'implantation de bore au début du process. De ce fait, la légère compression de la couche de passivation n'a pas pu changer la courbure de la puce. Après l'implantation d'azote, toutes les puces ont pris une forme convexe, celles du fondeur B montrant plus de déformation.

Par analogie, sur la *figure 4.32*, nous illustrons la forme des puces avant (forme concave) et après traitement ionique (forme convexe). Cela montre la déformation que les atomes implantés ont imposé aux puces. Nous n'avons pas noté de variations significatives en variant l'énergie et la dose.



Figure 4.32 : Illustration de l'effet du traitement sur la courbure des puces

L'équation (Eq. 1.25) dans la partie bibliographique du chapitre 1 (section 1.4.4) correspond à un cas où la bicouche est supposée à l'état neutre (sans contrainte) à l'état initial avec un rayon de courbure infini. Lorsque le sens de la déformée change après traitement, la contrainte induite dans le film σ_f est donnée par l'équation (Eq. 4.1) suivante :

$$\sigma_f = -\frac{1}{6} \frac{E_s}{(1-\nu_s)} \frac{h_s^2}{h_f} \left(\frac{1}{R_i} - \frac{1}{R_f} \right) \quad (\text{Eq. 4.1})$$

E_s et ν_s sont respectivement le module d'Young et le coefficient de Poisson du substrat, h_f et h_s les épaisseurs respectives du film « traité » et du substrat, R_i et R_f les rayons de courbure avant et après traitement.

Les données matériaux utilisées sont résumées dans le tableau 2.5 (chapitre 2) et les rayons de courbure sont calculés à l'aide de la flèche de $-2\mu\text{m}$ initiale (concave) et $+2\mu\text{m}$ finale (convexe).

Après application numérique, nous obtenons pour une couche de 150nm implantée en azote une contrainte de compression d'environ $-1,2\text{GPa}$ dans la passivation. Pour une couche traitée de 100nm, la contrainte serait de l'ordre de $-1,8\text{GPa}$ dans la couche implantée. Cette densification a aussi changé les propriétés telles que le CTE du SiNx qui est devenue une couche à gradient de propriétés : plus dense en surface qu'en profondeur, mais nous ne pouvons pas en chiffrer l'effet.

Nous avons donc un équilibre entre les contraintes car en bombardant la surface de la puce, les ions densifient mais aussi dilatent la couche de passivation. Cette dilatation dans le plan est limitée par la réaction du substrat, ce qui crée de la compression dans la couche de passivation « traitée » et bien sûr des contraintes positives de traction à la surface du substrat et le canal en particulier. C'est ce que nous avons pu mesurer dans la section précédente par les variations de paramètres statiques (section 4.3.3.1).

4.3.4. Plan d'expérience de la campagne de test THB-N

La figure 4.33 représente le plan d'expérience de cette campagne pour les échantillons traités par implantation ionique. Les échantillons ont été vieillis à 85°C et 85%HR sur une durée de 1000h correspondant aux standards de qualification du THB-normal pour le spatial. Une polarisation inverse est appliquée ($V_{GS}=-5\text{V}$) sur les transistors pHEMT des deux étages. Lors de la reprise à 500h et après les 1000 heures cumulées, des caractérisations électriques et des observations microscopiques sont effectuées en environnement de salle propre.

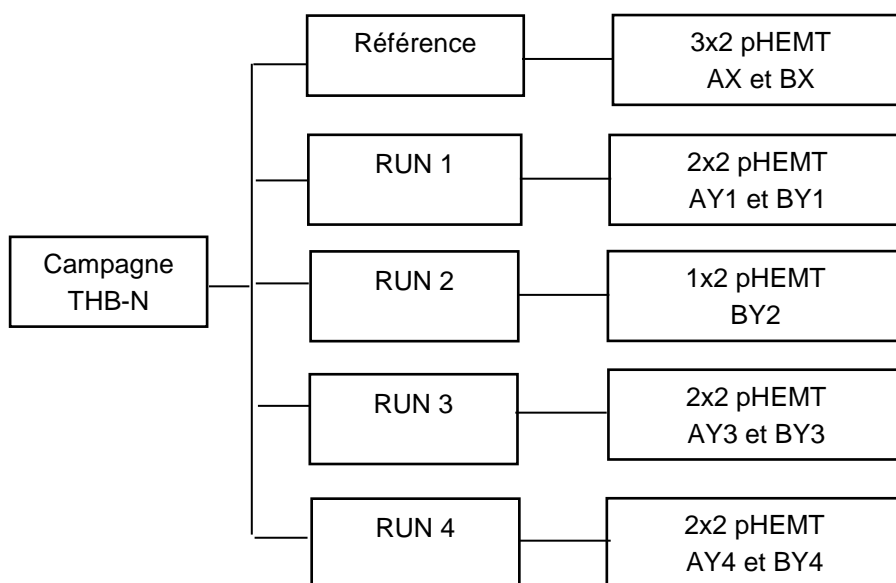


Figure 4.33 : Plan d'expérience montrant l'effet de l'implantation ionique

Nous avons choisi comme VT de référence, les VT de la file de test précédente THB- σ vieilliss en polarisation inverse et sans chargement mécanique (AX9 à AX11 et BX9 à BX11). Le protocole de test est identique à celui de la campagne THB- σ (section 3.1.3) et les conditions de vieillissement sont résumées dans le tableau 4.6. Le critère de défaillance est fixé à $\pm 10\%$ de variation relative des paramètres statiques (courant de saturation et tension de pincement).

Le tableau 4.6 ci-après résume les conditions de vieillissement :

Campagne	VT	Nombre de VT		Conditions de Stockage	Durée et Stress électrique
		Fondeur A	Fondeur B		
THB-N	RUN 1 60keV avec 5.10^{16} at/cm ²	AY1 (2 pHEMT)	BY1 (2 pHEMT)	85°C/85%HR	1000h pour les deux fondeurs Sur les deux étages $V_{GS}=-5V$
	RUN 2 60keV avec 1.10^{16} at/cm ²	0	BY2 (2 pHEMT)		
	RUN 3 30keV avec 5.10^{16} at/cm ²	AY3 (2 pHEMT)	BY3 (2 pHEMT)		
	RUN 4 30keV avec 1.10^{16} at/cm ²	AY4 (2 pHEMT)	BY4 (2 pHEMT)		
Total		3	4		

Tableau 4.6 : Tableau récapitulatif des conditions de vieillissement pour les composants de cette campagne THB-N

4.3.5. Résumé des variations de performances

Le tableau 4.7 résume les variations des performances des transistors mesurées lors de cette campagne THB-N sur une durée de 1000h.

L'ensemble des pHEMT de cette campagne THB-N a montré de légères évolutions sur 1000h de vieillissement. Pour le fondeur A, nous avons noté des pertes jusqu'à 6% de performances statiques alors qu'avec le fondeur B, la perte maximale est de l'ordre de 1,5%. Tous les transistors des deux technologies ont montré de légères diminutions de courant de grille I_G après 500h de test.

Les résultats du vieillissement THB-N résumés dans le tableau 4.7 sont bien meilleurs que dans le cas THB- σ sans contraintes (références AX et BX). Rappelons que dans la file précédente THB- σ , sur ce même temps, les variations de performances sont largement plus importantes (-9% pour le V_P et -39% pour le I_{SAT}) et même un VT (BX10) avait déjà montré des défaillances irréversibles, corroborant des résultats des travaux de Ben Naceur [39].

D'une condition de traitement à une autre (énergie et dose), nous n'avons aucune différence sensible et cohérente sur les pertes du courant de saturation (I_{SAT}) ni, de même, pour la tension de pincement (V_P) : les pertes sont relativement proches. Ceci s'explique par le fait que toutes les conditions de traitement ont été choisies avec IBS pour être efficaces. Notons aussi que nous disposons de peu de véhicules de test par condition, ce qui doit inciter à la prudence.

Enfin pour tous les VT, le réseau de sortie $I_D=f(V_{DS})$ n'a pas perdu de son intensité au cours du vieillissement.

VT	Stress appliqué*	Caractérisation statique		
		$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$
Réf AX	Polarisation inverse de la grille $V_{GS}=-5V$	-9% du I_{SAT}	-12% du V_P	Fuite de I_G
Ref BX		-39% du I_{SAT}	-9% du V_P	Fuite de I_G
AY1-1	Polarisation inverse de la grille $V_{GS}=-5V$ Traitement de surface par implantation ionique	-	-	Légère diminution de I_G identifiée après 500h de vieillissement
AY1-2		-	-	
AY3-1		-6,1% du I_{SAT}	-4,65% du V_P	
AY3-2		-4,76% du I_{SAT}	-3,76% du V_P	
AY4-1		-6,3% du I_{SAT}	-6,32% du V_P	
AY4-2		-4,79% du I_{SAT}	-4,08% du V_P	
BY1-1		-0,18% du I_{SAT}	1,49% du V_P	
BY1-2		0,13% du I_{SAT}	0,08% du V_P	
BY2-1		-0,13% du I_{SAT}	1,58% du V_P	
BY2-2		0,3% du I_{SAT}	0,88% du V_P	
BY3-2		0,13% du I_{SAT}	1,13% du V_P	
BY4-1		-0,27% du I_{SAT}	0,35% du V_P	
BY4-2		-0,24% du I_{SAT}	0,05% du V_P	

Tableau 4.7 : Résumé des signatures des MMIC des fondeurs A et B vieillis en polarisation inverse après 1000h à 85°C/85%HR

4.3.6.Observations de surface

Tous les VT ont été observés à la fois en microscopie optique et en MEB. Aucun défaut matériau n'a été identifié sur les MMIC de cette campagne de test, ce qui est cohérent avec les pertes de performances électriques très légères. Les endroits pouvant montrer des défaillances sur la passivation tels que les coins des capacités, les doigts de grille et les architectures du transistor sont restés en bon état (pas de fissures ni de cloques).

La figure 4.34 donne l'exemple des observations optiques de la capacité de séparation entre 0 et 1000h. Nous n'identifions aucun défaut après 1000h de vieillissement pour cette capacité qui s'est montrée être un des points les plus sensibles dans les campagnes précédentes (figure 3.21) ; il en va de même pour tous les autres capacités et transistors de cette campagne de test.

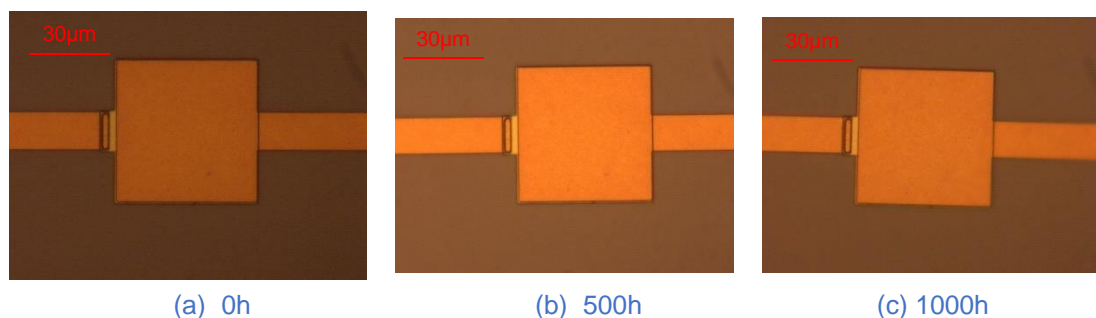


Figure 4.34 : Micrographies optiques de la capacité de séparation du AY3 au cours du vieillissement THB 85°C/85HR avec polarisation inverse de grille (-5V)

Les pertes de performances (6% maximum pour le fondeur A, moins de 1% pour le fondeur B) mesurées sont probablement liées à de légers endommagements localisés dans les empilements des électrodes du transistor ou d'une capacité et invisibles en surface. Nous n'avons pas effectué de coupes FIB pour en savoir plus sur leurs origines.

A ce stade de 1000h, tous les MMIC des essais THB- σ montraient des endommagements, légers pour la plupart mais qui se sont aggravés ensuite pour conduire finalement à la défaillance électrique dans le cas où $\sigma = 0$. Les MMIC THB-N font donc preuve d'une résistance accrue. La couche de SiNx obtenue par dépôt PECVD, connue pour contenir beaucoup d'hydrogène, a probablement été densifiée et mise en compression par le traitement d'implantation. On peut risquer l'interprétation que la forte densité de surface empêcherait la pénétration de l'eau d'une part, et que d'autre part la contrainte compressive retarderait la fissuration. Cependant, cette amélioration demanderait à être quantifiée à des temps plus longs et sur un plus grand nombre d'échantillons, ce qui n'a malheureusement pas été possible pendant ces travaux.

4.3.7. Conclusions

Les résultats obtenus sur cette file de test THB-N ont mis en évidence l'influence d'un traitement de surface que nous qualifierons de chimio-mécanique sur la fiabilité des MMIC en environnement sévère. Si nous comparons les pourcentages de pertes obtenus dans ce cas par rapport à un cas classique sans traitement de surface, nous pouvons noter un coefficient d'amélioration variable d'un fondeur à un autre. Le fondeur B, a tendance à avoir une très bonne amélioration comparativement au fondeur A. Cette robustesse du fondeur B, déjà démontrée dans le THB- σ , est une fois encore confirmée dans cette campagne de test. L'explication donnée est liée à la faible concentration de la passivation SiNx en hydrogène comparativement à la technologie A (section 4.2.2.3).

Notons que l'importance de la densification et de la contrainte appliquée sur les composants a complètement modifié le comportement en surépaisseur.

Dans ces conditions, il est difficile d'affirmer réellement l'effet protecteur du traitement de surface. Mais il y a là plus qu'un indice et ces essais méritent d'être repris avec plus d'ampleur.

4.4. Interprétations et conclusion

Ce chapitre traite du comportement à l'échelle locale du SiNx. Nous avons dans un premier temps cherché à identifier les mécanismes au niveau des liaisons chimiques en surface au cours du vieillissement et dans un second temps à traiter directement la couche localement pour élucider l'effet d'un tel traitement sur sa fiabilité en conditions sévères.

Afin de comprendre la cinétique de vieillissement des couches de passivation en nitrure de silicium, nous avons effectué suite à une campagne de test « THB-D₂O » des caractérisations de surface qui sont complémentaires entre elles : le FTIR pour avoir une idée de l'évolution des liaisons (profondeur analysée : quelques μm), l'XPS pour avoir la variation du pourcentage atomique des éléments (5-10nm) et le ToF-SIMS, beaucoup plus sensible pour comparer les variations de composition à l'extrême surface ($\sim 1\text{nm}$). Les deux dernières techniques de caractérisation (XPS et ToF-SIMS) sont couplées avec l'érosion ionique pour tracer des gradients de concentration.

Une des conclusions convergentes de toutes ces analyses est que les MMIC du fondeur B ont des couches de SiNx moins hydrogénées que ceux du fondeur A. La différence est nette, quoique difficile à chiffrer. Ceci doit être mis en regard de la plus grande résistance des puces du fondeur B aux dégradations matérielles et aux pertes de performances électriques. Sa passivation serait plus efficace pour cette raison. Des différences sont soupçonnées aussi entre les couches internes et externes de SiNx, mais demanderaient à être confirmées. Dans les deux cas, les couches SiNx et SiOx sont fortement sous-stœchiométriques (rapports N/Si et O/Si faibles), particulièrement pour le fondeur A.

En ce qui concerne les effets chimiques du vieillissement, les analyses FTIR des liaisons principales (Si-O, Si-N, Si-H et N-H) n'ont pas mis en évidence d'évolution significative. Les résultats en XPS n'ont pas non plus montré un grand effet du vieillissement sur la composition chimique des couches. Nous n'avons identifié que de très légères variations à l'extrême surface, une augmentation de la concentration en oxygène sur les 10 premiers nanomètres, ce qui était attendu [49]. Au ToF-SIMS, nous avons confirmé les résultats FTIR et XPS avec une idée précise de la concentration des couches de passivation en hydrogène.

Nous espérons détecter des pics liés à des liaisons du deutérium (Si-D et Si-OD) [79] aux alentours de 1518 et 2713cm^{-1} ce qui n'a pas été le cas sauf peut-être un épaulement sur le pic N-H₂ à 1550cm^{-1} , mais des perturbations par des pics de H₂O rendent la conclusion impossible. Cette tentative d'utiliser de l'eau deutérée se solde donc par un échec, au moins dans ces conditions trop douces (nous avons été limités à 40°C / 85%HR par l'appareillage utilisable) qui entraînent des quantités ou profondeur trop faibles.

Par la campagne THB-N, nous avons expérimenté l'effet d'un traitement de surface par implantation d'ions N₂ sur la fiabilité des MMIC en chaleur humide pendant 1000h. Nous avons tout d'abord montré les effets des différentes conditions de traitement (deux doses et deux énergies) sur la composition chimique de surface par FTIR et XPS. Puis, sur un vieillissement de 1000h en conditions sévères (chaleur humide et polarisation inverse de grille des transistors pHEMT à -5V), nous avons mesuré des variations maximales de performances de l'ordre de +6% pour le fondeur A et de +1,6% pour le fondeur B. Les observations optiques et MEB de la surface des composants n'ont montré aucun défaut. Ceci reste très positif car pour le même temps en conditions normales (référence venant du THB- σ), nous avons des pertes de performance supérieures et des débuts de dégradation matérielles, dégradations qui avaient ensuite systématiquement conduit à la défaillance.

Une comparaison des deux campagnes (THB- σ et THB-N) montre une similitude de la déformation d'échantillon (le traitement met le substrat en traction et la couche traitée en forte compression) et une différence de nature de la contrainte. Le THB- σ reste une forme de mise en contrainte « indirecte » avec une contrainte uniaxiale (traction ou compression) alors que le THB-N est

une forme de mise en contrainte « directe » avec une contrainte biaxiale de compression. Les composants traités ont pris une forme concave après traitement avec une forte contrainte de compression sur la profondeur implantée mais une mise en traction de la partie non implantée des couches protectrices ainsi que du canal des transistors, cette dernière étant mise en évidence par les mesures électriques. Même si nous nous sommes arrêtés à 1000h pour la campagne THB-N, les résultats sont très pertinents et très prometteurs car ils font ressortir une nette amélioration de la fiabilité en conditions sévères.

Conclusion générale et perspectives

Conclusion générale et perspectives 187

 Conclusion générale 188

 Perspectives 192

Les composants embarqués dans la charge utile des satellites de télécommunications sont encapsulés de manière à ce qu'ils maintiennent leur performance durant toute la durée de leur mission. Pour y parvenir, les acteurs du spatial pratiquent une coûteuse encapsulation en boîtier métallique hermétique. Il existe plusieurs solutions de packaging moins sophistiquées, dont l'encapsulation plastique, utilisées pour l'électronique grand public mais pas encore acceptées par les acteurs du spatial. L'objectif de cette thèse est d'évaluer des solutions potentielles moins contraignantes en étudiant le comportement au vieillissement des couches de passivation, première protection des composants contre la chaleur humide, et en proposant des solutions pour renforcer cette passivation. Le fil conducteur des travaux est l'état de contrainte (contraintes résiduelles, contraintes de fabrication, contraintes supplémentaires appliquées) mais aussi la relation contrainte-microstructure (localisation des fissures, délamination et implantation ionique).

L'évaluation « classique » d'un packaging en microélectronique utilise des essais de vieillissement en environnement sévères (chaleur humide, tels le THB85/85) accompagnés de lois de vieillissement empiriques pour le calcul de la durée de vie en conditions réelles, lois elles-mêmes fondées sur l'analyse d'un grand nombre de campagnes expérimentales ayant fait varier humidité et température. Force est de constater que cette approche comporte des lacunes et limitations car d'une part la variabilité des matériaux et des architectures n'est pas prise en compte et d'autre part l'état de contrainte résiduelle et la microstructure des couches minces de ces technologies est souvent négligé dans l'interprétation des résultats. Malgré des améliorations successives de ces lois, cette approche est toujours mise en difficulté et le domaine de la fiabilité ne fonctionne que grâce à des essais sur des grands nombres de puces pour être statistiquement représentatifs et de forts coefficients de sécurité. Nous pouvons noter que certains facteurs, comme l'influence de la polarisation appliquée entre les électrodes, sont mieux quantifiés que d'autres. La littérature nous montre également des endommagements matériaux sous forme de fissuration, délamination et cloques, majoritairement dans les couches de passivation de ces technologies, qui expliquent les défaillances observées lors des essais de chaleur humide. Cette remarque permet d'orienter l'analyse de fiabilité vers un aspect plus mécanique-matériau afin de mieux comprendre les endommagements et d'améliorer les solutions de packaging.

Cette thèse a mis en avant l'utilisation de l'ingénierie des contraintes internes des couches minces pour améliorer la fiabilité des composants microélectroniques en environnements sévères de chaleur humide afin de développer des technologies non hermétiques robustes. Les composants utilisés pour ces travaux sont des LLA (fondeur A) et LNA (fondeur B) à base d'arséniure de gallium. Nous avons adopté une méthodologie basée sur l'utilisation de deux méthodes pour mettre en évidence l'influence d'une contrainte mécanique sur la fiabilité des MMIC en conditions sévères. Une première dite « indirecte » qui consiste à varier mécaniquement les contraintes internes dans les couches grâce à l'utilisation de supports et l'autre méthode dite « directe » par traitement de surface la couche de passivation en nitrure de silicium via implantation d'ions azote.

L'objectif consiste à maîtriser les contraintes internes dans les couches essentielles des technologies utilisées avant de mettre en évidence l'influence de leur variation « maîtrisée » sur la fiabilité des MMIC en chaleur humide. La maîtrise de cette contrainte interne s'est concrétisée grâce à la mise en œuvre d'un dispositif unique de flexion par « flambement » d'un MMIC reporté sur un circuit imprimé flexible. Le circuit imprimé et le dispositif ont été construits de sorte à mettre la surface des composants en contrainte uniaxiale soit de traction, soit de compression suivant les formes imposées (convexe ou concave). Les contraintes mécaniques sont transmises aux couches actives et à la passivation du MMIC grâce à la déformation du circuit imprimé par l'intermédiaire de la colle utilisée. Les modes de chargement ont été validés par les mesures de courbures du MMIC au profilomètre et grâce aux mesures électriques de paramètres statiques. De là, nous avons pu établir, grâce aux effets piezorésistifs dans les semi-conducteurs, une relation linéaire entre les variations de contrainte interne dans les couches minces du MMIC et les variations de caractéristiques électriques statiques. Pour le fondeur A, deux coefficients piezorésistifs sur trois ont été identifiés et comparés à la littérature.

Une seconde partie du travail vise l'évaluation grâce à l'outil numérique de simulation FEM des contraintes mécaniques et thermomécaniques induites, tant lors des procédés de fabrication que lors des tests en chaleur humide, dans chacune des couches essentielles (passivation SiNx, canal du transistor, substrat AsGa). Elles sont dues aux variations de température et aux différences entre les coefficients de dilation thermique (CTE) des matériaux des empilements. Nous avons montré par exemple que la mise en condition de test par changement de température des MMIC (de 22 à 85°C) crée des zones de concentration de contraintes dans les architectures des composants, essentiellement sur les « marches » autour des composants (capacités ou électrodes des pHEMT). Par la suite et suivant des travaux antérieurs ([39], vieillissement THB 85°C/85%HR sur 672h), ces zones de concentration de contraintes ont été reliées à des endroits d'endommagement de la passivation et du métal de grille du transistor pHEMT. De même, la simulation des températures appliquées lors du packaging plastique a mis en évidence des contraintes dans le plan de surface significatives de compression dans les couches minces du MMIC. Ceci serait à l'origine des difficultés rencontrées dans l'interprétation des résultats de fiabilité des composants packagés plastiques car cet état de contrainte n'a pas été pris en compte dans l'analyse de leur défaillance.

Nous avons mis en place grâce à la méthode « indirecte » par flambement, une campagne de test originale notée THB- σ qui nous permet de dissocier les effets de chacune des configurations : l'humidité (85%HR) couplée avec la température (85°C), la polarisation électrique sur la grille du transistor (0 et -5V) et la contrainte mécanique appliquée à la surface du substrat (0, +140MPa ou -140MPa). Les tests de vieillissement en chaleur ont été effectués dans les conditions définies par la norme JEDEC [13] et ont duré 1850h pour le fondeur A et 2450h pour le fondeur B pour lequel nous avons constaté au fur et à mesure de l'essai que les endommagements étaient moindres. Le critère de défaillance adopté est de 10% pour les paramètres statiques. Dans le tableau qui suit, nous avons résumé les résultats de cette file de test, en ne mentionnant que les composants ayant montré des pertes de performances supérieures à 10% ou ayant montré des pertes de fonctionnalité irréversibles. Pour le fondeur A, chaque MMIC comporte un pHEMT sur deux et deux capacités sur neuf soumis à la polarisation inverse. Chez le fondeur B, il s'agit d'un pHEMT sur deux et deux capacités sur seize.

Défaillances lors de la campagne de test THB- σ

		Stress électrique (V_{GS} en V)			
		Fondeur A (1850h)		Fondeur B (2450h)	
		0	-5	0	-5
Contrainte mécanique appliquée σ_{GaAs} (MPa)	0	0/3 pHEMT 0/21 capacités	3/3 pHEMT 2/6 capacités	0/3 pHEMT 0/42 capacités	3/3 pHEMT 0/6 capacités
	-140	0/4 pHEMT 0/28 capacités	1/4 pHEMT 4/8 capacités	0/4 pHEMT 0/56 capacités	1/4 pHEMT 0/8 capacités
	+140	0/4 pHEMT 0/28 capacités	0/4 pHEMT 1/8 capacités	0/4 pHEMT 0/56 capacités	0/4 pHEMT 0/8 capacités
Total		0/11 pHEMT 0/77 capacités	4/11 pHEMT 7/22 capacités	0/11 pHEMT 0/154 capacités	4/11 pHEMT 0/22 capacités

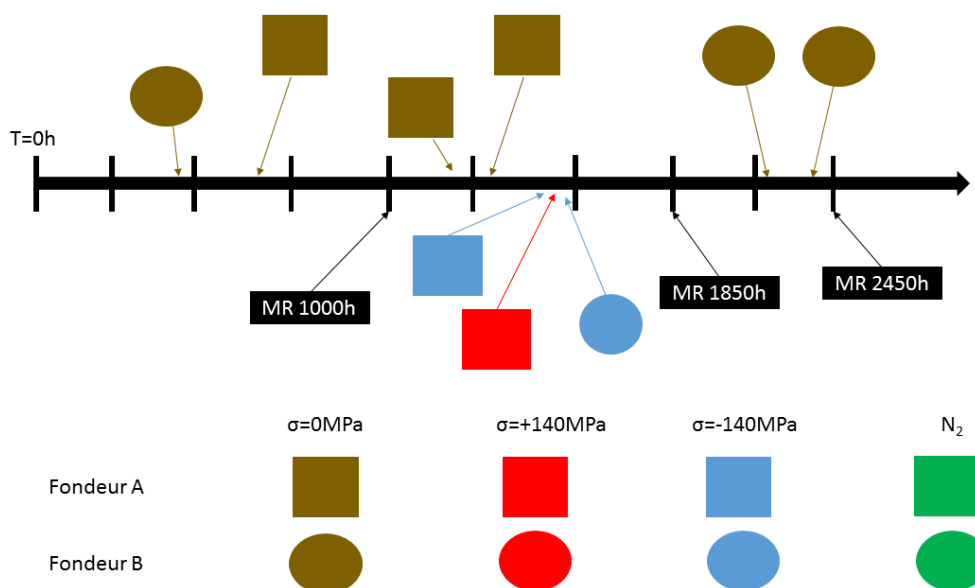
Les résultats confirment tout d'abord que la polarisation inverse est un facteur principal d'endommagement. Ils montrent ensuite une nette amélioration de performance pour les composants chargés mécaniquement car parmi ceux qui étaient dans les mêmes conditions les plus défavorables (polarisation inverse), seuls 18% ont montré des pertes de performances alors que 100% des autres VT non chargés mécaniquement ont montré des endommagements irréversibles. Une comparaison entre les deux technologies montre la robustesse de la technologie B par rapport à la technologie A. Nous n'avons identifié aucune dégradation sur les capacités du fondeur B. Chez le fondeur A, les endommagements des capacités sont localisés sur celles qui étaient soumises à la tension de polarisation. Nous y avons observé dans les coins des cloques et fissures dans la passivation. Ces endommagements ont pu être reliés qualitativement aux pertes de performance. Nous ne voyons pas d'influence du signe de la contrainte puisque dans chacun des cas, il y a eu une défaillance et une seule. La remarque importante est que sur les VT en traction, nous n'avons identifié aucun

endommagement à côté des transistors pHEMT mais plutôt au niveau des capacités de contre réaction.

Avec la seconde méthode dite « directe » par traitement de surface, nous avons effectué un vieillissement sur les MMIC traités pendant 1000h et dans les conditions les plus défavorables (polarisation inverse de la grille). La durée de test définie est une référence pour les tests de validation de packaging. Nous avons effectué 4 conditions de traitement en couplant deux doses et deux épaisseurs de traitement (100nm et 150nm). Le traitement par implantation a modifié la composition chimique de l'extrême surface des couches de passivation et cette modification de composition a été confirmée au travers des analyses XPS. De plus, nous avons mesuré la déformation des composants après traitement et en avons déduit une variation de contrainte plane d'environ +360MPa dans le substrat GaAs et de -1,22GPa dans 150nm de SiNx traité.

Défaillances lors de la file de test THB-N

		Fondeur A (1000h)	Fondeur B (1000h)
Condition de traitement (énergie et dose)	60keV 5.10 ¹⁶ at/cm ²	0/2 pHEMT 0/9 capacités	0/2 pHEMT 0/16 capacités
	60keV 1.10 ¹⁶ at/cm ²	-	0/2 pHEMT 0/16 capacités
	30keV 5.10 ¹⁶ at/cm ²	0/2 pHEMT 0/9 capacités	0/1 pHEMT 0/2 capacités
	30keV 1.10 ¹⁶ at/cm ²	0/2 pHEMT 0/9 capacités	0/2 pHEMT 0/16 capacités
Total		0/6 pHEMT 0/27 capacités	0/7 pHEMT 0/50 capacités



Résumé des défaillances dans les deux campagnes de test

(en marron les VT sans contrainte, en rouge les VT en traction, en bleu les VT en compression, en vert les VT traités par implantation d'azote / les figures carrés pour le fondeur A et les figures circulaires pour le fondeur B)

Après 1000h de vieillissement sur les MMIC traités et vieillis en conditions sévères, nous n'avons eu aucune défaillance, mais à 1000h nous n'en avons jamais observé qu'une dans les essais THB- σ (et d'ailleurs à $\sigma = 0$). Il est donc difficile de conclure à un effet significatif sur ce plan et des essais plus prolongés seraient nécessaires. Aucun défaut matériau n'a été observé sur les composants actifs comme passifs des deux technologies et cela est plus significatif, car bon nombre

de MMIC des essais THB- σ avaient des cloques plus ou moins étendues ou des fissures sur la grille à 1000h.

Est-ce à cause du nombre très réduit de composants (un seul MMIC par couple dose x énergie de faisceau), mais nous avons du mal à dissocier les effets des paramètres dose et énergie. L'interprétation que nous pourrions donner de ce résultat est le fait que les quatre conditions de traitement choisies l'ont été dans des standards industriels, donc réputés efficaces. En termes de contraintes, nous avons observé pratiquement les mêmes courbures après implantation.

Sur l'ensemble des composants vieillis, nous identifions qu'en stockage (sans polarisation), il n'y a aucun endommagement matériau et que les pertes sont faibles alors qu'avec la polarisation en inverse de la grille ($V_{GS}=-5V$) nous observons des fuites de courant de grille I_G et des pertes de courant de drain I_D . Par contre, lorsque nous jouons sur la contrainte interne soit par chargement mécanique soit par traitement de surface, les endommagements sont moindres et la fiabilité est améliorée. Présentement il est difficile de conclure sur la nature des contraintes qui peuvent le mieux améliorer la fiabilité des composants même si la tendance s'oriente plutôt vers les contraintes de compression biaxiale grâce aux résultats des deux campagnes. N'oublions pas qu'il faut aussi pondérer ces conclusions du fait d'un nombre trop faible d'échantillons, car des facteurs comme la qualité variable de la couche de passivation d'une puce à une autre crée des difficultés d'interprétations.

Cette thèse, qui tente de faire le lien entre l'étude de la fiabilité des composants micro-ondes en environnement sévère, la mécanique et la science des matériaux, permet l'ouverture vers différentes études plus poussées sur les matériaux, les méthodes de caractérisation et enfin les technologies employées.

Premièrement les hypothèses d'anisotropie des propriétés du substrat doivent être ajoutées pour enrichir les modèles numériques utilisés. Ceci passe par des échanges avec les fondeurs ou par des caractérisations des couches minces telles les méthodes ultrasonores. Nous avons commencé à caractériser les passivations des technologies par la technologie APiC (Acoustique Picoseconde Colorée) mais elles n'ont pas pu aboutir au terme des travaux.

Les modèles numériques et dispositifs de mise en flexion utilisés dans le deuxième chapitre ont permis d'évaluer les contraintes mécaniques et thermomécaniques induites dans les empilements et de calibrer les contraintes mécaniques appliquées. Pour réduire suffisamment cette marge d'erreur il serait intéressant d'utiliser un autre système annexé à la vis micrométrique, doté d'un capteur de force pour mieux maîtriser le déplacement de cette dernière et donc par conséquent la contrainte appliquée. Avec la description des architectures complexes, nous pouvons établir un modèle numérique beaucoup plus complet avec un maillage fin dans le but de mieux évaluer les contraintes dans chacune des différentes couches minces déposées.

Ces travaux ont mis en évidence l'importance de prendre en compte les variations de contraintes résiduelles dans l'analyse de la défaillance et aussi montrent la sensibilité des composants micro-ondes à la contrainte mécanique. Un point capital pour cette étude serait de connaître les contraintes initiales dans les couches minces (SiNx, SiO₂, GaAs...) issues du process à la livraison des puces. Il serait aussi intéressant d'utiliser les coefficients de piezorésistivité établis pour quantifier les contraintes internes induites dans les composants après un processus (encapsulation par exemple). Cela peut aider dans l'analyse de la défaillance en donnant plus d'information sur l'état mécanique des couches minces des composants.

Enfin grâce à une série de caractérisations de surface, nous avons analysé le comportement à l'échelle des liaisons atomiques de la passivation en nitrure de silicium pendant le vieillissement. Ceci par une campagne de test intitulé THB-D₂O qui consiste en un vieillissement de stockage à 40°C et 85%HR pendant 1000h avec de l'eau lourde (D₂O eau deutérée) comme source d'humidité. Dans un premier temps de caractérisations optiques après vieillissement, les résultats n'ont montré aucune défaillance après observations de surface. Dans un second temps, nous avons passé les VT vieillis à différents temps de vieillissement (0, 250, 500 et 1000h) par une série de caractérisations : FTIR, XPS et ToF-SIMS. Les variations de la composition en différents éléments présentes d'un temps de vieillissement à un autre ne sont pas significatives et cohérentes. Ces analyses physico-chimiques n'ont pas montré d'évolution significative avec le temps de vieillissement car la température (40°C) était trop basse pour enclencher ou accélérer un processus de diffusion d'espèces fragilisantes dans la passivation. Toutefois ces caractérisations, notamment le ToF-SIMS, nous ont permis d'évaluer les compositions en ions H⁺, SiN⁻ et SiNO⁻. Cela nous a permis d'expliquer quantitativement la robustesse du fondeur B qui est liée à sa faible concentration en hydrogène par rapport au fondeur A. Cette approche d'étude de cinétique réalisée reste intéressante et permettrait peut-être dans des conditions beaucoup plus sévères (85°C, 100%HR...) de mieux suivre le vieillissement de la couche de SiNx en chaleur humide. Il faudrait pour cela partir d'un nombre plus important de véhicules de test et des temps de vieillissement plus long, tout en y associant d'autres moyens de caractérisation tels que l'AR-XPS (gradient sans érosion) et l'élipsométrie.

Finalement le travail s'avère très prometteur dans le cadre du développement des nouvelles méthodes de packaging (non-hermétique, quasi-hermétique, plastique...) et dans la compréhension d'endommagement sous contrainte des technologies en couches minces. Avec les deux méthodes utilisées dans ces travaux, nous pouvons proposer des formes de packaging et aller plus loin dans la démarche expérimentale. Par exemple, le fait de traiter la surface des composants en les « densifiant » avant de les reporter dans les équipements, pourrait permettre de s'affranchir d'un enrobage ou d'un boîtier hermétique.

Pour affiner toutes ces idées, il va falloir préalablement refaire une campagne de test plus large en partant d'un nombre plus important de composants pour différencier clairement l'apport de ces contraintes mécaniques. Aussi, il est envisageable de faire des campagnes de test sur des structures assez simples (puce en pleine plaque et sans composants) où nous mettons de côté les aspects d'architectures complexes et de concentration de contraintes pour se focaliser sur la diffusion au travers la passivation. Et pour accompagner cela, nous pouvons aller plus loin en associant des capteurs de contraintes embarquées qui permettront de suivre, dans la chambre de chaleur humide, toute variation du niveau de contrainte mécanique appliquée.

Références bibliographiques

- [1] F. Gautier, "Introduction aux hyperfréquences," *Techniques de l'Ingénieur*. E1000. 2005.
- [2] J-L. Cazaux, "Des MMIC aux MEMS: L'introduction des nouvelles technologies hyperfréquences dans les satellites". HDR. Université de Toulouse III. France. 2003.
- [3] C. Rumelhard, "MMIC-Évolution et technologie," *Techniques de l'Ingénieur*. E1425. 2004.
- [4] C. Rumelhard, "MMIC - Composants," *Techniques de l'Ingénieur*. E1426. 2004.
- [5] R. S . Pengelly and J. A . Turner, "Monolithic Broadband GaAs FET amplifiers," *Electron. Lett.* vol. 12, no. 10, pp. 251–252. 1976
- [6] X. Saint Martin, "Packaging des circuits intégrés," *Techniques de l'Ingénieur*. E3100. 2005.
- [7] F. Seigneur, "Encapsulation hermétique pour systèmes hydro et thermo-sensibles,". Thèse de doctorat. Ecole Polytechnique Fédérale de Lausanne. Suisse. 2009.
- [8] C. Le Coz, "Packaging plastique," *Techniques de l'Ingénieur*. E3405. 2009.
- [9] J-L. Muraro, "Conditions optimales de fonctionnement pour la fiabilité des transistors à effet de champ micro-ondes de puissance". Thèse de doctorat. Université de Toulouse III. 1997.
- [10] O. Hallberg and D. S. Peck, "Recent humidity accelerations, a base for testing standards" *Quality and Reliability Engineering International*. vol. 7, pp. 169–180.1991.
- [11] D. S. Peck, "Comprehensive model for humidity testing correlation" *Proceedings IEEE International Reliability Physics Symposium* . pp. 44–50.1986.
- [12] JEDEC Solid State Technology Association, "Highly-Accelerated Temperature and Humidity Stress Test (HAST)".JESD22-A110-B. 1999.
- [13] JEDEC Solid State Technology Association, "Steady State Temperature Humidity Bias Life Test (THB)" JESD22-A101-C. 2009.
- [14] JEDEC Solid State Technology Association, "Temperature Cycling". JESD22-A104-D. 2009.
- [15] J. C. Schug, A. Lilly, and D. Lowitz, "Schottky Currents in Dielectric Films" *Phys. Rev. B*. vol. 1, no. 12, pp. 4811–4818. 1970.
- [16] W. L. Schultz and S. Gottesfeld, "Frequently Asked Questions About PEM Reliability" *PEM Consortium Conference*. Florida. February 6-7, 2000.
- [17] F. Levy, *Physique et technologie des semiconducteurs*. Presses Polytechniques et Universitaires Romandes. 1995.
- [18] M. Savelli, D. Gasquet, B. Orsal, "Physique des dispositifs électroniques" *Techniques de l'Ingénieur*. E1100. 1996.

- [19] M. Bon, "Transistors et circuits intégrés à hétérostructures (III-V)" *Techniques de l'Ingénieur*, E2450. 1999.
- [20] J. Aubry, "Composants piézo-électriques" *Techniques de l'Ingénieur*. E2205. 1998.
- [21] C. S. Smith, "Piezoresistance Effect in Germanium and Silicon," *Phys. Rev.*, vol. 94, no.1, pp. 42–49, 1954.
- [22] G. Bir, G. Pikus, 'Symmetry and strain-induced effects in semiconductors'. IPST. 1974.
- [23] G. Dambrine, "Composants à semiconducteurs pour hyperfréquences" *Techniques de l'Ingénieur*. E2810. 2007.
- [24] J. A. Thornton and D. W. Hoffman, "Stress-related effects in thin films" *Thin Solid Films*, vol. 171, no. 1, pp. 5–31. 1989.
- [25] W. Nix, "Mechanical Properties of Thin Films" *Miner. Met. Mater. Soc.*, vol. 20, pp. 2217–2245. 1989.
- [26] S. Sze and K. Ng, "Physics of Semiconductor Devices". John Wiley. 2006.
- [27] M. Stadtmüller, "Mechanical Stress of CVD-Dielectrics" *J. Electrochem. Soc.*, vol. 139, no. 12, pp. 3669–3674. 1992.
- [28] H. Ali, "Stress-induced parametric shift in plastic packaged devices" *IEEE Trans. Components Packag. Manuf. Technol. Part B*, vol. 20, no. 4, pp. 458–462. 1997.
- [29] C. H. Hsueh, "Thermal stresses in elastic multilayer systems," *Thin Solid Films*, vol. 418, pp. 182–188. 2002.
- [30] G. G. Stoney, "The tension of metallic films deposited by electrolysis" *Proceeding R. Soc. London*, vol. 82, pp. 172–175. 1909.
- [31] N. Broll, "Caractérisation de solides cristallisés par diffraction X" *Techniques de l'Ingénieur*. E1080. 1996.
- [32] S. Kayali, "Basic Failure Modes and Mechanisms" *GaAs MMIC Reliability Assurance Guideline for Space Applications*. pp. 89–108. 1996.
- [33] N. Ismail, "Etude des limites de fonctionnement des transistors hyperfréquences". Thèse de doctorat. Université de Bordeaux 1. France. 2006.
- [34] C. Canali, F. Castaldo, and F. Fantini, "Gate metallization sinking into the active channel in Ti/W/Au metallized power MESFETs" *IEEE Electron Device Lett.*, vol. 18, no. 9, pp. 441–443. 1986.
- [35] Y. C. Chou, D. Leung, R. Grundbacher et al. "Gate metal interdiffusion induced degradation in

- space-qualified GaAs PHEMTs" *Microelectron. Reliab.*, vol. 46, pp. 24–40, 2006.
- [36] T. Hisaka, Y. Aihara, Y. Nogami et al. "Degradation mechanisms of GaAs PHEMTs in high humidity conditions" *Microelectron. Reliab.*, vol. 45, no. 12, pp. 1894–1900. 2005.
- [37] T. Hisaka, H. Sasaki, Y. Nogami et al. "Corrosion-induced degradation of GaAs PHEMTs under operation in high humidity conditions" *Microelectron. Reliab.*, vol. 49, no. 12, pp. 1515–1519. 2009.
- [38] R. R. Blanchard and J. A. Alamo, "Stress-Related Hydrogen Degradation of 0.1 μ m InP HEMTs and GaAs PHEMTs" *IEEE Trans. Electron Devices*, vol. 53, no. 6, pp. 1289–1293. 2006.
- [39] W. Ben Naceur, "Evaluation des solutions d'encapsulation quasi-hermétique pour les composants actifs hyperfréquences" Thèse de doctorat. Université de Bordeaux 1. France. 2013.
- [40] W. Ben Naceur, N. Malbert, N. Labat et al. "Evaluation of quasi-hermetic packaging solutions for active microwave devices and space applications" *Proceedings IEEE International Conference on Therm. Mech. Multi-Physics Simul. Exp. Microelectron. Microsystems*, pp. 1-7. 2012.
- [41] W. J. Roesch, R. A. Winters, A. L. Rubalcava et al. "Humidity Resistance of GaAs ICs" *Proceedings IEEE GaAs IC Symposium*, no. 503, pp. 251–254. 1994.
- [42] P. Ersland, H.-R. Jen, and X. Yang, "Lifetime acceleration model for HAST tests of a pHEMT process" *Microelectron. Reliab.*, vol. 44, no. 7, pp. 1039–1045. 2004.
- [43] P. Viktorovitch, "Passivation des semiconducteurs III-V" *Rev. Phys. Appliquée*. vol. 25, no. 9, pp. 895–914. 1990.
- [44] S. Ghandhi, "Fabrication Principles, Silicon and Gallium Arsenide". John Wiley. 1994.
- [45] H. Matsumura, H. Umemoto, and A. Masuda, "Cat-CVD (hot-wire CVD): how different from PECVD in preparing amorphous silicon" *J. Non. Cryst. Solids*, vol. 338–340, pp. 19–26. 2004.
- [46] Y. C. Chou, R. Lai, G. P. Li et al. "Innovative Nitride Passivated Pseudomorphic GaAs HEMTs" *IEEE Electron Device Lett.*, vol. 24, no. 1, pp. 7–9. 2003.
- [47] D. Benoit, P. Morin, and J. Regolini, "Determination of silicon nitride film chemical composition to study hydrogen desorption mechanisms" *Thin Solid Films*, vol. 519, no. 19, pp. 6550–6553. 2011.
- [48] W. A. Claassen, W. G. J. Valkenburg, W. M. V. Wijgert, and M. F. Willemsen, "On the Relation Between Deposition Conditions and Mechanical Stress in Plasma Silicon Nitride Layers" *Thin Solid Films*, vol. 129, pp. 239–247, 1985.
- [49] A. Masuda, M. Totsuka, T. Oku et al. "Highly moisture-resistive silicon nitride films prepared by catalytic chemical vapor deposition and application to gallium arsenide field-effect transistors" *Vacuum*, vol. 74, no. 3–4, pp. 525–529. 2004.

- [50] S. Osono, Y. Uchiyama, M. Kitazoe et al. "Coverage properties of silicon nitride film prepared by the Cat-CVD method" *Thin Solid Films*, vol. 430, no. 1–2, pp. 165–169. 2003.
- [51] M. D. Dange, J. Y. Lee, and K. Sooriakumar, "New applications of low temperature PECVD silicon nitride films for microelectronic device fabrication" *Microelectronics J.*, vol. 22, no. 7–8, pp. 19–26. 1991.
- [52] E. Y. Chang, G. T. Cibuzar, and K. P. Pande, "Passivation of GaAs FET's with PECVD silicon nitride films of different stress states" *IEEE Trans. Electron Devices*, vol. 35, no. 9, pp. 1412–1418. 1988.
- [53] G. Raymond, "Etude mécanique des films de nitrure de silicium fortement contraints utilisés pour augmenter les performances des transistors CMOS". Thèse de doctorat. Université de Grenoble. 2009.
- [54] K. D. Mackenzie, D. J. Johnson, M. W. Devre et al. "STRESS CONTROL OF Si-BASED PECVD DIELECTRICS" *Proceedings of 207th Electrochemical Society Meeting*, no. May, pp. 148–159. 2005.
- [55] J. Yota, "Effect of Deposition Method of PECVD Silicon Nitride as MIM Capacitor Dielectric for GaAs HBT Technology" *Proceedings of Electrochemical Society (ECS) Meeting*. p1-12. 2011.
- [56] Y. C. Chou, R. Lai, G. P. Li et al. "Novel Nitride Passivation on 0.15 μ m Pseudomorphic GaAs HEMTs Using High-Density Inductively Coupled Plasma CVD (HD-ICP-CVD)" in *GaAs MANTECH Conference*. p1-4. 2002.
- [57] Y. C. Chou, R. Lai, G. P. Li et al. "On the Development of High Density Nitrides for MMICs" *Proceedings of International Conference on Compound Semiconductor*. p1-4. 2003.
- [58] J. Oh, W. Sul, H. Han et al. "Effects of Silicon-Nitride Passivation on the Electrical Behavior of 0.1 μ m Pseudomorphic High-Electron-Mobility Transistors" *J. Korean Phys. Soc.*, vol. 44, no. 4, pp. 899–903. 2004.
- [59] J. Brown, A. Schumitz, M. Hu, and E. Al., "GaAs pHEMT Device Passivation Technology for High Efficiency Power Amplifier Applications" *GaAs MANTECH Technical Digest*. pp. 187–190. 1996.
- [60] M. Cavellier, "Etude des effets de l'implantation ionique d'azote sur les propriétés du magnésium pur, du cuivre pur et des alliages cuivreux". Thèse de doctorat. INSA de Rennes. France. 2012.
- [61] C. Boehme and G. Lucovsky, "Origins of silicon solar cell passivation by SiNx:H anneal" *J. Non. Cryst. Solids*, vol. 302, pp. 1157–1161. 2002.
- [62] M. Nastasi, J. Mayer, and J. Hirvonen, "Ion-solid interactions: fundamentals and applications". Cambridge University Press. 1996.
- [63] G. Gioia and M. Ortiz, "Delamination of Compressed Thin Films" *Adv. Appl. Mech.*, vol. 33, pp. 119–192. 1997.

- [64] X. Zhao, P. Munroe, D. Habibi et al. "Roles of compressive residual stress in enhancing the corrosion resistance of nano nitride composite coatings on steel" *J. Asian Ceram. Soc.*, vol. 1, no. 1, pp. 86–94. 2013.
- [65] Y.-C. Huang, S.-Y. Chang, and C.-H. Chang, "Effect of residual stresses on mechanical properties and interface adhesion strength of SiN thin films" *Thin Solid Films*, vol. 517, no. 17, pp. 4857–4861. 2009.
- [66] K. Adokanou, K. Inal, P. Montmitonnet et al. "Investigation on the effect of external mechanical stress on the DC characteristics of GaAs microwave devices" *Microelectron. Reliab.*, vol. 55, no. 9–10, pp. 1697–1702. 2015.
- [67] A. Dehe, K. Fricke, K. Mutamba et al. "A piezoresistive GaAs pressure sensor with GaAs/AlGaAs membrane technology" *J. Micromechanics Microengineering*, vol. 5, pp. 139–142. 1999.
- [68] K. Adokanou, K. Inal, P. Montmitonnet et al. "Thermo-Mechanical Analysis of GaAs Devices Under Temperature-Humidity-Bias Testing" *Proceedings IEEE International Conference on Therm. Mech. Multi-Physics Simul. Exp. Microelectron. Microsystems*. pp. 1–8. 2015.
- [69] M. Massénat, "Circuits en couches minces - Couches minces traditionnelles" *Techniques de l'Ingénieur*. E3365. 2003.
- [70] J. Faou, "Mechanics of fonctionnal thin films : instabilities and adhesion". Thèse de doctorat. Université Pierre et Marie Curie. France. 2013.
- [71] N. Banerji, J. Serra, P. Gonzalez et al. "Oxidation processes in hydrogenated amorphous silicon nitride films deposited by ArF laser-induced CVD at low temperatures" *Thin Solid Films*, vol. 317, pp. 214–218. 1998.
- [72] F. Ay and A. Aydinli, "Comparative investigation of hydrogen bonding in silicon based PECVD grown dielectrics for optical waveguides" *Opt. Mater. (Amst.)*, vol. 26, no. 1, pp. 33–46. 2004
- [73] H. Lin, L. Xu, X. Chen et al. "Moisture-resistant properties of SiNx films prepared by PECVD" *Thin Solid Films*, vol. 333, pp. 71–76. 1998.
- [74] W. A. Lanford and M. J. Rand, "The hydrogen content of plasma-deposited silicon nitride" *J. Appl. Phys.*, vol. 79, pp. 2473–2477. 1978.
- [75] J. Simon, "Développement de matériaux déposés par PECVD pour les interconnexions optiques dans les circuits intégrés par une approche back-end". Thèse de doctorat. INSA de Lyon. France. 2006.
- [76] M. Lattemann, E. Nold, S. Ulrich et al. "Investigation and characterisation of silicon nitride and silicon carbide thin films" *Surf. Coatings Technol.*, vol. 174–175, no. 03, pp. 365–369. 2003.
- [77] C. J. Huang, J.-R. Chen, and S. P. Huang, "Silicon dioxide passivation of gallium arsenide by liquid phase deposition" *Mater. Chem. Phys.*, vol. 70, no. 1, pp. 78–83. 2001.
- [78] A. Luna-López, M. Aceves-Mijares, and A. Malik, "Spectroscopy infrared characterization of

- annealed silicon rich oxide films” *Proceedings of International Conference on Electrical and Electronics Engineering, ICEEE and XI Conference on Electrical Engineering, CIE 2005*, pp. 435–439. 2005.
- [79] P. Gupta, A. Dillon, and A. Bracker, “FTIR Study of H₂O and D₂O decomposition on porous silicon surface”. Rapport technique N°12. Departement of Chemistry Stanford University. USA. 1990.
- [80] J. P. Luongo, “IR Study of Amorphous Silicon Nitride Films” *Appl. Spectrosc.*, vol. 38, no. 2, pp. 195–199. 1984.
- [81] A. Heya, T. Niki, Y. Yonezawa et al. “Highly moisture-resistive SiN_x films prepared by catalytic chemical vapor deposition” *Japanese J. Appl. Physics, Part 2 Lett.*, vol. 43, no. 10. 2004.
- [82] J. Lelievre, “Elaboration de SiN_x:H par PECVD : optimisation des propriétés optiques , passivantes et structurales pour applications photovoltaïques”. Thèse de doctorat. INSA de Lyon. France. 2007.
- [83] S. Bae, D. G. Farber, and S. J. Fonash, “Characteristics of low-temperature silicon nitride (SiN_x:H) using electron cyclotron resonance plasma” *SolidState Electron.*, vol. 44, pp. 1355–1360. 2000.
- [84] A. Morales, C. Domínguez, M. Aceves et al. “Compositional study of silicon rich oxide films” *Proceedings of International Conference on Electrical and Electronics Engineering*. pp. 1–4. 2006.
- [85] A. Misra, S. Fayeulle, H. Kung et al. “Residual stresses and ion implantation effects in Cr thin films,” *Nucl. Instruments Methods Phys. Res. Sect. B Beam Interact. with Mater. Atoms*, vol. 148, no. 1–4, pp. 211–215. 1999.

Annexes

Annexes.....	203
A1. Matériels de test de chaleur humide	204
A1.1. Enceinte climatique « Climats »	204
A1.2. Système de monitoring : BILT.....	205
A1.3. Chambre environnementale « SMS »	205
A2. Moyens de mesures de performances.....	207
A2.1. Mesures électriques par connecteurs	207
A2.2. Mesures électriques sous pointes.....	207
A3. Moyens de caractérisation chimique.....	209
A3.1. Spectroscopie infrarouge	209
A3.2. Spectroscopie photo-électronique	210
A3.3. Spectroscopie de masse d'ions secondaire à temps de vol	211

A1. Matériels de test de chaleur humide

Cette première partie des annexes présente les enceintes qui ont été utilisées dans le cadre de ces travaux de thèse. Nous avons utilisé : une enceinte climatique de « Climats » et ses équipements de monitoring in-situ ensuite une chambre environnementale de « SMS » (Surface Measurement Systems). L'enceinte climatique a été utilisée pour effectuer sur des milliers d'heures le vieillissement THB- σ et THB-N à 85°C/85%HR alors que la chambre environnementale a servi pour le THB-D₂O à 40°C/85%HR avec de l'eau lourde sur 1000h.

A1.1. Enceinte climatique « Climats »

Les enceintes climatiques de la marque CLIMATS Excal, sont sous forme d'une grande étuve (1) comme nous le montre la *figure A1.1*. Les équipements que nous lui avons associés sont : une sonde (2) qui permet de suivre le niveau de la température et de l'humidité ensuite un système BILT (3) pour les mesures in-situ.

La plage d'humidité autorisée par ces étuves est de 10% à 98 %HR et celle de la température est de +10° à 90°C. La précision de la régulation de la température est de $\pm 0,3^\circ$. L'hygrométrie dans l'enceinte est assurée par un bain à un point de rosée, qui ne nécessite aucun entretien spécifique. La régulation de l'humidité est d'environ $\pm 3\%$.

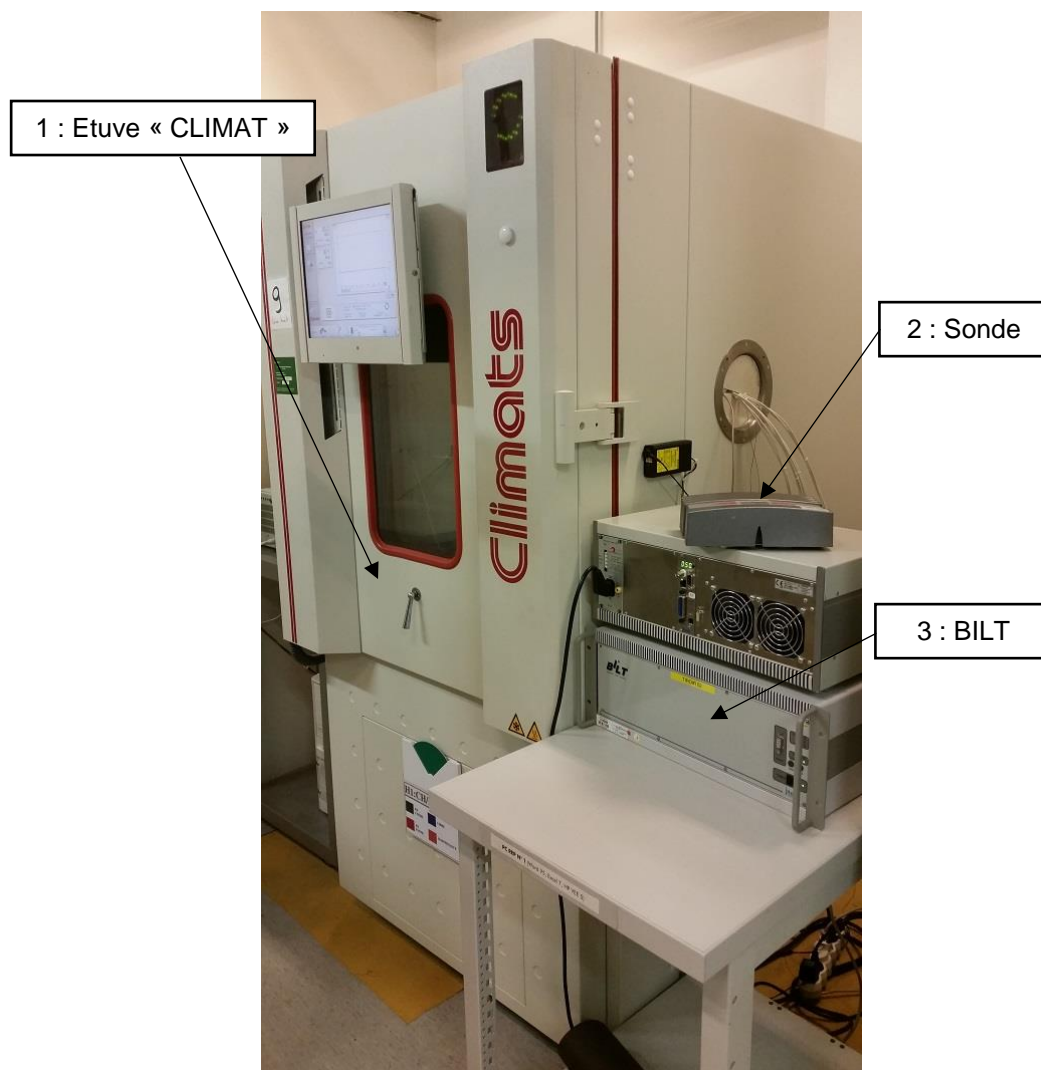


Figure A1.1 : Enceinte « Climats » et équipements de monitoring BILT

Pour valider les tests, la condition est qu'il ne doit pas y avoir de condensation visible sur les véhicules de test au sein de l'enceinte. Comme l'exige la norme JESD22-A101 [13] de JEDEC, le système d'humidité est alimenté en eau désionisée, pour ne pas polluer la surface des composants avec des ions qui pourraient altérer les résultats.

A1.2. Système de monitoring : BILT

L'équipement utilisé pour assurer le monitoring est basé sur un système BILT fournissant la contrainte électrique aux transistors des véhicules de test. Le banc de test est piloté par un ordinateur via le logiciel Easystress.

Les principales caractéristiques de ce système sont :

- la production et la séquence des courants électriques,
- l'observation en temps réel des paramètres électriques (courant et tension),
- la mémorisation du déroulement du test, avec l'enregistrement régulier du courant,
- la précision des contraintes de polarisation. Le système de carte de polarisation BE5580 possède des gammes de tension allant de +15V à -15V et deux gammes de courant (2mA et 200mA),
- les sources DC BILT qui proposent une protection (limite de seuil en courant ou tension) permettant de détecter et de protéger à la fois les véhicules de test et l'alimentation,
- l'arrêt automatique sur franchissement des seuils de mesures de courants ou de tension,
- un système de « survie » en cas de coupure secteur permettant d'avoir assez d'autonomie pour garantir l'arrêt propre.

L'équipement BILT est constitué de :

- modules : cartes électroniques qui réalisent une fonction de traitement analogique ou numérique du signal. Elles permettent de polariser en appliquant un courant ou une tension sur tout élément muni d'un accès DC et aussi de récupérer une grandeur (courant ou tension) entre les électrodes,
- groupe : constitué d'un ensemble de modules et de différents éléments d'un même module,
- châssis est la plateforme de base du système BILT. Il peut supporter un maximum de 12 cartes.

Mise à part l'aspect matériel, le logiciel PC « Easystress » permet de piloter le châssis BILT lors de la reprise pendant un vieillissement. Ceci en gérant l'acquisition des données, la surveillance des mesures et les seuils.

A1.3. Chambre environnementale « SMS »

Sur la *figure A1.2*, nous avons une photo de la chambre environnementale fabriquée (3) par l'entreprise « SMS » avec ses équipements : en (1) le peltier et (2) la boîte de contrôle.

En résumé, le dispositif complet dispose de trois circuits principaux :

- circuit de chauffage : deux accès de chaque côté entre le Peltier et la chambre, il est assuré par les connections en noir sur la photo ci-dessus. Circulation de l'eau désionisée.
- circuit d'azote (circuit d'humidité) : deux accès de chaque côté entre la boîte de contrôle et la chambre. Circulation de l'azote saturé et de l'azote sec.
- circuit de commande : un accès de chaque côté entre la boîte de contrôle et le Peltier.

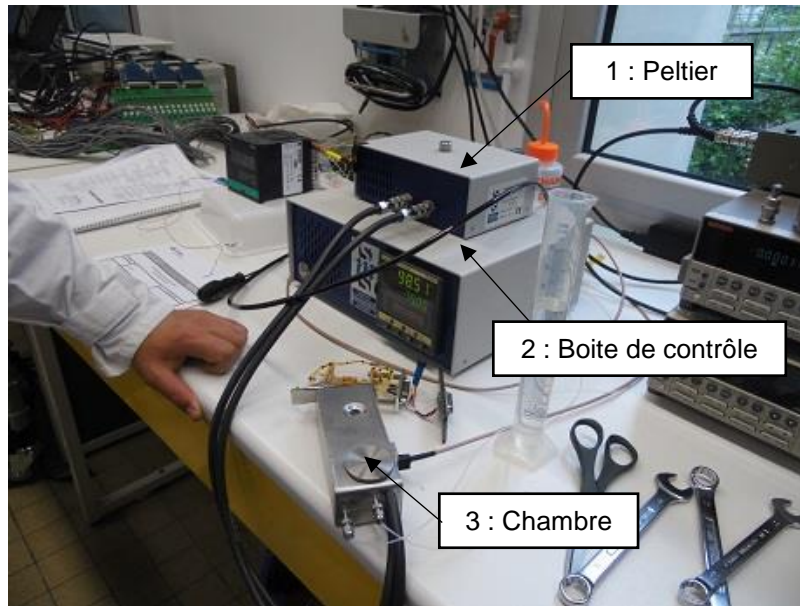


Figure A1.2 : Chambre environnementale et équipements associés

Pour de créer et maintenir de la « chaleur humide » dans la chambre, le système de régulation est assez simple. Dès l'allumage, le circuit de chauffage et de création d'humidité se mettent en route. L'humidité est créée par un mélange d'azote saturé (100%RH) en vapeur et de l'azote sec (~0%RH). La boîte de contrôle régule le pourcentage d'humidité de consigne en contrôlant les proportions. L'azote saturé en vapeur est obtenu en faisant traverser à l'azote un réservoir d'eau désionisée.

Pour réguler la température dans la chambre, on chauffe ou on refroidit (à l'aide de la pompe à chaleur thermoélectrique) l'eau désionisée dans le peltier, ensuite cette eau circule autour de la chambre par les tuyaux afin de monter la température à la consigne mesurée par une sonde.

La chambre environnementale dispose d'un volume intérieur de $60 \times 40 \times 20 \text{ mm}^3$, de deux accès visuels par hublot, d'un réservoir d'eau désionisée, de deux accès pour le circuit de chauffage, de deux accès pour le circuit d'azote, d'un accès pour la sonde. La boîte de contrôle dispose d'un accès RS232 pour faire du monitoring depuis un PC ou pour effectuer des modifications dans le programme du matériel.

A2. Moyens de mesures de performances

Nous présentons les moyens de mesures de performances utilisés dans le cadre de ces travaux. La source de tension ou de courant est un analyseur HP4155. Le véhicule de test dispose de deux niveaux de découplage pour éviter toute oscillation des caractérisations.

A2.1. Mesures électriques par connecteurs

La majorité des véhicules de test utilisés dans ces travaux offrent la possibilité de faire des mesures par connecteurs c'est-à-dire directement sur la semelle de test en utilisant des connecteurs (flèche 2). C'est un moyen de mesure très simplifié qui permet de caractériser les transistors uniquement sans besoin de mobiliser des équipements de mesures sous pointes.

Sur la *figure A2.1*, nous avons une photo qui montre la semelle de test (flèche 1) avec ses accès aux électrodes (flèche 2). Le MMIC reporté sur le PCB est bien monté sur la semelle de test et les 4 connecteurs permettent de relier les deux électrodes (drain et grille) des transistors à l'analyseur HP 4155.

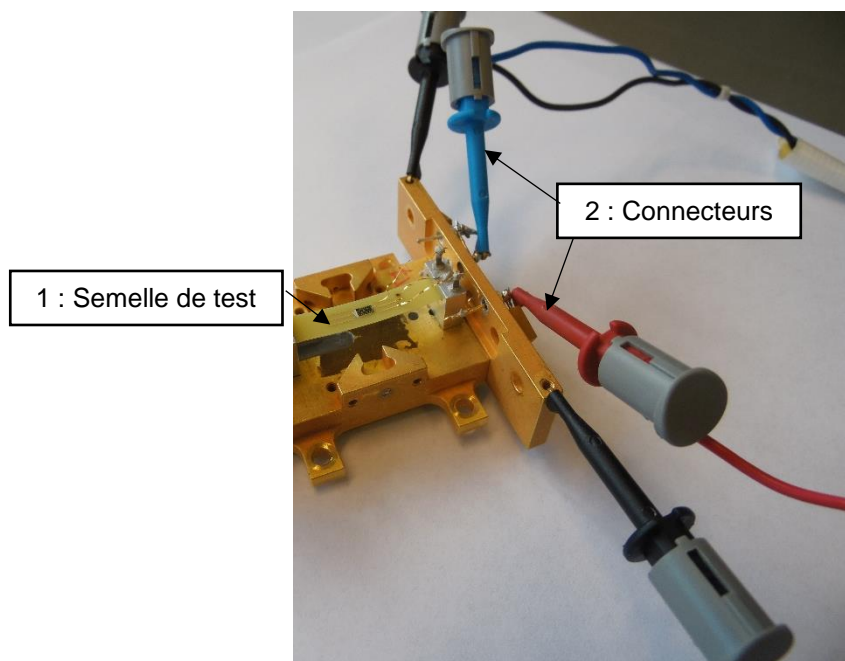
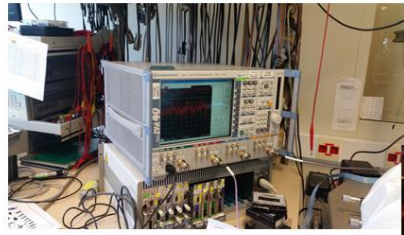


Figure A2.1 Station de mesures par connecteurs

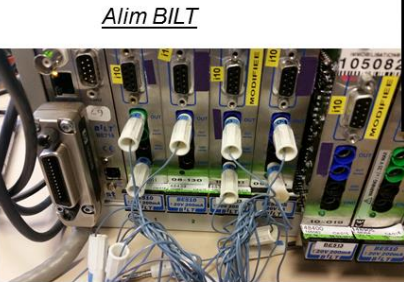
A2.2. Mesures électriques sous pointes

Pour les véhicules de test ou les puces ne sont pas reliées à la semelle de test, nous effectuons des mesures dites « sous pointes » qui demandent l'utilisation d'un banc spécifique surtout pour les mesures dynamiques. Cette mesure nécessite également un découplage au niveau de l'alim BILT et au niveau des points DC pour éviter toute oscillation.

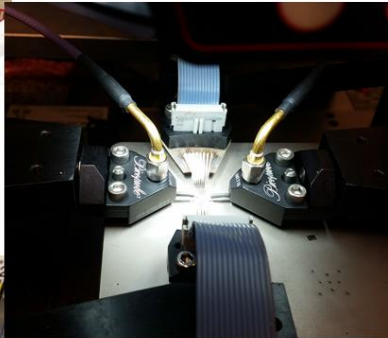
Sur la *figure A2.2*, nous pouvons distinguer les différents éléments dont est composé le banc : un microscope, des pointes RF et DC, une alim BILT, un analyseur de spectre ZVA (Vector Network Analyser) et tout ce qui est connectique.



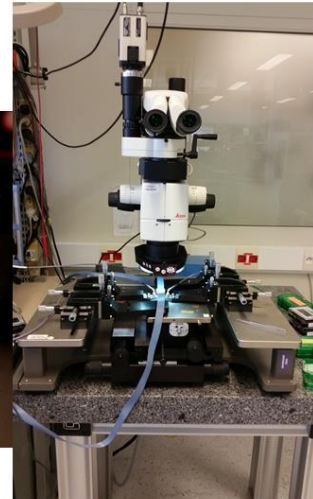
Analyseur ZVA



Alim BILT



Pointes



Microscope

Figure A2.2 : Station de mesures sous pointes

Les pointes DC sont composées de 8 pointes et espacées de $300\mu\text{m}$ chacune. De même les pointes RF sont espacées de $200\mu\text{m}$. Les caractérisations dynamiques ont été effectuées avec un découplage sur le châssis BILT et aussi entre les pointes et la masse.

A3. Moyens de caractérisation chimique

Comme mentionné dans le chapitre 4 du manuscrit, nous avons fait appel à des techniques de caractérisation de surface pour analyser la composition chimique des couches de passivation en nitrure de silicium. Parmi celles-ci, nous présenterons dans cette section : la spectroscopie infrarouge (FTIR), la spectroscopie photo-électronique (XPS) et la spectroscopie de masse d'ions secondaire à temps de vol (ToF-SIMS). Le principe de ces techniques de spectroscopie consiste à obtenir les informations sur la matière à partir de son interaction avec le rayonnement.

A3.1. Spectroscopie infrarouge

La spectroscopie infrarouge à transformée de Fourier (FTIR d'après l'anglais « Fourier Transform Infrared Spectroscopy ») est une caractérisation de surface opérant dans l'infrarouge utilisant les variations moléculaires de différents types de matériaux. C'est une technique d'analyse non destructive.

A3.1.1. Principe

La FTIR est basée sur l'absorption d'un rayonnement infrarouge par le matériau analysé. Elle permet via la détection des vibrations caractéristiques d'identifier les liaisons chimiques présentes. Les mesures par transformée de Fourier des absorbances permet d'effectuer le dosage à des teneurs et quantités de matières très faibles. On peut ainsi accéder à la structure moléculaire des matériaux analysés. Les différents montages disponibles permettent d'analyser pratiquement tout type de matériaux.

Lorsque la longueur d'onde (l'énergie) apportée par le faisceau IR est voisine de l'énergie de vibration de la molécule, cette dernière va absorber le rayonnement et on enregistrera une diminution de l'intensité réfléchié ou transmise. Le domaine infrarouge entre 4000 cm^{-1} et 400 cm^{-1} correspond au domaine d'énergie de vibration des molécules. Toutes les vibrations ne donnent pas lieu à une absorption, cela va dépendre aussi de la géométrie de la molécule et en particulier de sa symétrie

A3.1.2. Conditions d'analyses

Pour nos expérimentations, nous avons fait appel à la société BRUKER dont les détails et conditions d'analyse sont ci-dessous :

- Marque : LUMOS microscope
- Mode de réflexion sans contact
- Surface d'analyse de $100\mu\text{m} \times 100\mu\text{m}$
- Résolution : 16cm^{-1}
- Salle propre : 20°C et 50%HR

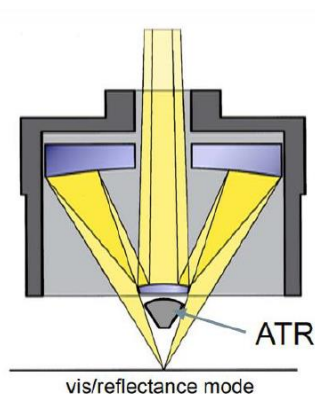


Figure A3.1 : Modes d'analyse infrarouge en réflexion

A3.2. Spectroscopie photo-électronique

La spectroscopie photo-électronique (XPS) permet d'obtenir la composition chimique d'une surface d'un matériau sur une profondeur de l'ordre de quelques nanomètres. Mis à part l'hydrogène et l'hélium, tous les éléments ayant une concentration atomique supérieure à 0,2% sont détectables. La nature des liaisons chimiques et les pourcentages atomiques sont obtenus par traitement des données par calcul à partir de facteur de sensibilité et après retrait du fond continu. Cette technique d'analyse est non destructive et les analyses sont effectuées sous ultravide. Elle est souvent associée à l'érosion chimique pour avoir un profil en profondeur.

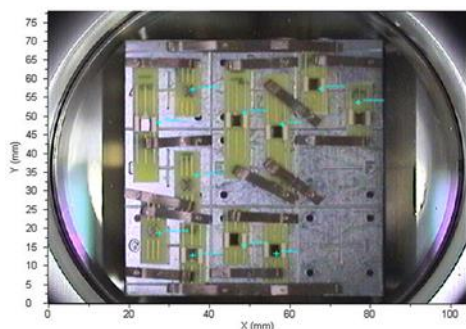
A3.2.1. Principe

Un faisceau de photons X vient frapper l'échantillon. L'énergie des électrons émis (électrons Auger et photoélectrons) est caractéristique des éléments présents dans les premières couches atomiques, et de leurs liaisons.

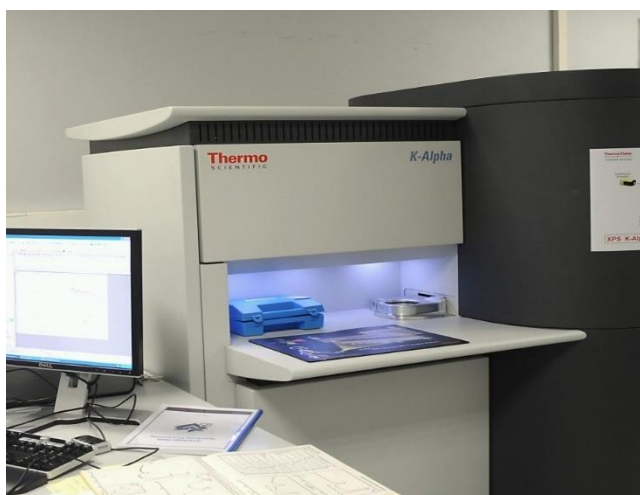
A3.2.2. Préparations des échantillons et conditions d'analyse

L'échantillon peut être préparé sous forme de solide ou de poudre. La préparation se fait avec des gants pour préserver la surface de toute contamination.

Dans notre cas (échantillon solide), l'échantillon est fixé à l'aide de lames sur un porte échantillon (*figure A3.2a*). Ce support contenant un ou plusieurs échantillons est mis sous ultravide.



(a) Porte échantillon de 60x60mm²



(b) Photo du modèle de machine

Figure A3.2 : Photos (a) du porte échantillon et (b) de la machine

Ci-dessous les détails de la machine (figure A3.2) :

- Modèle machine : XPS Spectrométrie de photoélectrons sur K-Alpha,
- Source X : Al Ka mono chromatée,
- énergie de passage : 40 eV pour les fenêtres élémentaires - 200eV pour les spectres complets
- aire analysée : ellipse 225µm x 450µm pour le fondeur A et 125µm x 250µm pour le B

Conditions d'érosion :

- d'ions Argon Ar⁺,
- puissance high 3000V,
- diamètre du spot 1.4mm,
- angle de tilt est de 30°,
- les temps d'érosion sont relativement de 0, 10, 20, 50.... secondes.

Les mesures suivantes ont été réalisées :

- acquisition d'un spectre complet pour déterminer les éléments présents et la composition atomique avec un seuil de 0,5 à 1%.
- acquisition de spectres élémentaires après érosion avec seuil de 0,2%.

La concentration atomique d'un élément « i » correspond à l'intensité du pic (aire) et est calculée après retrait du fond continu de type Smart (Shirley), en utilisant les facteurs de sensibilité (Fi) du logiciel « Avantage » de ThermoFisher.

A3.3. Spectroscopie de masse d'ions secondaire à temps de vol

La Spectrométrie de Masse d'Ions Secondaires à Temps de Vol (ToF-SIMS) est une méthode d'analyse élémentaire et moléculaire à très haute sensibilité de traces en extrême surface (< 1nm) de tous types de matériaux compatibles avec l'ultravide. Basée sur le mode statique d'émission ionique secondaire, le ToF SIMS met en œuvre une dose totale d'ions primaires inférieure à 10¹² ions/cm² soit moins d'un ion primaire pour 1000 atomes de la surface. Le ToF-SIMS est en conséquence une méthode d'ionisation douce qui permet l'analyse moléculaire de surface.

A3.3.1. Principe

Une source pulsée d'ions primaires mono ou multi-atomiques (Bi+...) possédant une énergie de quelques keV bombarde la surface de l'échantillon et produit des ions secondaires émis à partir de la première monocouche en surface de l'échantillon. Ces derniers sont focalisés et accélérés avec une même énergie cinétique dans le tube d'analyse. Le temps de parcours des ions secondaires dans l'analyseur est proportionnel à la racine carrée de leurs masses. C'est le principe physique de l'analyseur à temps de vol qui analyse « en parallèle » tous les ions secondaires émis. Les spectres de masse obtenus représentent l'intensité des ions secondaires en fonction de leurs masses. L'utilisation d'un analyseur à temps de vol permet d'obtenir une très bonne résolution en masse.

Grâce à un dispositif de balayage du faisceau d'ions primaires, on peut obtenir une cartographie des différents éléments et espèces moléculaires présents à la surface, avec une résolution submicronique. On peut également, en alternant des séquences d'acquisition et d'érosion, tracer un profil de composition avec une résolution en profondeur nanométrique.

A3.3.2. Conditions d'analyse

Détails de la source :

- Ions primaires : Bi⁺,
- Energie : 25kV,
- Intensité : 1pA

Détails de l'érosion :

- Canon d'érosion : sputter gun
- Ions : Cs⁺
- Energie : 1kV,
- Intensité 80 nA.

La surface d'analyse pour les deux fondeurs (A et B) est de 100µm x 100µm avec le Bi+ et la surface d'érosion est de 300µmx300µm avec le Cs+. Nous sommes restés en mode « non-interlaced » c'est-à-dire pas les 2 canons en même temps.

La séquence d'analyse est la suivante : 20 / 10 / 20 ce qui correspond à :

- 20 scans du canon Bismuth sur la surface analysée (128x128 pixels),
- 10 secondes d'érosion,
- 20 secondes de pause car les effets de charges étaient très importants.

Résumé

Ce travail de thèse vise à utiliser l'ingénierie des contraintes mécaniques pour améliorer la fiabilité des composants microélectroniques en environnement de chaleur humide afin de développer des technologies non-hermétiques robustes pour le spatial. L'application se fait sur des composants micro-ondes à base d'arséniure de gallium avec des fonctions d'amplification faible bruit. Ce projet propose deux formes de méthodes pour mettre en évidence l'effet d'une contrainte mécanique sur la fiabilité des composants micro-ondes dans une configuration de qualification spatiale : une première méthode dite « indirecte » par mise en flexion qui applique une contrainte uni-axiale (250MPa en absolue) et une seconde méthode « directe » par traitement de la couche de passivation en nitrure de silicium via l'implantation d'ions azote qui induit une contrainte bi-axiale (~ -1,2GPa). Les résultats obtenus pour le cas indirect par flambage ont montré une nette amélioration de la fiabilité des composants que ce soit sous contraintes de traction ou de compression : pour les technologies étudiées la présence de contrainte a retardé de façon significative l'endommagement de plus de 80% des MMIC passés en THB85/85. L'analyse de l'endommagement des composants défectueux a été complétée par des simulations FEM purement mécaniques sous Abaqus ®. La méthode directe par implantation d'ions azote a aussi amélioré l'état des treize pHEMT vieillis à 1000h de traitement ; il reste à confirmer sur des temps plus longs. La supériorité de l'implantation sur le flambage peut tenir soit au caractère biaxial de son chargement, soit à la contrainte bien plus forte. Une étude du comportement physico-chimique de l'endommagement de l'extrême surface des puces a aussi été effectuée afin de relier les différentes échelles d'endommagement entre elles : de la perte de performance jusqu'à la rupture des liaisons chimiques en passant par les changements de contraintes internes des couches.

Mots Clés

Fiabilité, packaging, couches minces, mécanique, matériaux, micro-ondes

Abstract

This thesis aims at using mechanical stress engineering to improve the reliability of microelectronic components under Temperature-Humidity-Bias testing in order to develop robust packaging technologies for space. The application is done on microwave devices based on gallium arsenide used in low noise amplifiers. We propose two methods to study the impact of mechanical applied stress on the reliability of microwave devices in space qualification. The first method called "indirect" consists in bending the chip by buckling, applying a uniaxial stress (250MPa in absolute value). The second method ("direct") induces balanced biaxial stress (~ -1,2GPa) by treating silicon nitride passivation layer with nitrogen ion implantation. The results of the indirect method show a significant improvement of the reliability either in tensile or compressive applied stress. Indeed, for the studied devices, the presence of stress delays considerably damage of more than 80% of aged devices. The failure analysis of failed devices was completed by finite element method simulations in Abaqus ®. The results in the direct case (nitrogen ion implantation) also show improvement of the reliability for all components. The comparison of these results with the indirect case (buckling) helps to identify the nature and level of optimal applied stress to ensure a better reliability of GaAs devices under THB testing. A study of the physico-chemical behavior of the failures at the surface was also performed in order to make a link between different scales of failure: from the loss of performance until the breaking of chemical bonds through changes of internal stress of the layers.

Key Words

Reliability, packaging, thin films, mechanic, material, microwave